

Microchip 社 FPGA デモの展開方法

本資料について：

Microchip 社 FPGA デモの一般的な展開方法について記載します。

デモデザインによっては本資料の方法と異なる場合がある点ご了承下さい。

Microchip FPGA の IP はダウンロード方式になります。

これは Libero SoC の新しいバージョンを待たずに IP が更新されるというメリットがあります。一方で Libero SoC のバージョンをデモと同じに揃えていたとしても IP のバージョンが不一致となる場合がありますのでいくつか対処方法を記載します。

内容

1. デモの入手方法.....	2
2. Design file について.....	3
3. 基本の Libero SoC プロジェクト展開方法.....	4
4. 対処方法 1 common.tcl の IP バージョンを最新バージョンへ書き直す.....	7
5. 対処方法 2 Design file にて使用している IP と同じバージョンの IP を用意する.....	9
5-1. 古いバージョンの IP のダウンロード.....	10
5-2. MegaVault.....	11
6. Synthesize(論理合成)エラー.....	12
7. TCL スクリプトの実行が途中でエラーになった場合.....	12
8. TCL スクリプトについて.....	12

1. デモの入手方法

デバイスのページを開き下の方にスクロールします。

Log in to myMicrochip to access tools and benefits. [Sign up in just one minute.](#)

MICROCHIP All Enter keyword, item, model or part # My Account \$0.00

PRODUCTS SOLUTIONS TOOLS AND RESOURCES SUPPORT EDUCATION ABOUT ORDER NOW

Products / FPGAs and PLDs / FPGAs / PolarFire® FPGAs / PolarFire® Mid-Range FPGAs

Key Benefits Featured Applications Product Table Block Diagram Documentation Kits and Hardware

PolarFire® Mid-Range FPGAs

Lowest-Power, Cost-Optimized, Mid-Range FPGAs

Award-winning PolarFire® FPGAs deliver the industry's lowest power at mid-range densities with exceptional security and reliability. This family of products spans from 100K Logic Elements (LEs) to 500K LEs, features 12.7G transceivers and offers up to 50% lower power than competing mid-range FPGAs. Get started with your design today by downloading the Libero® SoC PolarFire Design Suite and ordering a PolarFire FPGA development kit that best matches your needs.

Key Benefits of PolarFire FPGAs

- Cost-Optimized Architecture**
 - Architecture and process optimizations for 100K/500K LE devices
- Power Optimization**
 - Lowest static power: 1/10 static power compared to competitive devices

Documentation の Application Notes 一覧に記載されている Link を開きます。

Documentation

Search Documentation

Application Notes Data Sheets Overviews Power Estimators/DDR Memory Analyzer Reports User Guides Product Selector Guide

Application Notes Demo Guides

Title	Date	Design fileへのリンク
AN4592: PolarFire FPGA Dynamic Reconfiguration Interface Application Note(Earlier AC475)	18 Feb 2024	Link
AN4591: PolarFire FPGA Implementing Data Security Using User Cryptoprocessor Application Note	11 Apr 2023	Link
PolarFire SmartSFP Plus Solution Featuring In-Application Programming	08 Sep 2022	Link

xxxxx_df というファイルが Design File になり、Download ボタンから入手可能です。

Log in to myMicrochip to access tools and benefits. [Sign up in just one minute.](#)

MICROCHIP All Enter keyword, item, model or part # My Account \$0.00

PRODUCTS SOLUTIONS TOOLS AND RESOURCES SUPPORT EDUCATION ABOUT ORDER NOW

Application Note

AN4592

Download Application Note

Title AN4592: PolarFire FPGA Dynamic Reconfiguration Interface Application Note(Earlier AC475)

Name AN4592

Date 07/27/2022

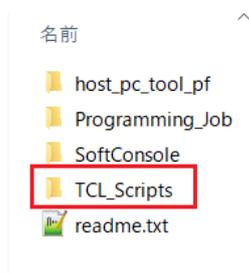
Application Categories General Purpose

Files

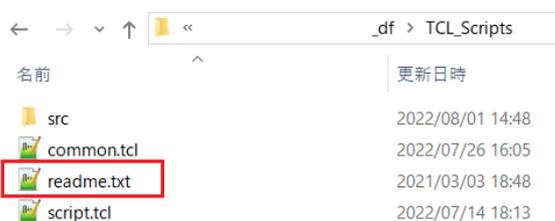
Title	Download	Date	Size
mpf_an4592_v2022p1_eval_df	Download	07/27/2022	198.5 MB

2. Design file について

入手した zip ファイルを展開すると TCL_Scripts というフォルダがあります。



TCL_Scripts フォルダ内、readme.txt ファイルに
TCL を用いてデモの Libero SoC プロジェクトを展開する手順や、
バージョンに合わせて TCL をアップデートすることについて記載されています。

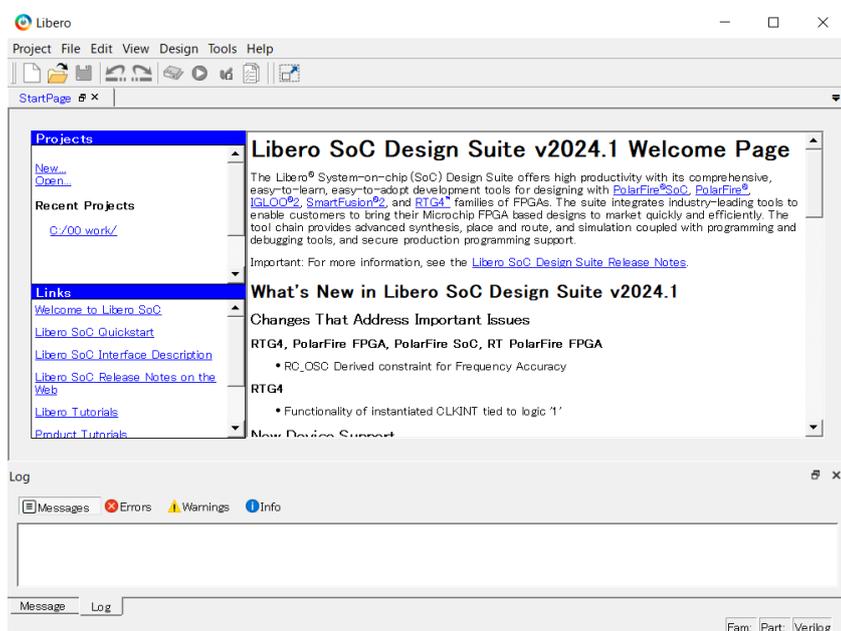


3. 基本の Libero SoC プロジェクト展開方法

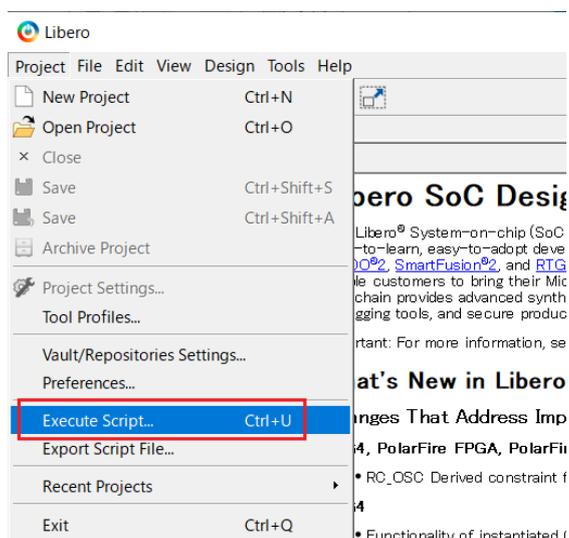
Libero SoC プロジェクトの展開方法は TCL_Scripts フォルダ内
readme.txt ファイルの「Running the TCL」に記載されています。

```
44 Running the TCL
45
46 The TCL scripts are validated for Libero v12.6 and IP versions as specified in the
47 common.tcl. To run the TCL, follow:
48 1. Launch the Libero software
49 2. Select Project > Execute Script...□
50 3. Click Browse and select script.tcl from the downloaded TCL_Scripts directory.
51 4. Click Run.
52 After successful execution of TCL script, Libero project is created within TCL_Scripts
53 directory.
```

① Libero SoC を開きます。



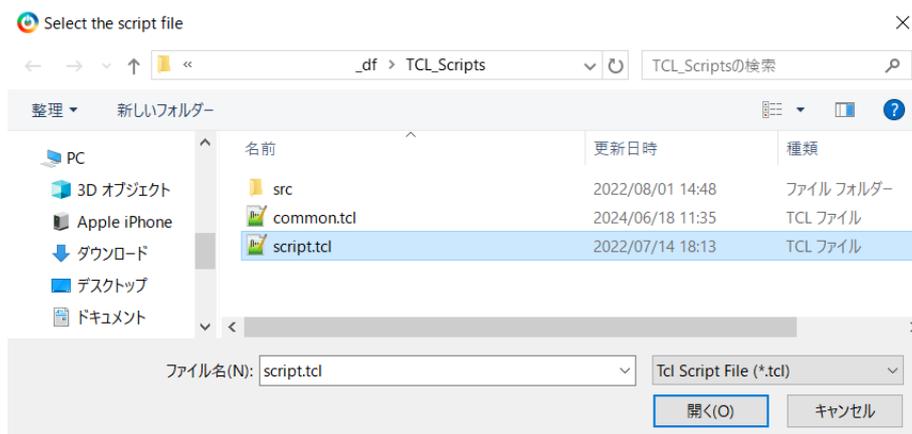
- ② 上部の Project > Execute Script...をクリックします。



- ③ Execute Script ウィンドウ、Script file:の...ボタンを押します。



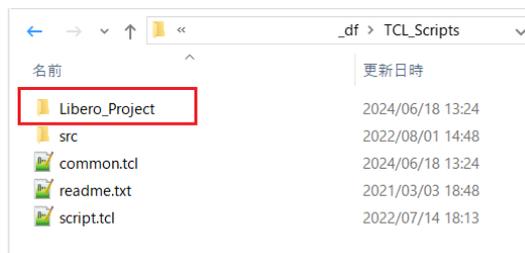
- ④ TCL_Scripts フォルダ内の script.tcl を選択します。



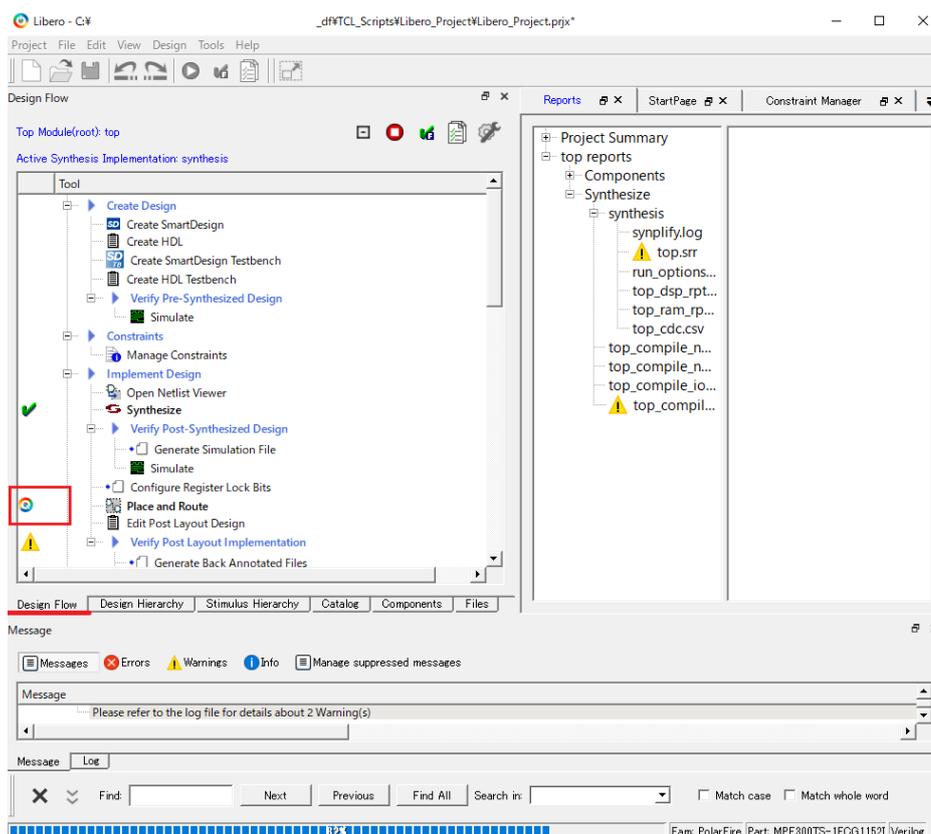
⑤ Run を押下します。



⑥ しばらく待つと TCL スクリプトの実行が完了し Libero_Project が生成されます。



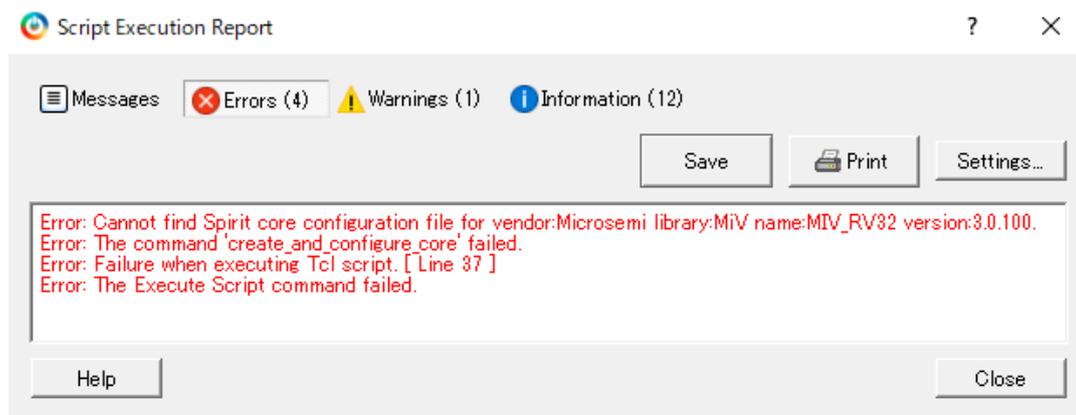
TCL の実行で今何の処理が行われているかは Design Flow タブにて確認できます。



エラーが出て Libero SoC プロジェクトを展開できない場合、後述する複数の対処方法があります。

4. 対処方法1 common.tcl の IP バージョンを最新バージョンへ書き直す

Libero SoC 内の IP バージョンとデモの Design file の IP バージョンが異なる場合
Cannot find Spirit core configuration file for～エラーが出ます。



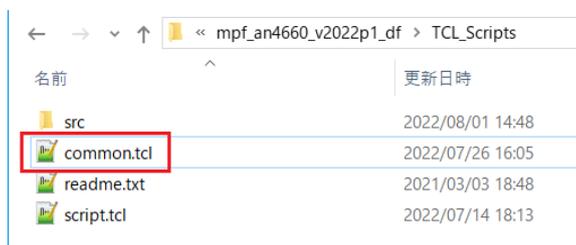
対処方法として TCL_Scripts フォルダ内 readme.txt ファイルの

「Update TCL for New Libero Versions and IP Versions」に記載の通り、

common.tcl の IP Core version をアップデートする方法があります。

```
52  
53 Updating TCL for New Libero Versions and IP Versions  
54 □  
55 Update the IP Core versions in the common.tcl and run the TCL flow in the new Libero  
56 version. By default, the given TCL script should run for new Libero and IP releases.  
57  
58 If there are any mismatches in execution, check the following:  
59 1. For Libero related errors, check Libero release notes for changes related to the design  
60 components/tools or changes to TCL commands.  
2. For IP core related errors, check the IP handbook and release notes for changes in IP  
configuration parameters, ports and their functionality. If necessary, update the IP  
configuration parameters, ports and connections in the TCL.
```

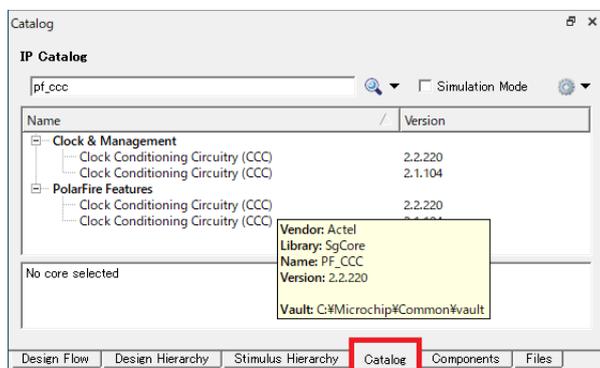
- ① TCL_Scripts フォルダ内の common.tcl をテキストエディタで開き
デモの Design file で使用されている IP、バージョンを確認します。



```
1 set PF_CCCver {2.2.100}
2 set CORESPIver {5.2.104}
3 set CoreAHLitever {5.6.105}
4 set COREAHBTOAPB3ver {3.2.101}
5 set CoreAPB3ver {4.2.100}
6 set CoreGPIOver {3.2.102}
7 set COREJTAGDEBUGver {4.0.100}
8 set CORERESET_PFver {2.3.100}
9 set PF_SYSTEM_SERVICESver {3.0.101}
10 set CoreUARTapbver {5.7.100}
11 set MIV_RV32ver {3.0.100}
12 set PF_INIT_MONITORver {2.0.302}
13 set PF_SRAM_AHBL_AXIver {1.2.108}
14
```

- ② Libero SoC にて任意のプロジェクトを開き(もしくは作成し) IP Catalog を
開きます。

common.tcl で使用されている IP を探し、バージョンを確認します。



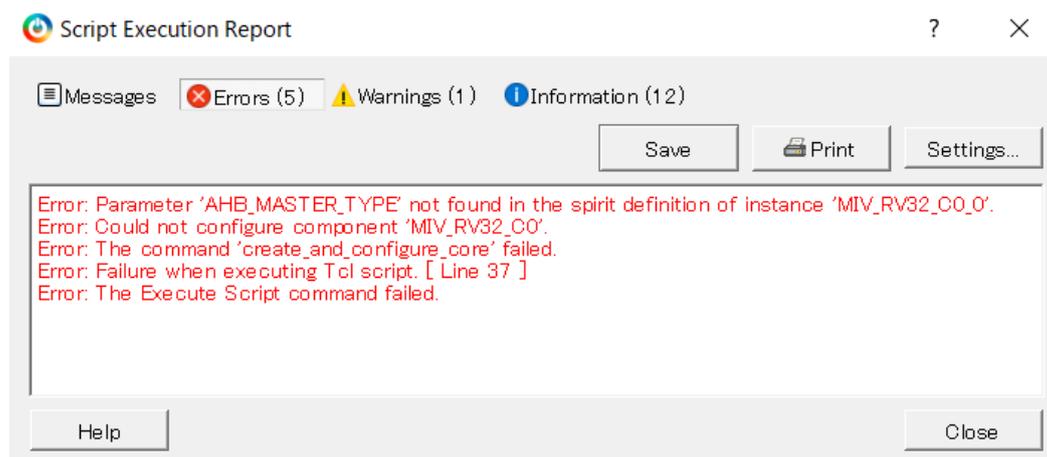
common.tcl 記載の IP バージョンを、お手元の IP バージョンに書き直します。

```
1 set PF_CCCver {2.2.220}
2 set CORESPIver {5.2.104}
3 set CoreAHLitever {6.1.101}
4 set COREAHBTOAPB3ver {3.2.101}
5 set CoreAPB3ver {4.2.100}
6 set CoreGPIOver {3.2.102}
7 set COREJTAGDEBUGver {4.0.100}
8 set CORERESET_PFver {2.3.100}
9 set PF_SYSTEM_SERVICESver {3.0.103}
10 set CoreUARTapbver {5.7.100}
11 set MIV_RV32ver {3.1.200}
12 set PF_INIT_MONITORver {2.0.307}
13 set PF_SRAM_AHBL_AXIver {1.2.111}
14
```

IP は基本的には最新バージョンをご使用いただくことが推奨となります。
事前に本対応を実施頂いた後で、script.tcl を実行し Libero SoC プロジェクトを展開します。
この方法が一番早く、大多数の IP はこの方法でうまくいきます。
IP のバージョンアップにより信号名等もし何か変わっていたらうまくいかない場合があります。

5. 対処方法 2 Design file にて使用している IP と同じバージョンの IP を用意する

common.tcl の IP バージョンを書き直し、script.tcl を実行して
Parameter 'xxxxxx' not found in the script definition of instance～エラーなどの
エラーが出る場合には、古いバージョンの IP を使用する方法が考えられます。



5-1. 古いバージョンの IP のダウンロード

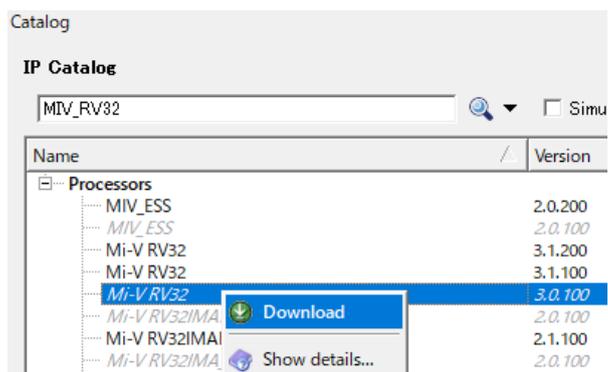
手順については下記 FAQ をご参考ください。

Q. Microchip FPGA: Libero SoC で古いバージョンの IP を使用する方法を教えてください。

<https://www.macnica.co.jp/business/semiconductor/support/faqs/microchip/139645/>

common.tcl に記載された古いバージョンの IP を用意した後、script.tcl を実行し Libero SoC プロジェクトを展開します。

```
1 set PF_CCCVer {2.2.100}
2 set CORESPIver {5.2.104}
3 set CoreAHLitever {5.6.105}
4 set COREAHBTOAPB3ver {3.2.101}
5 set CoreAPB3ver {4.2.102}
6 set CoreGPIOver {3.2.102}
7 set COREJTAGDEBUGver {4.0.100}
8 set CORERESET_PFver {2.3.100}
9 set PF_SYSTEM_SERVICESver {3.0.101}
10 set CoreUARTapbver {5.7.100}
11 set MIV_RV32ver {3.0.100}
12 set PF_INIT_MONITORver {2.0.302}
13 set PF_SRAM_AHBL_AXIver {1.2.108}
14
```



· Mi-V RV32 3.0.100
↓
... Mi-V RV32 3.0.100

5-2. MegaVault

Libero SoCにて"display only the latest version of a core"のチェックを外しても
使用したいバージョンのIPが表示されずダウンロードできない場合
MegaVaultを使いPCのローカルから古いIPを使用する方法が考えられます。

MegaVaultはLibero SoCダウンロードページより入手可能です。

<https://www.microchip.com/en-us/products/fpgas-and-plds/fpga-and-soc-design-tools/fpga/libero-software-later-versions>

ただし、どのバージョンのMegaVaultに所望のIPが入っているか分からないので
こちらの方法はあまりおすすめしません。

Download Software

Latest Software **Software Archive Download** Supported Product Families Daemons Downlo

Libero SoC Design Suite Version 2023.2 SP1 Software (11/15/2023)
Libero SoC Design Suite v2023.2 SP1 Release Notes

Windows® Installers:

Download Libero SoC Design Suite v2023.2 SP1 for Windows Full Installer

- MD5:806233dbec5afc03f935fa714279c037
- SHA256: 713cbb76b362ea31b6184223f50b13149047e859cd57e390240f963e85c1a339

Linux® Installers:

Download Libero SoC Design Suite v2023.2 SP1 for Linux Full Installer

- md5sum: 7b57375bfa357116898070140807cc5b
- sha256sum: 0224561e99b724dfb62f8b43b985c4252b45d2c12dab1be397ae3259034a8c7

Important Note:

- Libero SoC Design Suite v2023.2 SP1 is an incremental service pack and must be installed over Libero SoC Design Suite v2023.2 only

Libero SoC Design Suite Version 2023.2 Software (08/17/2023)
Libero SoC Design Suite v2023.2 Release Notes

Windows® Installers:

Download Libero SoC Design Suite v2023.2 for Windows Web Installer

- MD5:123c9de9c64f71479c3782996617822a
- SHA256: 8005e51712908a1dd307cd41b18d110327bb1247b9cc3c19d9d39776ed0c8f73

Download Libero SoC Design Suite v2023.2 for Windows Full Installer

- MD5: 1455cfd3e1e75b3aa4ee44f52bc677ae
- SHA256: 4ef617a85a14083f53e9e5f4156ebf4c388e210dde664ba7a79466ab215ee4a8

Linux® Installers:

Download Libero SoC Design Suite v2023.2 for Linux Full Installer

- md5sum: 910c1b6879571df254f95769d8b84292
- sha256sum: bb5359a2fd014b6a5909ec452a48155f2c2f58d83d6fd77cf793fbc0a6c470e6

MegaVault Installers (offline users):

Download MegaVault v2023.2 for Windows

- md5sum: 8769d95c36233fc540a8acd9802cb31a
- sha256sum: 36265fc6fc121f220b4297034870f16b2599bdb8560aab0ca2c832b53848a8da

Download MegaVault v2023.2 for Linux

- md5sum: 64c70ff9e69bbfcd2096e225128cbf23
- sha256sum: f41409f842b59ec65b51f43727669f016983e5f5af80116402495af970433818

6. Synthesize(論理合成)エラー

Libero SoC のプロジェクト生成まではうまくいき Synthesize の段階でエラーになる場合は Libero SoC のバージョンを変えてみる(例えば最新のバージョンでビルドしてみる)ことで論理合成できる場合があります。

7. TCL スクリプトの実行が途中でエラーになった場合

エラーへ対処した後に TCL スクリプトを再度実行する際は、既に実行済みの tcl コマンドを重複実行しないようご注意ください。
実行済みの TCL スクリプトはコメントアウトする、Design file の zip を再度解凍して新規にやり直すなどの対処をしないと同一 TCL コマンドを 2 回実行したことにより already exists 等のエラーが発生します。

エラー例 :

Error: Instance led_off_0 already exists, please specify a different name.

Error: The command 'sd_instantiate_component' failed.

Error: Failure when executing Tcl script. [Line 21]

Error: The Execute Script command failed.

8. TCL スクリプトについて

デモの Libero SoC プロジェクトを展開する際に使用されている

TCL コマンドの詳細を確認する際は

Tcl Commands Reference Guide for Libero SoC Design Suite v<バージョン> for All FPGA Families ドキュメントをご確認ください。

<https://www.microchip.com/en-us/products/fpgas-and-plds/fpga-and-soc-design-tools/fpga/libero-software-later-versions>

Documentation				
Overview	Licensing and Installation Guides	User Guides	Macro Libraries	Application Notes
Libero SoC Design Suite v2024.1				
Search Documentation				
<input type="text"/> <input type="submit" value="Q"/>				
Libero® SoC Design Suite Help Guide	View Web Help Online	Download Help Guide		02/2024
Libero SoC Design Suite v2024.1 Design Flow User Guide for All FPGA Families	Download PDF			02/2024
SmartDesign v2024.1 User Guide for All FPGA Families	Download PDF			02/2024
Tcl Commands Reference Guide for Libero SoC Design Suite v2024.1 for All FPGA Families	Download PDF			02/2024
Timing Constraints Editor User Guide for Libero SoC Design Suite v2024.1 for All FPGA Families	Download PDF			02/2024
SmartTime Static Timing Analysis (STA) for Libero SoC Design Suite v2024.1 for All FPGA Families	Download PDF			02/2024

以上

改版

リビジョン	日付	概要
V1	2024年6月	新規作成

免責およびご利用上の注意

- 弊社より資料を入手されましたお客様におかれましては、下記の使用上の注意を一読いただいた上でご使用ください。
- 本資料は予告なく変更することがあります。
- 本資料の作成には万全を期していますが、万一ご不明な点や誤り、記載漏れなどお気づきの点がありましたら、本資料を入手されました下記代理店までご一報いただければ幸いです。
株式会社マクニカ ホームページ <https://www.macnica.co.jp/>
- 本資料で取り扱っている回路、技術、プログラムに関して運用した結果の影響については、責任を負いかねますのであらかじめご了承ください。
- 本資料は製品を利用する際の補助的な資料です。製品をご使用になる際は、各メーカー発行の英語版の資料もあわせてご利用ください。