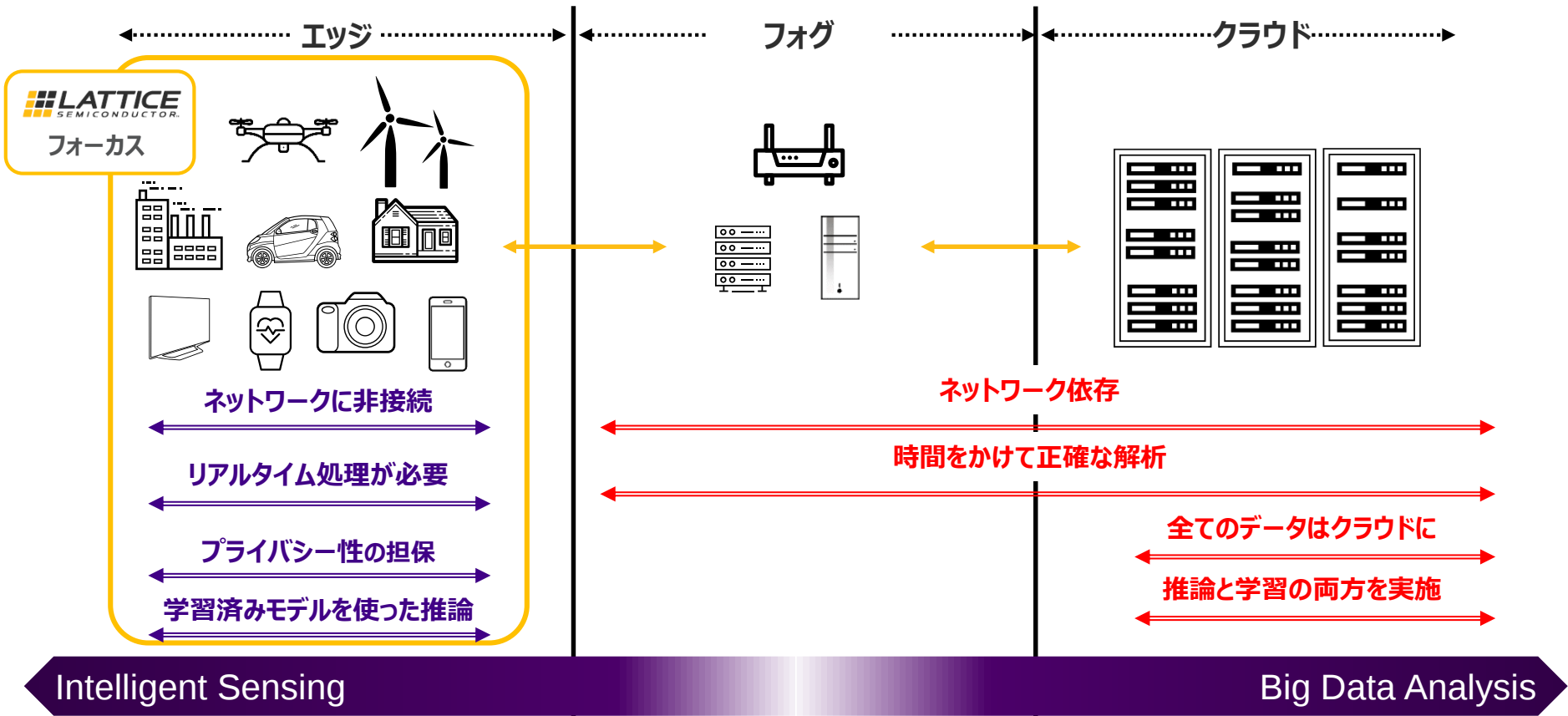


極小・超低消費電力エッジAIソリューション ～ Lattice sensAIのご紹介 ～

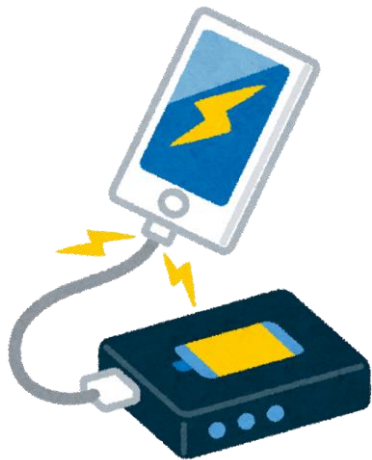
macnica.ai

株式会社マクニカ
テクスターカンパニー

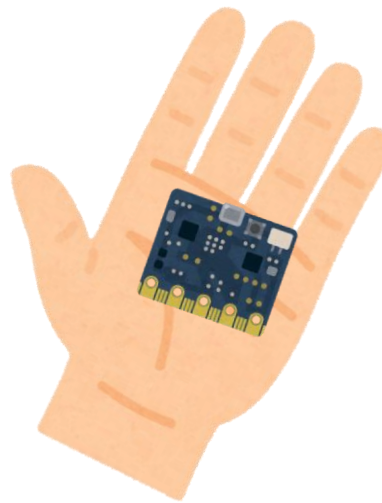
目的ごとのAIテクノロジー



エッジでAIを実現する際の課題例



消費電力



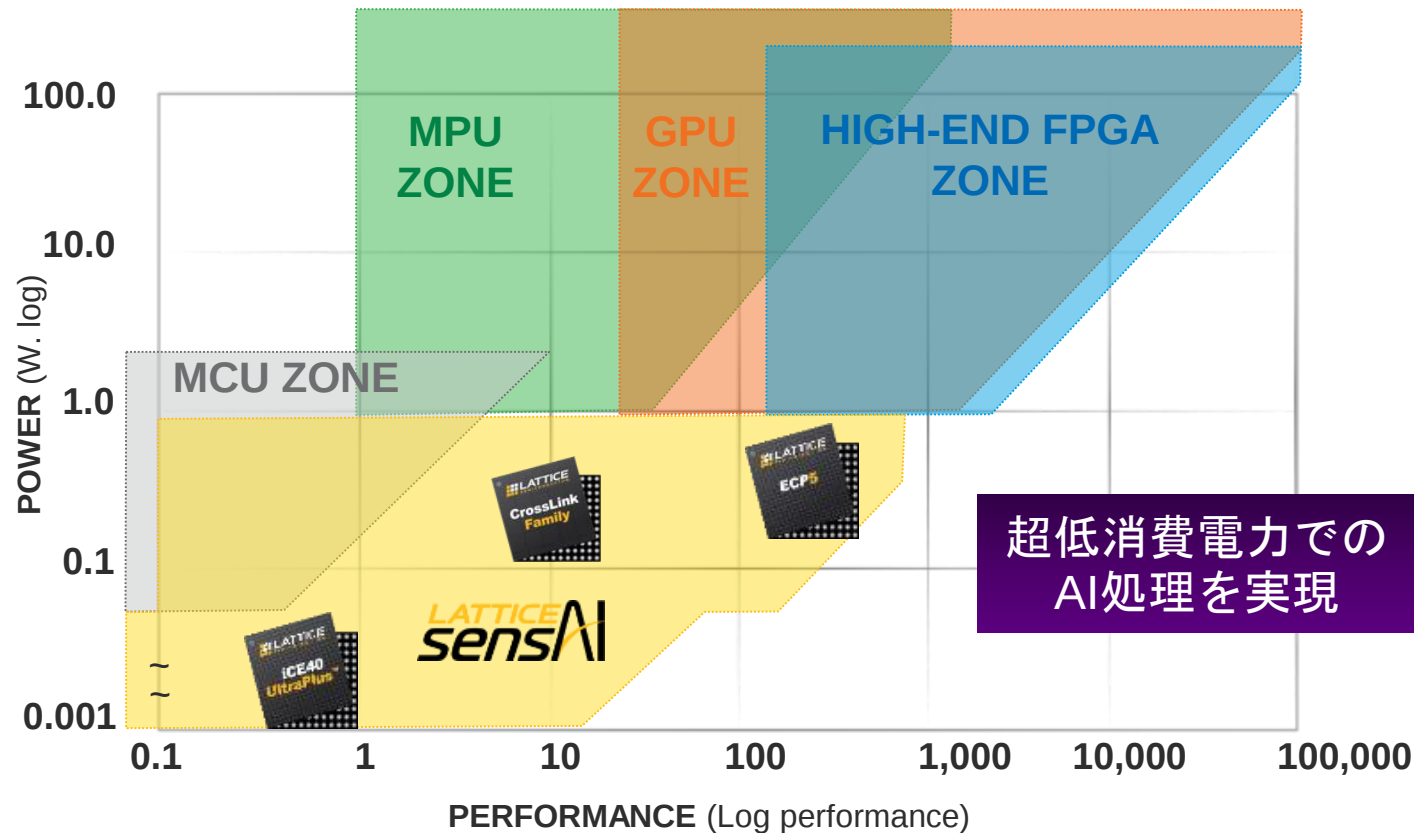
物理的なサイズ・筐体設計

LatticeのAIソリューションで解決！



エッジAIにおける柔軟な推論

1mWから1W以下※でのAI実装

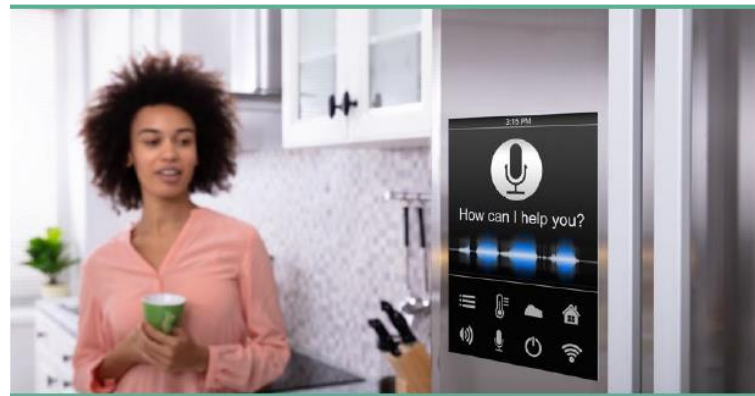


リファレンスデザイン/デモ

キーフレーズ検出

特徴

センサ	マイク
ネットワーク	VGG8
処理速度	1秒間に40回検出動作を実行
消費電力	7mW
使用デバイス	iCE40 UltraPlus



音声によるスマート家電向けHMI



リファレンスデザイン/デモ

顔認証

特徴

センサ	CMOSイメージセンサー
処理速度	1秒間に2フレーム
消費電力	850mW
使用デバイス	ECP5



ビデオセキュリティデバイスの顔認証



スマート玩具のユーザー認識



掃除ロボットの位置推定と地図作成



再トレーニング不要のオブジェクト登録



リファレンスデザイン/デモ 人感検出

特徴

センサ	CMOSイメージセンサー
処理速度	1秒間に5フレーム
消費電力	7mW
使用デバイス	iCE40 UltraPlus



家電向けのオールウェイズ・オンの人感検出



ノートPCやプリンタに近づく人物を検知してシステムを起動する低消費電力人物検知



リファレンスデザイン/デモ オブジェクトカウント

特徴

センサ CMOSイメージセンサー

CrossLink-NX

処理速度 1秒間に10フレーム

消費電力 200mW

ECP5

処理速度 1秒間に17フレーム

消費電力 850mW



ビデオセキュリティデバイスの 人物検出



店内用カメラの人数カウント



スマートファクトリーカメラ の欠陥検出



超小型パッケージICでのAI実装が可能

お客様製品の筐体設計の自由度を拡張



最小 **2.15 x 2.55mm**

8 DSP Block

1Mb SRAM



最小 **6 x 6 mm**

56 DSP Block

1Mb SRAM



最小 **10 x 10mm**

156 DSP Block

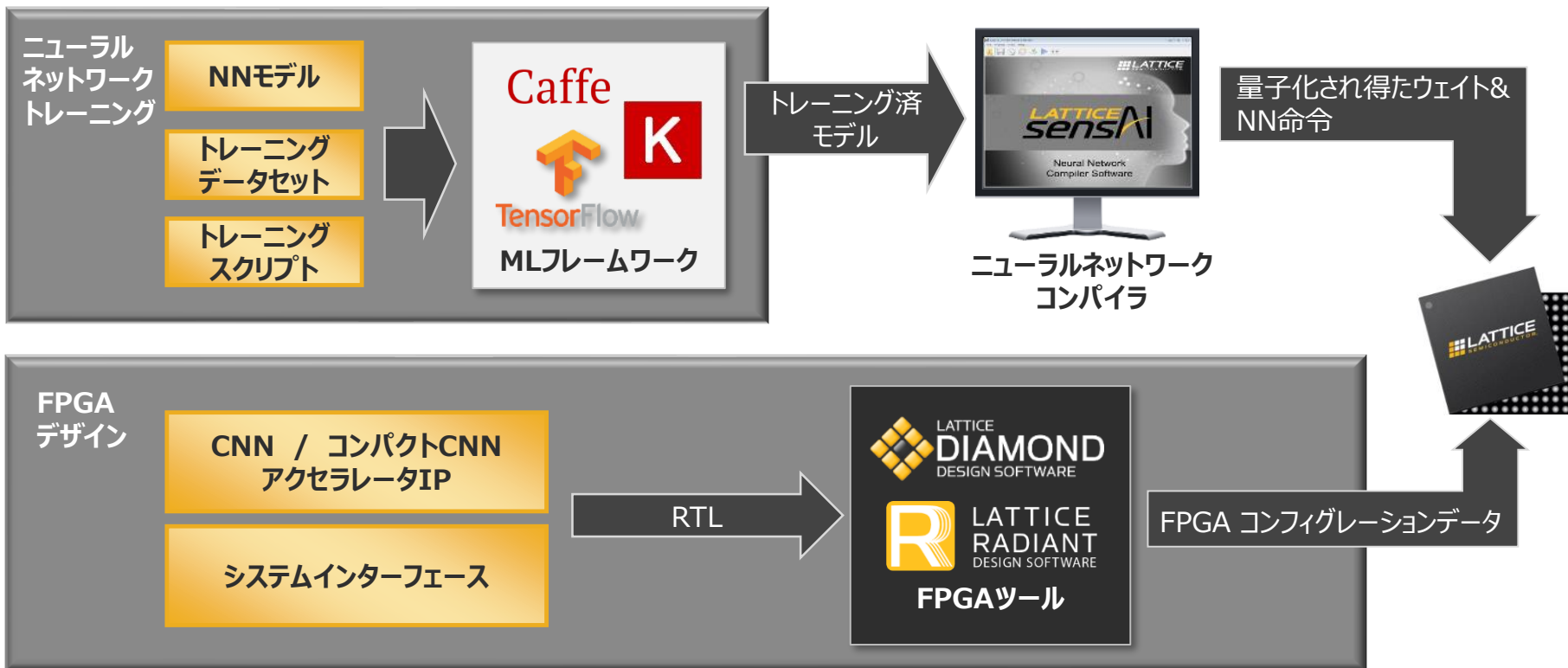
3.6Mb SRAM

モジュールではなくICでの提供 筐体設計のフレキシビリティ性を確保



NNのエンジンとRTLデザインを分離

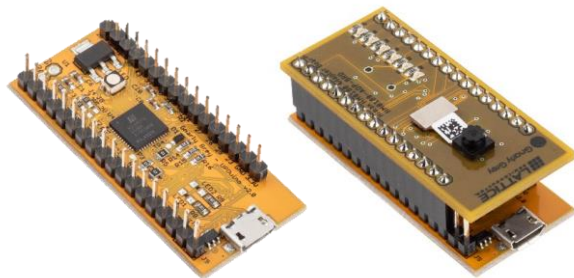
ニューラルネットワーク（NN）の変更時にFPGA回路の変更は不要



開発プラットフォーム

スムーズな開発スタートを可能に

Himax HM01B0 UPduino シールド



主な仕様

- 数mWの超低消費電力FPGAのiCE40 UltraPlus
- Himax社 低消費電力HM01B0イメージセンサ
- I²Sマイク搭載

ECP5
Embedded Vision Develop kit
(EVDK)



主な仕様

- 1W以下の低消費電力FPGAのECP5
- MIPI CSI-2, eDP, HDMI, GigE Vision, USB 3.0などの様々なビデオインターフェースに対応可能

CrossLink-NX VIP board



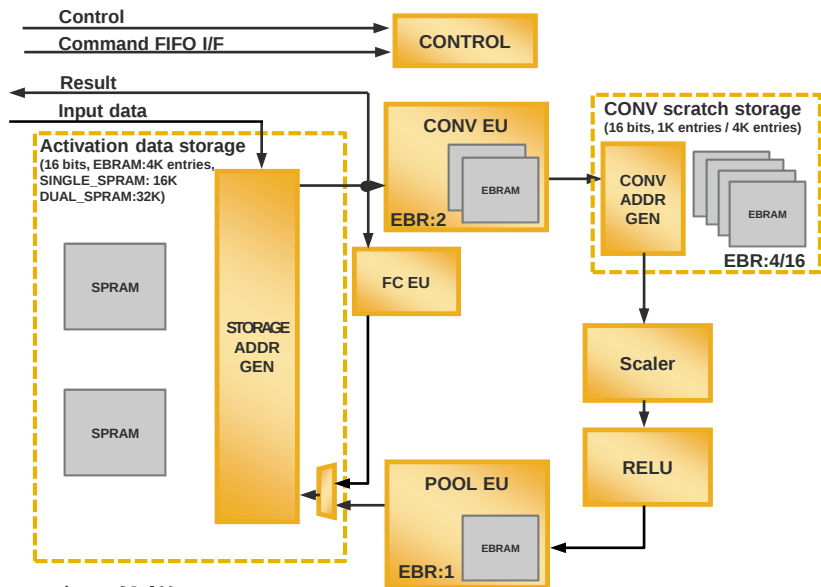
主な仕様

- CrossLink-NX40 搭載
- EVDKのセンサーボードと差し替えて使用
- Sony IMX258 CMOSセンサ x4 搭載

IP コア

ニューラルネットワークアクセラレータIP

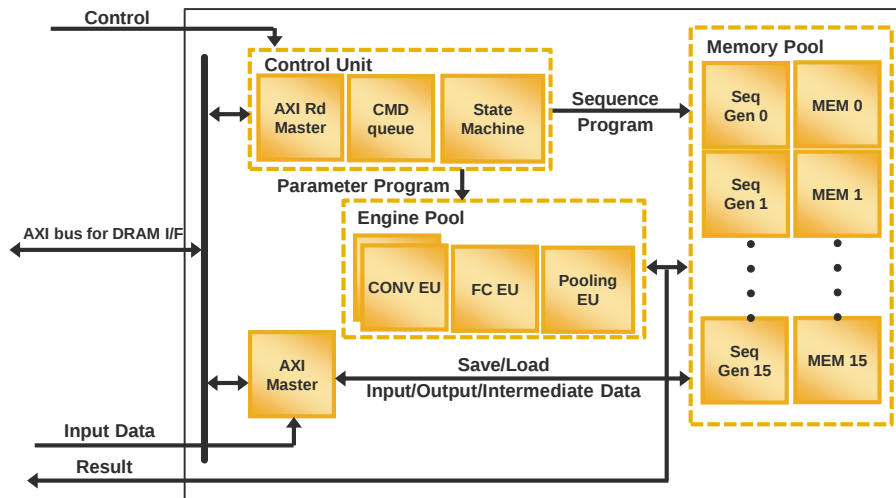
コンパクト畳み込みニューラルネットワーク アクセラレータ (Convolutional Neural Network (CNN))



主な仕様

- iCE40 UltraPlus FPGAに最適化
- ウェイトとアクティベーションの16/8/1 bit量子化に対応

畳み込みニューラルネットワーク アクセラレータ (Convolutional Neural Network (CNN))



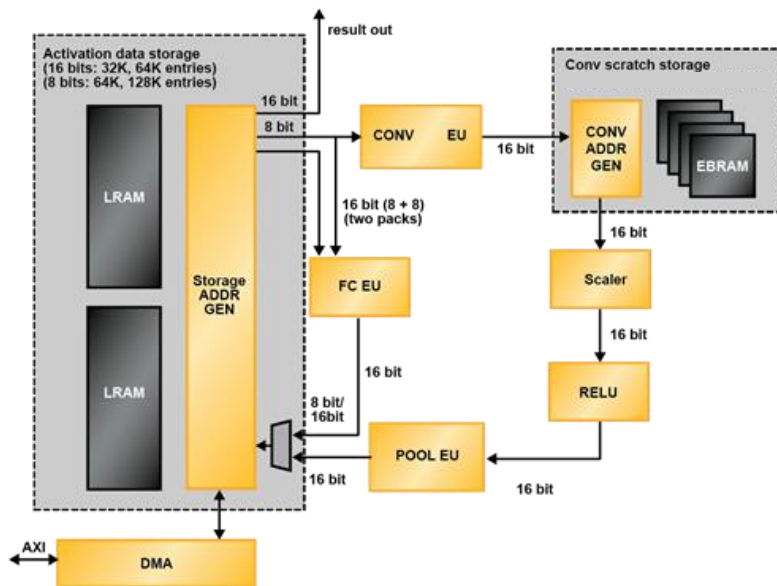
主な仕様

- ECP5 FPGA に最適化
- アクティベーションの16/8/1ビット量子化 に対応
- メモリインタフェースを拡張し、DRAMへのアクセススピードを2倍に

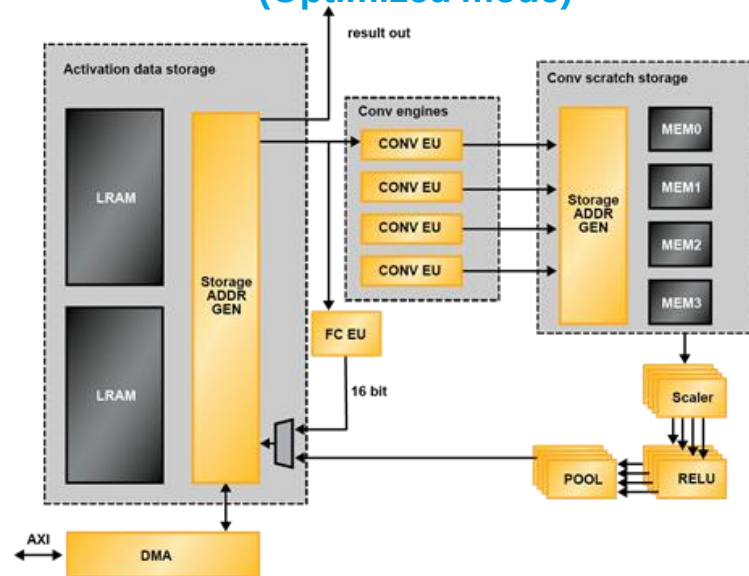
IP コア

ニューラルネットワークアクセラレータIP

CNN Plus アクセラレータIP (Compact mode)



CNN Plus アクセラレータIP (Optimized mode)



主な仕様

- CrossLink-NX用 IP
- アクティベーションの16/8 bit量子化に対応
- Compact modeとOptimized Modeの選択によるリソースの最適化

提携企業とのエコシステムを拡充

LATTICE
sensAI

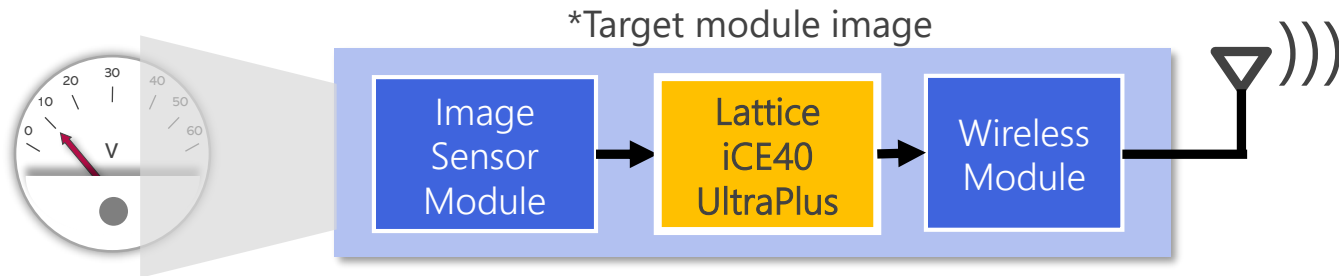


Softnautics



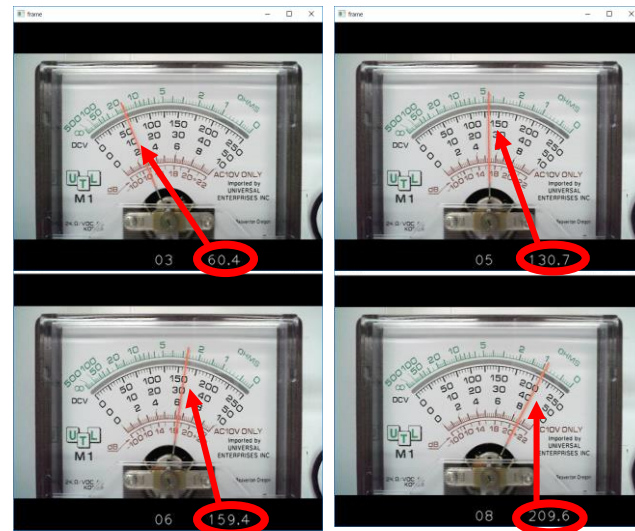
アナログメータ読み取りデモ

※Macnicaにて開発中



コンセプト

- 人が行っていたメータ読み取り作業を自動化
- AIを使ってモジュール内で画像から針の値を推論
- バッテリー駆動がターゲット
- 画像データの送信に比べて送信データ量の大幅低減
→ サーバー使用容量の大幅低減



FPGAを使ったEdge AI導入での課題

1st Step : ソフトウェアベースでの検討



パソコン/サーバーでNNモデルの設計
S/W エンジニアが実施

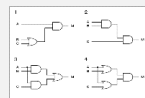


ソフトウェアでのNN検討後
実機での検討開始

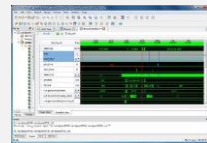
2nd Step : ハードウェアベースでの検討



FPGAの回路設計



論理回路・
Verilog・VHDL



波形Simulation



NNモデルは出来たけど
本当に実機で動くかな？



ハードウェア言語での前処理・後処理設計が必要
基板回路図設計が必要な場合もあり
デバッグのために組込み系の技術が必要

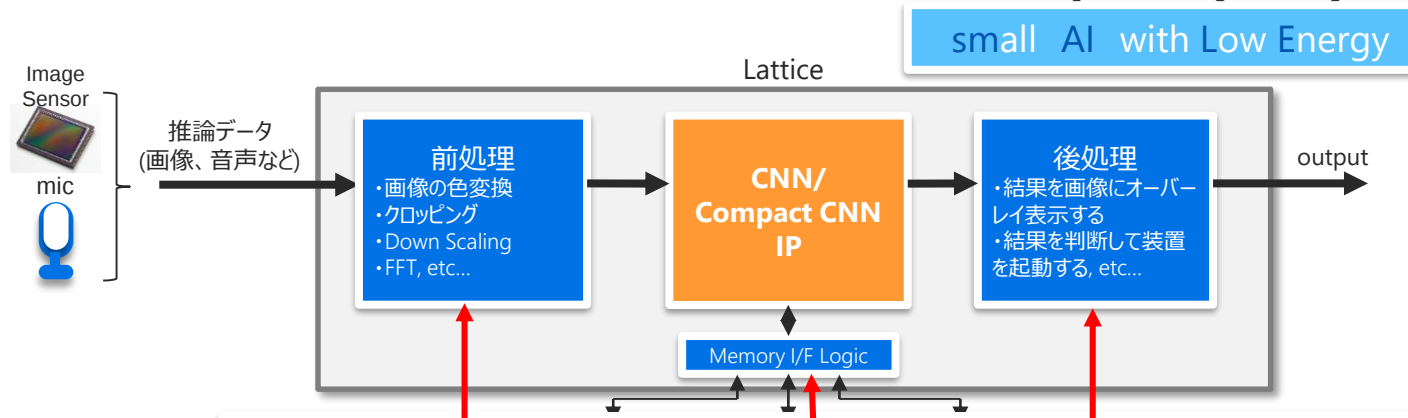
smAILE★Express

で解決！



Lattice sensAI用 設計検証支援ツール : smAILE・Express(仮称)

マクニカにて
開発中



これらの回路をユーザーがハードウェア言語で設計しなければならない

NN model
&
Image Data



smAILE Express



IPに合わせたデータの入力

IPからの結果出力

Lattice FPGA

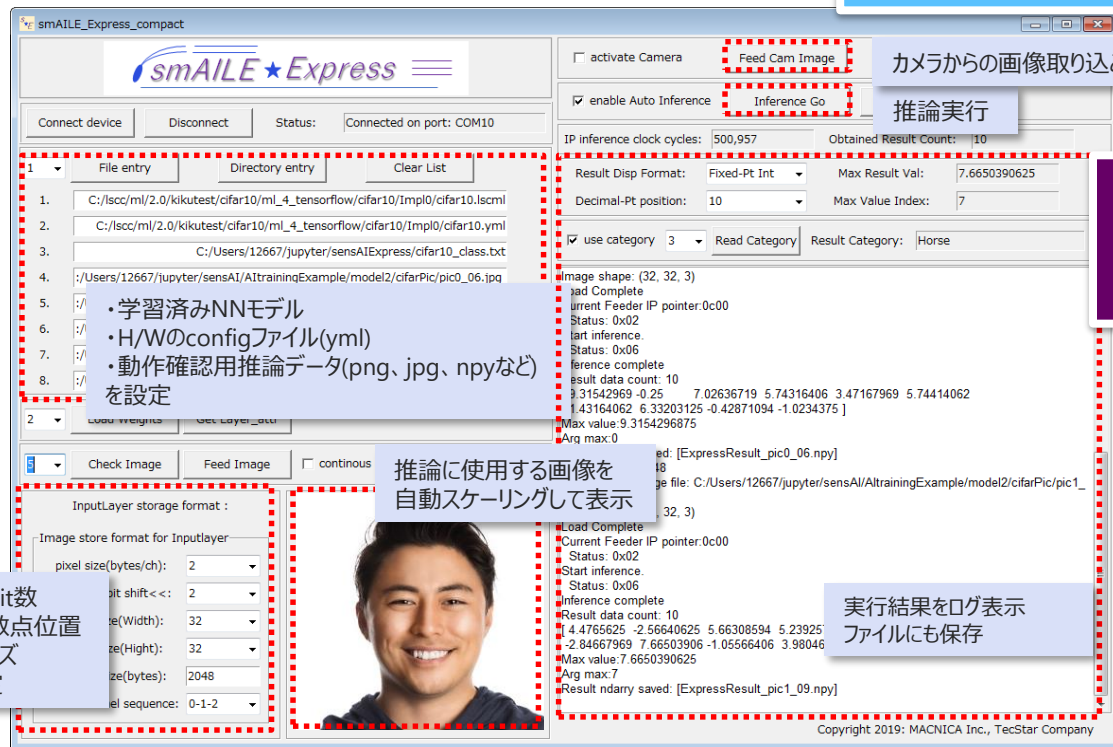


ユーザーがFPGA回路設計をせずにFPGAで推論実行できる

Lattice sensAI用 設計検証支援ツール : smAILE・Express(仮称)

マクニカにて
開発中

small AI with Low Energy



FPGA設計しなくても
FPGA上で推論結果が
確認できる！

Windowsパソコン上で動作するGUIツールで、簡単にスピーディーにFPGA上での動作を確認可能！

Software engineer friendly special tool!

超低消費電力 &
小型ICによる
AI実現

エッジAI開発工程を
広くカバーする
開発環境の提供

NN Designerと
FPGA開発との
連携をサポート

エッジ環境でのリアルなAI実装を可能にします

お問い合わせ先：

株式会社マクニカ テクスターカンパニー

Lattice sensAI 窓口担当

takahashi-kei@macnica.co.jp

