



リファレンス・マニュアル

Mpression Magnes Board

Revision 1.0

2018/05/15

目次

| | |
|------------------------------|-----------|
| 1. はじめにお読みください | 4 |
| 1.1. 重要事項 | 4 |
| 1.2. 開発元 | 5 |
| 1.3. お問い合わせ先 | 5 |
| 1.4. 免責、及び、ご使用上の注意 | 5 |
| 2. 安全上の注意 | 6 |
| 2.1. 凡例 | 6 |
| 2.2. 注意事項 | 6 |
| 3. 開封時にご確認ください | 8 |
| 4. 当製品の機能と特徴 | 9 |
| 4.1. 特徴 | 9 |
| 4.2. 製品仕様 | 10 |
| 4.3. ブロック図 | 11 |
| 5. 基板外観図 | 12 |
| 6. 基板仕様 | 14 |
| 7. 各部説明 | 15 |
| 7.1. 電源構成 | 15 |
| 7.1.1. 電源入力部 | 16 |
| 7.1.2. 電源スイッチ | 16 |
| 7.1.3. 電源制御IC | 17 |
| 7.1.4. 電源ステータスLED | 18 |
| 7.2. FPGA | 19 |
| 7.2.1. FPGA コンフィグレーション部 | 19 |
| 7.2.2. クロックジェネレータ/SMAコネクタ | 23 |
| 7.2.3. DDR4 SDRAM | 27 |
| 7.2.4. FPGA-HDMI出力 | 32 |
| 7.2.5. FMCコネクタ | 34 |
| 7.2.6. PCI Express | 55 |
| 7.2.7. USB UART | 56 |
| 7.2.8. FPGAユーザI/F | 57 |
| 7.2.9. FPGA用ファン電源コネクタ | 59 |
| 7.3. COM Express Type-6 コネクタ | 60 |
| 7.3.1. COMe-LAN | 61 |
| 7.3.2. HDMI出力(COMe) | 62 |
| 7.3.3. USB3.0 | 63 |
| 7.3.4. SATA | 64 |

| | |
|--------------------------------|-----------|
| 7.3.5. CPU FAN | 65 |
| 7.3.6. コイン電池ホルダー | 66 |
| 7.3.7. COMeモジュール用リセットスイッチ..... | 66 |
| 8. 更新履歴 | 67 |

1. はじめにお読みください

1.1. 重要事項

最初にお読みください：

- 当製品のご使用前には必ず当リファレンス・マニュアルをお読みください。
- 当リファレンス・マニュアルは、必要な時に参照できるよう保管してください。
- 当製品の構成を十分に理解したうえで使用してください。

当製品の用途：

- 当製品は、インテル社の Arria10 GX を使用したシステムの開発および検証を支援する装置です。当製品を使用して、ソフトウェア、ハードウェアの両面からシステム開発を支援します。この用途に従って、当製品を正しく使用してください。

当製品をご使用されると想定するお客様：

- 当製品は、本資料および Getting Started をよく読み、理解した人のみがご使用ください。当製品を使用するうえで、FPGA、論理回路、電子回路、およびマイクロコンピュータの基本的な知識が必要です。

当製品を使用する際の注意事項：

- 当製品は、お客様のプログラム開発および評価段階で使用するための開発支援装置です。お客様の設計されたプログラムの量産時においては、当ボードをお客様の装置に組み込んで使用することはできません。また、開発済みの回路については、必ず統合試験、評価、または実験などにより実使用の可否をご確認ください。
- 当製品の使用から生ずる一切の結果について、株式会社マクニカ(以降マクニカ)は責任を持ちません。
- マクニカは、本製品不具合に対する回避策の提示または、不具合改修などについて、有償もしくは無償の対応に努めます。ただし、いかなる場合でも回避策の提示または不具合改修を保証するものではありません。
- マクニカは、潜在的に内包されるすべての危険性を評価予期しているわけではありません。したがって当ボードやリファレンス・マニュアル内の警告や注意は、すべての警告や注意を含んでいるわけではありません。お客様の責任で、本製品を正しく安全に使用して下さい。
- 当製品に搭載されているデバイスに不具合がある場合であっても、デバイスの不具合改修品には交換しません。
- USB ペリフェラルデバイスのすべてのデバイスの動作を保証するものではありません。
- LAN インタフェース、HDMI 映像出力は、すべての機器との接続を保証するものではありません。
- 当製品の改造又は、お客様による製品の損傷時は、交換対応ができません。
- 当製品は、鉛フリー製品を使用した製品です。
- 当マニュアルに記載のある各ベンダの商標および登録済み商標の権利は、各ベンダに帰属します。

製品改善のポリシー：

- マクニカは、製品のデザイン、パフォーマンスおよび安全性に関して製品を常に改善しつづけます。マクニカは、お客様に予告なく、いつでも製品のドキュメント、リファレンス・マニュアル、デザインおよび仕様の一部またはすべてを変更する権利を保有します。

製品の RMA について :

- 製品の納品後、30 日以内の初期不良に関しましては無償交換にて対応させていただきます。ただし、以下の場合は無償交換の対応ができませんのでご了承ください。
 - (1) 製品の誤使用または、通常使用環境ではない状況での製品の損傷
 - (2) 製品の改造または補修
 - (3) 火災、地震、製品の落下やその他アクシデントによる損傷

図および写真 :

- 図や写真は、お手元にある実際の製品とは異なる可能性があります。

1.2. 開発元

株式会社マクニカ
〒222-8561 横浜市港北区新横浜 1-6-3

1.3. お問い合わせ先

ご購入いただいた販売代理店、もしくは下記 Web のお問い合わせフォームよりお問い合わせ下さい。
Mpression ブランド Web サイト内お問い合わせページ：
<https://service.macnica.co.jp/contact>

1.4. 免責、及び、ご使用上の注意

本資料を入手されましたお客様におかれては、下記の使用上の注意を一読頂いたうえでご使用ください。

- 本資料内の図面など無断複製することを禁じます。
- 本資料は予告なく変更することがあります。
- 本資料の作成には万全を期していますが、万一ご不明な点や誤り、記載漏れなどお気づきの点がありましたら、下記までご一報いただければ幸いです。

株式会社マクニカ
ブロードビジネス本部 Mpression 推進部
〒222-8561 横浜市港北区新横浜 1-6-3
<https://service.macnica.co.jp/>

- 本資料で取り扱っている回路、技術、プログラムに関して運用した結果の影響については責任を負いかねますので予めご了承ください。
- 製品をご使用になる場合は、各デバイスメーカーの最新資料を併せてご参照ください。

2. 安全上の注意

ここに示した注意事項は、お使いになる人や、他の人への危害、財産への損害を未然に防ぐための内容を記載していますので、必ずお守りください。

2.1. 凡例

| | |
|---|--|
|  危険 | この表示は、取り扱いを誤った場合、「死亡または重傷を負う危険が切迫して生じることが想定される」内容です。 |
|  警告 | この表示は、取り扱いを誤った場合、「死亡または重傷を負う可能性が想定される」内容です。 |
|  注意 | この表示は、取り扱いを誤った場合、「傷害を負う可能性が想定される場合および物的損害のみの発生が想定される」内容です。 |

- **注、重要**は、例外的な条件や注意を操作手順や説明記述の中で、ユーザに伝達する場合に使用しています。

2.2. 注意事項

| | |
|---|---|
|  危険 | 本マニュアルで指定された仕様に基づく AC アダプタ (梱包品) を使用してください。 指定の仕様を満たさない AC アダプタを使用した場合は、キットの発熱、破裂、発火の原因となります。 |
|  警告 | 強い衝撃を与えたり、投げつけたりしないでください。 発熱、破裂、発火や機器の故障、火災の原因となります。 |
| | 電子レンジなどの加熱調理機器や高圧容器に、本体や AC アダプタを入れないでください。本体や AC アダプタの発熱、破裂、発火、発煙、部品の破壊、変更などの原因となります。 |
| | 使用中の本体を布など熱のこもりやすいもので包んだりしないでください。 熱がこもり、発火、故障の原因となることがあります。 |
| | 本体を廃棄する時は、他の一般ゴミと一緒に捨てないで下さい。 火中に投げると破裂する恐れがあります。廃棄方法については、廃棄物に関する各種法律・法令・条例等に従ってください。 |
| | 電源コードを強く引っ張ったり、重いものを乗せたりしないでください。 電源コードを傷つけたり、破損したり、束ねたり、加工したりしないでください。 傷ついた部分から漏電して、火災・感電の原因になります。 |
| | 濡れた手で電源プラグを抜き差ししないでください。 感電による怪我や故障の原因になります。 |
| | 電源プラグはコンセントの奥までしっかりと差し込んでください。 しっかり差し込まないと、感電や発電による火災の原因となります。 |
| タコ配線を行ったり、AC アダプタの規格電圧以外の電源に接続したりしないでください。 故障や感電、発熱による火災の原因となります。 | |

| | |
|---|---|
|  <p>警告 (前項から継続)</p> | <p>電源プラグのほこりを定期的に拭き取り、コンセント周辺のたまったほこりを取り除いてください。 ほこりがたまったままで使用していると湿気などで、絶縁不良となり、火災の原因になります。 電源プラグやコンセント周辺のほこりは、乾いた布で拭き取ってください。</p> <p>当ボードにコップや花瓶など、水や液体が入った容器を置かないでください。 当ボードに水や液体が入ると、故障や感電の原因になります。水などをこぼした場合は、使用を中止し、電源を切って電源プラグを抜いてください。修理や技術的な相談は購入元へお問い合わせください。</p> <p>当ボードや付属品は子供の手の届かないところに保管してください。子供の手の届くところに保管すると、けがの原因になります。</p> |
|  <p>注意</p> | <p>ぐらついた台の上や傾いた場所等、不安定な場所には置かないでください。 落下して、けがや故障の原因になります。</p> <p>直射日光の強い場所や炎天下の車内など高温の場所で使用、放置しないでください。 発熱、破損、発火、暴走、変形、故障の原因になります。また、機器の一部が熱くなり、火傷の原因となる場合もあります。</p> <p>極端な高温、低温、また温度変化の激しい場所で使用しないで下さい。 故障の原因となります。周囲温度は 5℃ ~ 35℃、湿度は 0% ~ 85%の範囲でご使用ください。</p> <p>本体を組み込んだ装置の保守中は、電源を抜いて作業してください。 感電の危険性があります。</p> <p>当ボードに無理な力がかかるような場所に置かないでください。 基板の変形により、基板の破損、部品の脱落、故障の原因となります。</p> <p>拡張ボードや他の周辺機器と一緒にお使いの場合には、それぞれ個別の取り扱い説明書をよく読んで適正にお使いください。 本マニュアルに記載されているもの、また別途動作を確認できていることを公表しているものの他は、特定の拡張ボードや周辺機器の相互動作は保証いたしかねます。</p> <p>当ボードを移動・接続するときは、電源スイッチを切ってください。 電源をいれたまま移動・接続すると、故障や感電の原因になります。</p> <p>ベンジンやシンナーなど化学薬品を含んだ雑巾で手入れしないでください。 当ボードが変質する可能性があります。科学雑巾を使用するときは、その注意書きに従ってください。</p> <p>当ボードを箱から取り出した際、機器本体に結露が発生した場合は、すぐに電源を入れないでください。 冷えた当ボードを暖かい部屋で箱から取り出すと、結露が発生することがあります。 結露があるまま電源を入れると、当ボードが破損したり、部品の寿命が短くなる場合があります。 当ボードを取り出したら室温になじませてください。結露が発生した場合は、水滴が蒸発してから設置や接続を行ってください。</p> <p>カスタマイズ可能と明示している部分以外の分解、解体、改変、改造、再生はしないでください。 当ボードはカスタマイズが可能な製品ですが、本マニュアルに指定された部分以外は基本動作に必要な部分に何らか外部の手が加わることで製品全体の動作保証が出来なくなります。本マニュアルに記載されているカスタマイズ可能部分以外のカスタマイズをご希望の場合には、はじめに必ず購入元にご相談ください。</p> |

3. 開封時にご確認ください

梱包の開封時点でそれぞれ同梱されているか、破損など無いかを確認してください。
 梱包物が足りない場合や、外見上認識できる破損を発見した場合には、お届けより 30 日以内に購入元の担当営業までご連絡ください。

| | |
|---------------------|--|
| Magnes | 1 枚 |
| AC アダプタ (12V/16.7A) | 1 個 |
| 基板設置用スペーサ | 6 セット |
| ヒートシンク | 1 個 |
| お客様へのご案内 | 2 枚 |
| 当製品 回路図 | これらのファイルは、『お客様へのご案内』に記載されている URL よりダウンロードしてください。 |
| リファレンス・マニュアル | |
| Getting Started | |



注意

同梱のヒートシンクは、使用条件や環境により FPGA が高温になる場合に使用をご検討ください。
 なお、一度ヒートシンクを取り付けると、熱伝導シート(シール)により FPGA に接着されます。無理に取り外すとボードの破損や故障の原因となりますのでご注意ください。
 ヒートシンクには冷却ファンが付いています。冷却ファンの電源ケーブルは当製品の CN23 に接続してください。詳細は「7.2.9 章」を参照してください。
 なお、取り付けや取り外しによる破損や故障の責任は、弊社では負いかねますのでご注意ください。

4. 当製品の機能と特徴

4.1. 特徴

当ボードは、インテル®Arria® 10 GX FPGA を搭載し、2 つの FPGA Mezzanine Card (以下、FMC)コネクタと COM Express®(以下、COMe)コネクタを接続しており、高い拡張性と柔軟性を兼ね備えた、ハードウェアエンジニアおよびソフトウェア開発者の先行開発に最適なプラットフォームです。当ボードには 2GByte DDR4-SDRAM を 2 バンクと HDMI、2 つの高速メザニンコネクタを搭載し、市販もしくはユーザ独自に開発した拡張カードを最大 2 枚組み合わせることが出来ます。また、COMe コネクタと FPGA とは PCIe(Gen2) で接続しているため、汎用 CPU との接続が容易になり、FPGA+CPU を組み合わせた様々なアプリケーション開発が可能となります。

当ボードに搭載している FPGA の詳細情報や関連資料は、下記リンク先を参照してください。

- [インテル®Arria® 10 FPGA](#)

4.2. 製品仕様

当ボードの製品仕様を下記に示します。

| 製品仕様 | ALTMAGNESA10GX |
|-----------------|--|
| 電源 | DC12V 16.7A AC アダプタまたは ATX 電源入力仕様 スライドスイッチによる電源 ON/OFF |
| 外形寸法 | 244mm x 190.5mm |
| 基板 | 12 層貫通 FR-4 |
| 動作条件 | 周囲温度: 5°C~35°C、湿度: 0~85%(結露無きこと) |
| FPGA 側 | |
| 搭載 FPGA | 10AX090N2F40E2SG |
| コンフィグレーション ROM | EPCQL1024 |
| メモリ | DDR4-1866(933MHz) 32bits x2 banks |
| クロック | Clock Generator: Si5340B-D08017-GM -233.33MHz, 233.33MHz, 100MHz Si5340B-D08111-GM -100MHz, 100MHz, 125MHz, 148.5MHz Si5340B-D08427-GM -100MHz, 270MHz, 270MHz Oscillator: C7L-48000-080-BQ4-J7 -48MHz 570BCC001868DG -48MHz |
| JTAG | DIP 10pin Header 2.54mm pitch |
| ペリフェラルインタフェース | <ul style="list-style-type: none"> •HDMI Type-A 出力コネクタ x1 •USB-UART USB Standard-B コネクタ x1 •FMC コネクタ High pin count x1, Low pin count x1 •COMe コネクタ x1 COMe module Type-6、Compact タイプ搭載可能 PCI Express Gen2 x4 lane |
| デバッグ用ユーザインタフェース | <ul style="list-style-type: none"> •LED x8 (red x4, green x4) •8bit DIP Switch x1 •Push Switch x4 •FAN コネクタ |
| COMe 側 | |
| ペリフェラルインタフェース | <ul style="list-style-type: none"> •PCI Express Gen2 x4 lane for FPGA •Gigabit Ethernet RJ45 コネクタ x1 •USB3.0 コネクタ x4 •HDMI 出力コネクタ x1 •SATA コネクタ x1 •CPU FAN 制御用コネクタ •RTC 用コインバッテリーホルダ |

4.3. ブロック図

当ボードのブロック図を下記に示します。

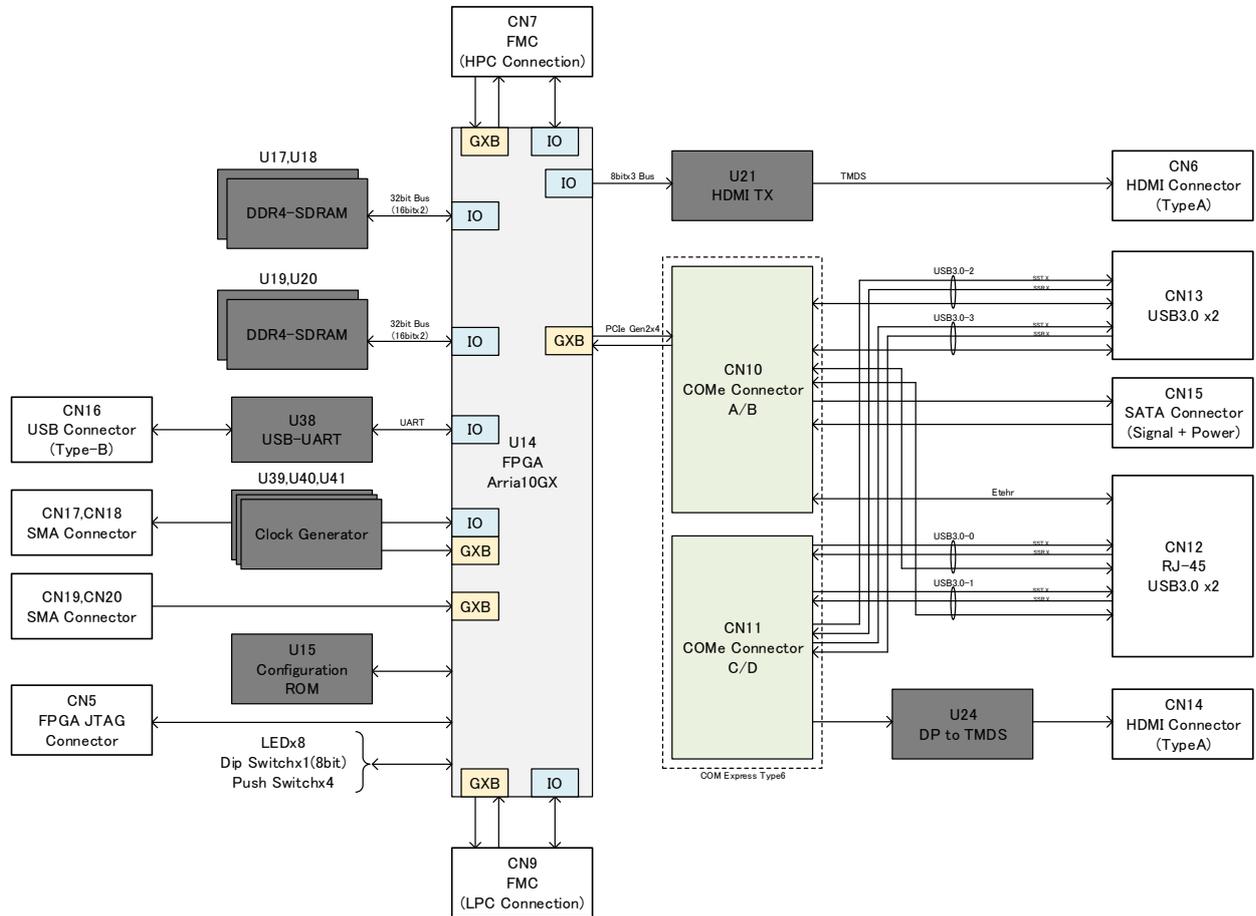


図 4-1 概要ブロック

5. 基板外観図

以下に基板外観を示します。

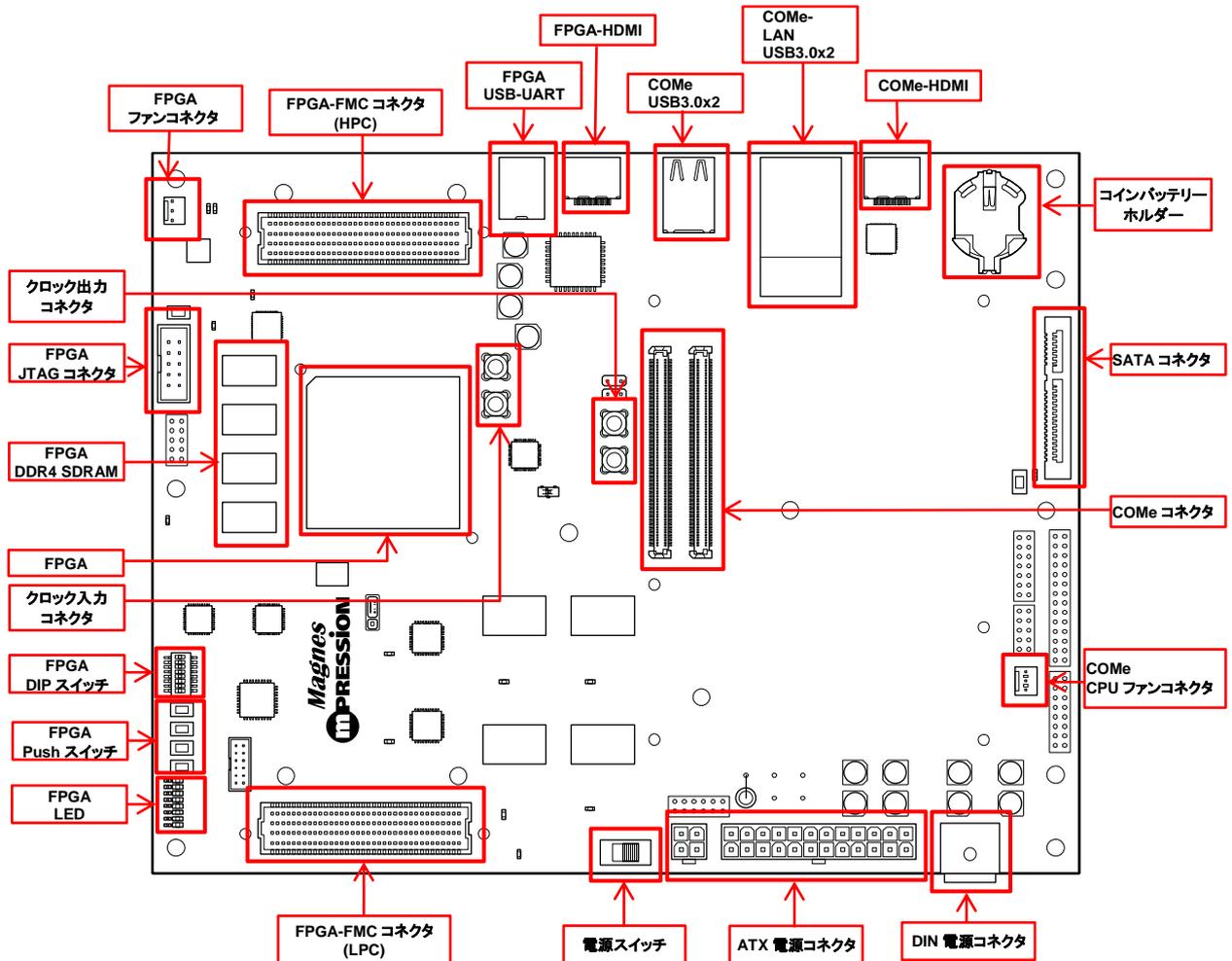


図 5-1 基板外観(部品面)

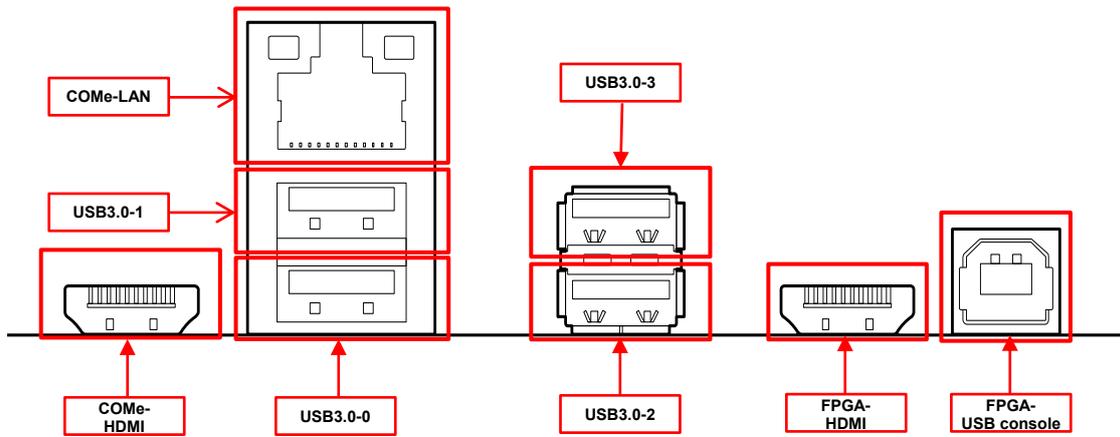


図 5-2 基板外観(側面コネクタ側)

6. 基板仕様

以下に、本基板の主な仕様を示します。

表 6-1 基板仕様

| 項目 | 仕様 |
|------|---------------------|
| 外形寸法 | W:244mm x H:190.5mm |
| 層構成 | 12層 |
| 板厚 | 2.0mm |
| 材質 | FR-4 |

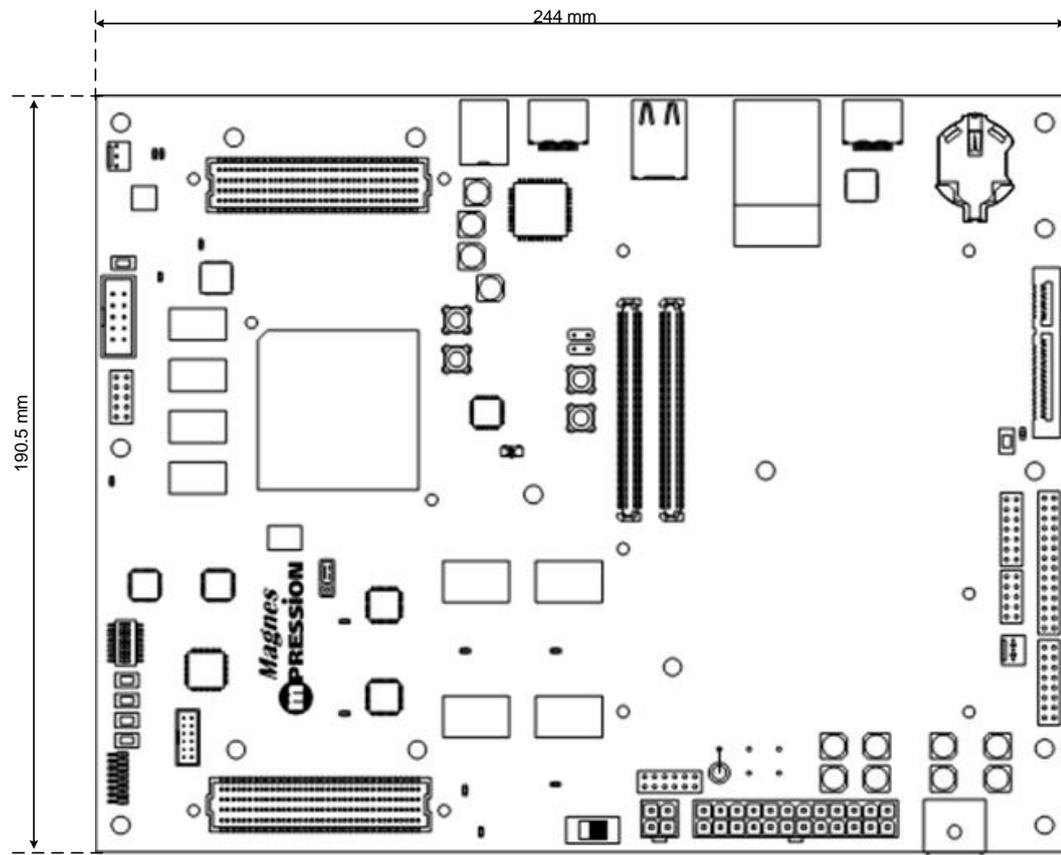


図 6-1 基板寸法

7. 各部説明

7.1. 電源構成

当ボードは、電源入力用にATX 電源用の 24pin コネクタと、AC アダプタ用の DIN コネクタを搭載しており、ATX 電源または AC アダプタからの +12V を使用します。

各電源 IC は電源制御 IC (U3) により起動タイミングを制御しています。また、PMBus コントローラと電源制御 IC を接続するコネクタ (CN4) が搭載されており、PC より電源制御 IC を介して各電源 IC の制御、電圧のモニタが可能です。

基板上で生成している電源の動作は LED12~22 にて確認できます。

以下に電源部の概要ブロック図を示します。

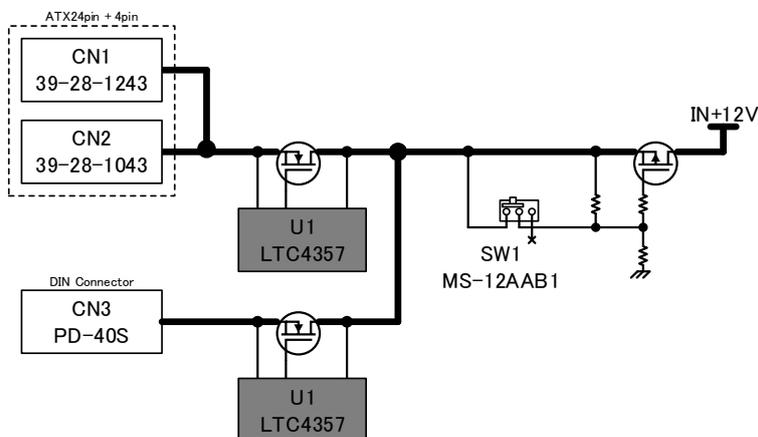


図 7.1-1 電源入力部ブロック

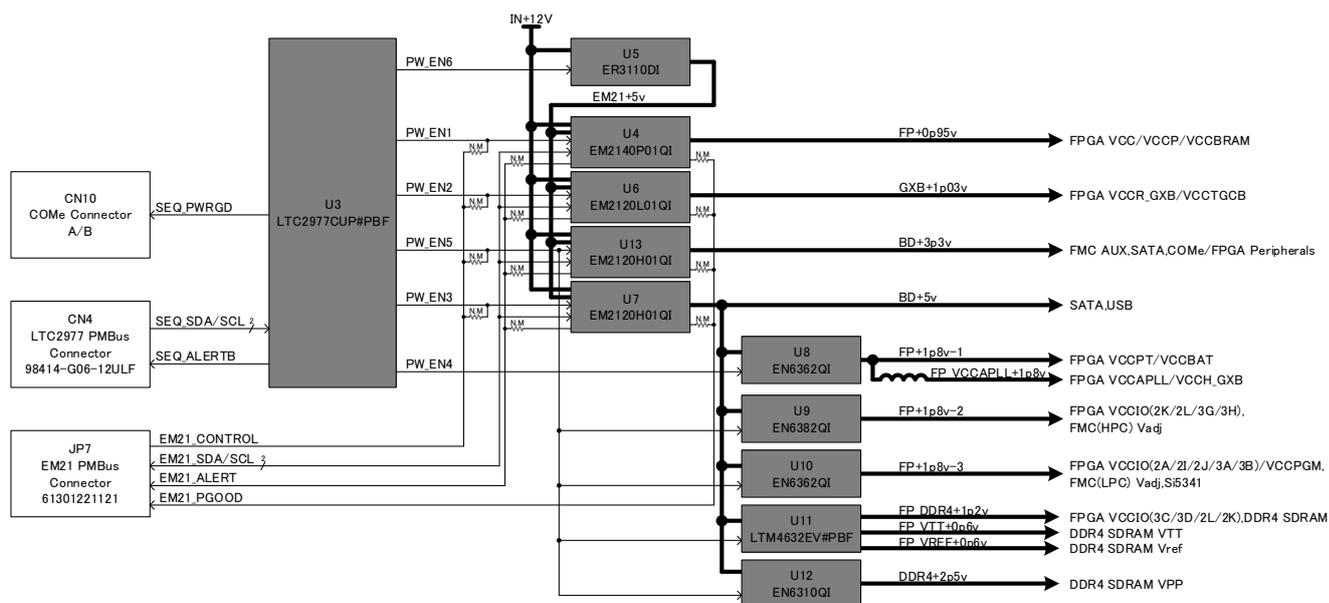


図 7.1-1 内部電源ブロック

7.1.1.電源入力部

ATX 電源(CN1)、AC アダプタ接続用の DIN コネクタ(CN3)を以下に示します。
当ボードを使用する際はどちらかのコネクタから+12V を供給して下さい。
※CN2 は ATX 12V 拡張用コネクタです。

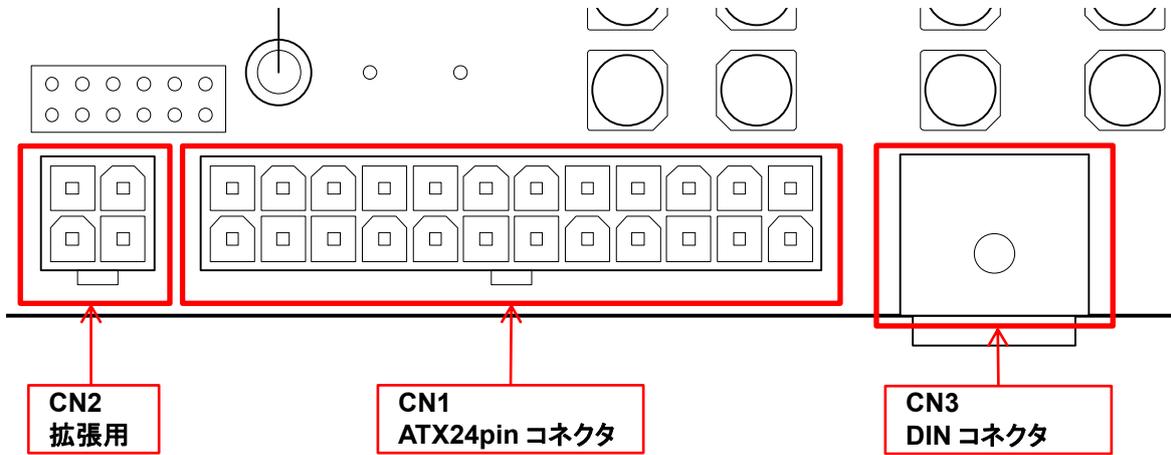


図 7.1.1-1 電源入力コネクタ

| | |
|---|---|
|  警告 | <p>本製品に同梱の AC アダプタ以外を CN3 に挿入し使用する場合、電源出力端子仕様によっては当ボードを破壊および破損する可能性があります。 必ず同梱の AC アダプタをご使用ください。</p> <p>CN1、CN2 の ATX 電源コネクタは、すべての ATX 電源の接続を保証するものではありません。</p> |
|---|---|

7.1.2.電源スイッチ

当ボードの電源 ON/OFF は下図に示す SW1 により行います。
SW1 のスイッチを ON 側にスライドさせると基板の電源が入ります。

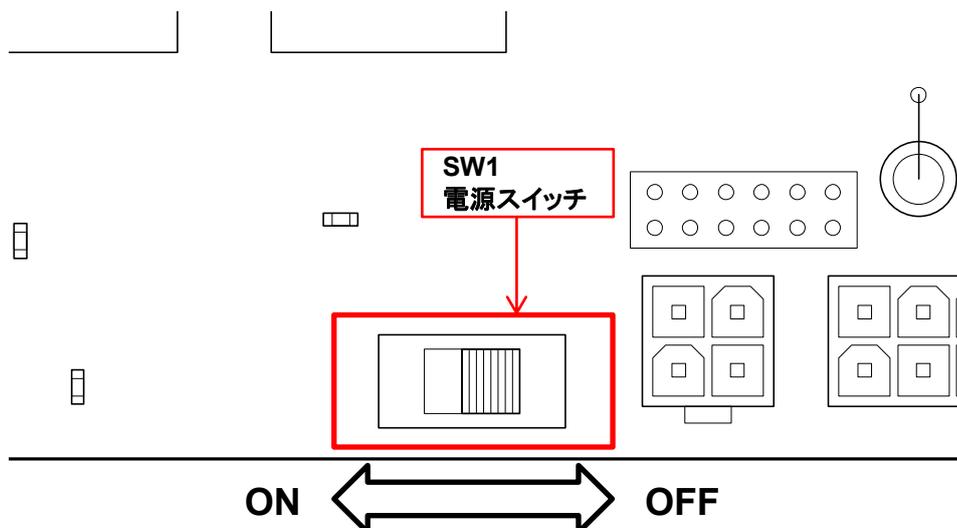


図 7.1.2-1 電源スイッチ

7.1.3.電源制御 IC

当ボードにはリアテクノロジー製の電源制御 IC LT2977(U3)を搭載しており、CN4 にリアテクノロジー LTpowerPlay 用 PMBus コントローラ DC1613A を接続することにより、電源制御 IC の制御、電圧のモニタが可能となります。

※LT2977、DC1613A の詳細な使用方法は各製品のデータシートをご確認ください。

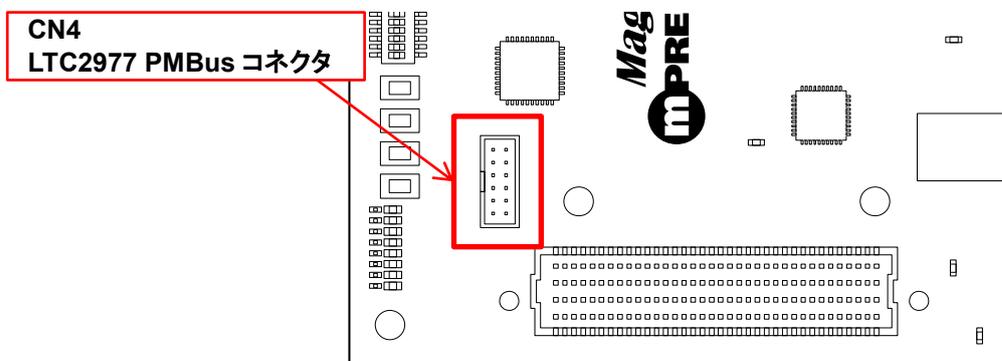


図 7.1.3-1 DC1613A 接続

U3 と各電源 IC、モニタ電圧の接続を以下に示します。

※VOUT_ENx と VSENSEPx がすべて 1 対 1 で対応しているわけではないため注意して下さい。

表 7.1.3-1 U3 VOUT_EN

| U3 Pin Name | Signal Name | Reference | 型番 | 電圧名 |
|-------------|-------------|-----------|---------------|---|
| VOUT_EN0 | PW_EN1 | U4 | EM2140P01QI | FP+0p95v |
| VOUT_EN1 | PW_EN2 | U6 | EM2120L01QI | GXB+1p03v |
| VOUT_EN2 | PW_EN3 | U7 | EM2120H01QI | BD+5v |
| VOUT_EN3 | PW_EN4 | U8 | EN6362QI | FP_1p8v-1,FP_VCCAPLL+1p8v |
| VOUT_EN4 | PW_EN5 | U9 | EN6382QI | FP+1p8v-2 |
| | | U10 | EN6362QI | FP+1p8v-3 |
| | | U11 | LTM4632EV#PBF | FP_DDR4+1p2v,DDR4_VTT+0p6v,DDR4_VREF+0p6v |
| | | U12 | EN6310QI | DDR4+2p5v |
| | | U13 | EM2120H01QI | BD+3p3v |
| VOUT_EN5 | PW_EN6 | U5 | ER3110DI | EM21+5v |
| VOUT_EN6 | - | - | - | - |
| VOUT_EN7 | - | - | - | - |

表 7.1.3-2 U3 VSENSEPx

| U3 Pin Name | モニタ電圧 |
|-------------|--------------|
| VSENSEp0 | FP+0p95v |
| VSENSEp1 | GXB+1p03v |
| VSENSEp2 | BD+5v |
| VSENSEp3 | FP+1p8v-1 |
| VSENSEp4 | FP+1p8v-2 |
| VSENSEp5 | FP+1p8v-3 |
| VSENSEp6 | FP_DDR4+1p2v |
| VSENSEp7 | BD+3p3v |

7.1.4.電源ステータス LED

当ボードの電源は、基板上に搭載している 11 個の LED の点灯状態で確認できます。

表 7.1.4-1 電源ステータス LED

| 電源 | Reference | 主な使用箇所 | 色 |
|---------------|-----------|---|---|
| EM21+5v | LED12 | EM21xx 電源 IC(U4,U6,U7,U13) PVCC | 緑 |
| FP+0p95V | LED13 | FPGA VCC/VCCP/VCCBRAM | 緑 |
| GXB+1p03v | LED14 | FPGA VCCR_GXB/VCCT_GXB | 緑 |
| BD+5v | LED15 | 各 DC/DC,SATA,USB | 緑 |
| FP+1p8v-1 | LED16 | FPGA VCCPT/VCCBAT/VCCAPLL/ VCCH_GXB | 緑 |
| FP+1p8v-2 | LED17 | FPGA VCCIO(2K/2L/3G/3H), FMC(HPC) Vadj | 緑 |
| FP+1p8v-3 | LED18 | FPGAVCCIO(2A/2I/2J/3A/3B)/VCCPGM, FMC(LPC) Vadj,Si5341 | 緑 |
| FP_DDR4+1p2v | LED19 | FPGA VCCIO(3C/3D/2L/2K),DDR4 SDRAM | 緑 |
| DDR4+2p5v | LED20 | DDR4 SDRAM VPP | 緑 |
| DDR4_VTT+0p6v | LED21 | DDR4 Vref/Termination | 緑 |
| BD+3p3v | LED22 | FMC AUX,SATA, COMe/FPGA Peripherals | 緑 |

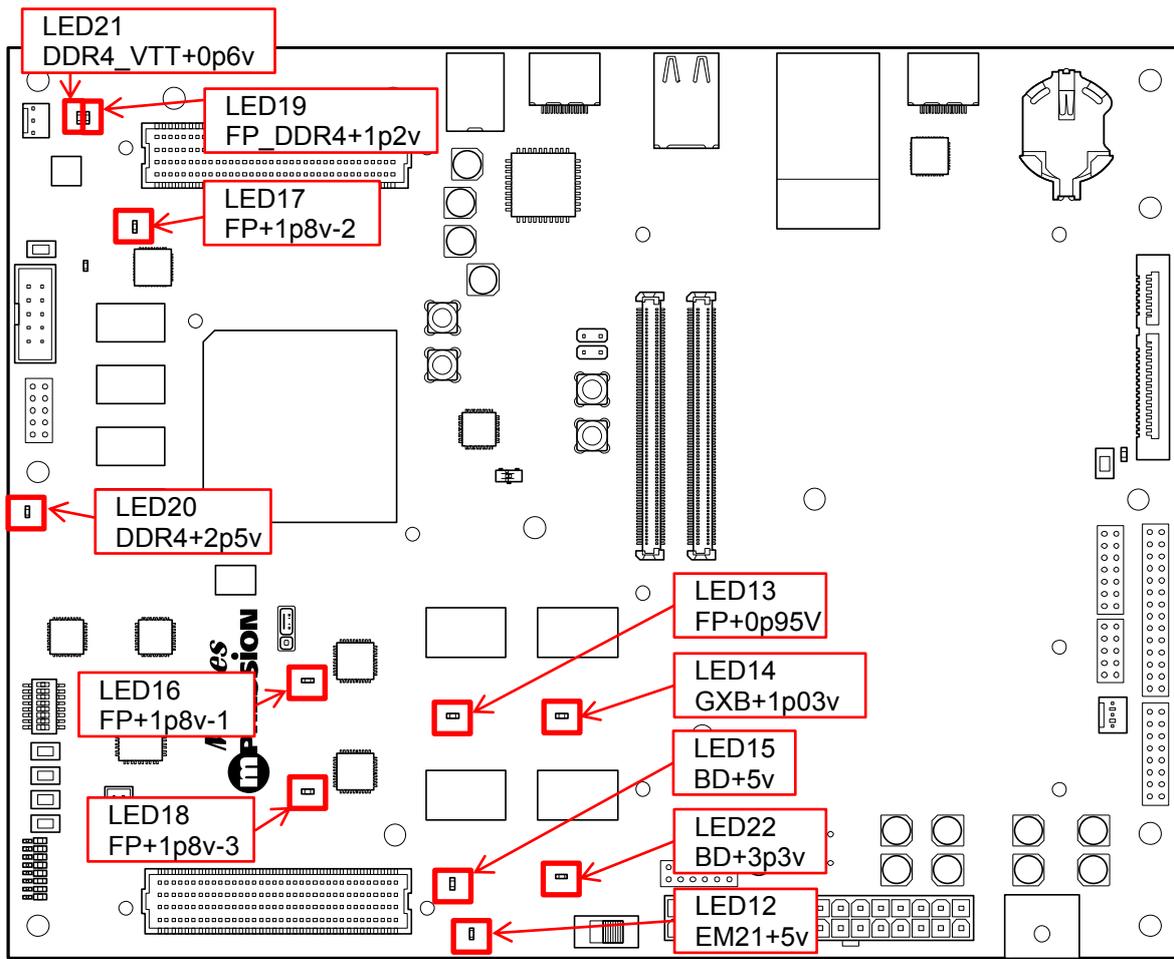


図 7.1.4-1 電源ステータス LED

7.2. FPGA

当ボードにはインテル製の Arria10 GX FPGA(10AX090N2F40E2SG)を搭載しています。
当ボードの FPGA にて評価可能な機能については以下になります。

- DDR4-SDRAM
- HDMI 映像出力コネクタ(Type-A)
- FMC コネクタ(HPCx1、LPCx1)
- USB UART 用 USB コネクタ(Type-B)
- 各種デバッグ用 IF(DIP スイッチ、プッシュスイッチ、LED)
- COM Express (PCI Express Gen2x4Lane)

7.2.1.FPGA コンフィグレーション部

当ボードには FPGA コンフィギュレーション用 JTAG コネクタ(CN5)および FPGA のコンフィグレーション用 ROM としてインテル製 EPCQL1024F24IN(U15)を搭載しています。
ROM コンフィグレーションモード AS に対応しており、JP5 のジャンパーソケットの取り付け方法により、Power-On Reset(POR) Delay を Fast または Standard に選択可能です。
FPGA のコンフィグレーションが完了した際は LED1 が点灯します。
また、SW8 を押すことにより FPGA をリコンフィグレーションすることができます。

FPGA のコンフィグレーション部のブロック図を以下に示します。

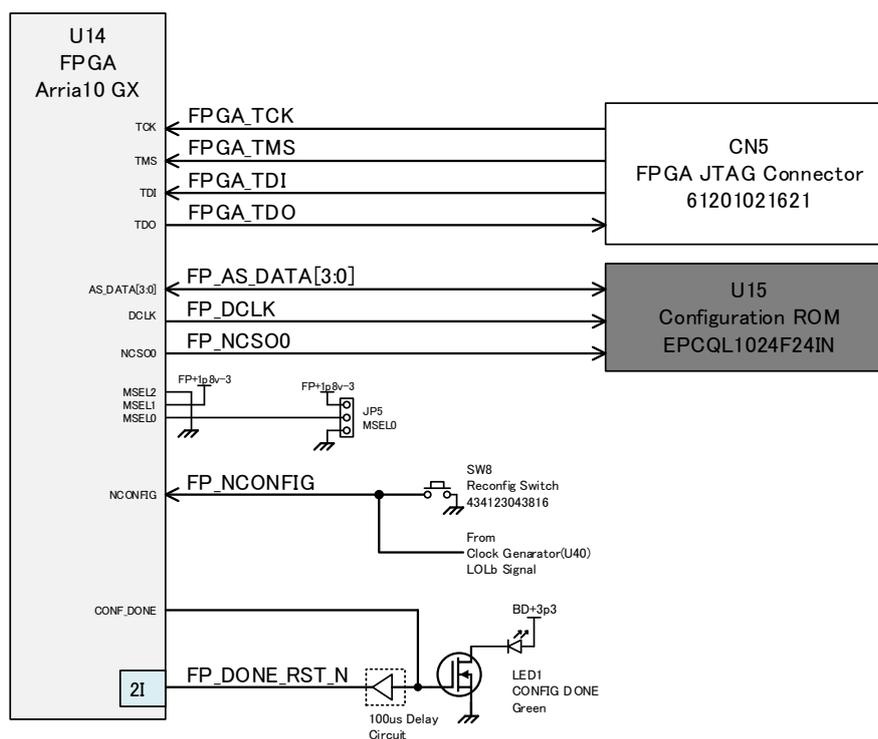


図 7.2.1-1 FPGA コンフィグレーション部ブロック

7.2.1.1. FPGA JTAG コネクタ

当ボードはインテル® FPGA ダウンロード・ケーブル II 接続用の JTAG コネクタ(CN5)を搭載しています。PC と接続する際は下図のように JTAG コネクタにインテル FPGA ダウンロード・ケーブル II を接続してください。

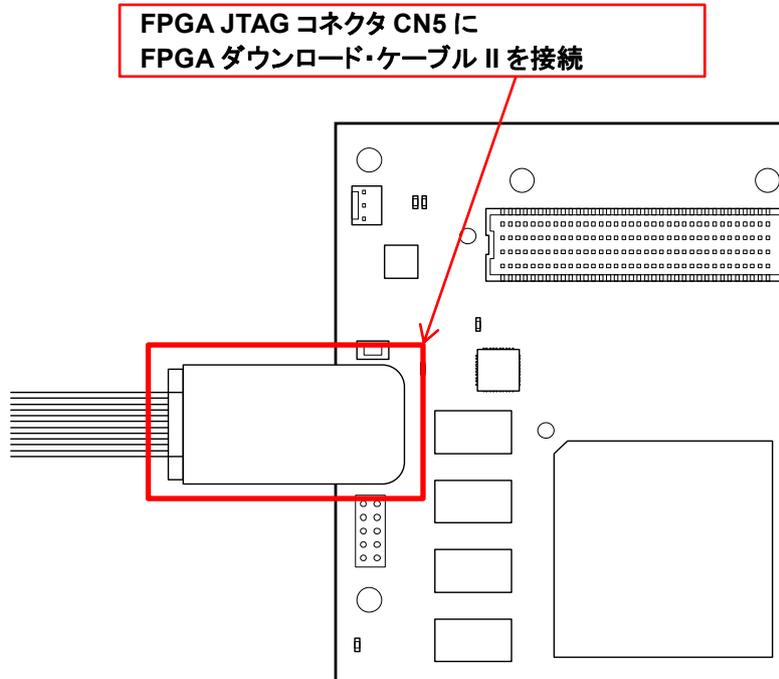


図 7.2.1-2 CN5(FPGA JTAG)コネクタ接続

7.2.1.2. Power-On Reset Delay の切り替え

JP5 のジャンパーソケットの設定により、FPGA の MSEL の設定を 011 または 010 に設定することができ、Power-On Reset(POR) Delay を Standard または、Fast に設定可能です。

表 7.2.1-1 JP5 の設定

| ジャンパーソケット 取り付け位置 | MSEL[2:0] | POR Delay |
|---------------------|-----------|-----------|
| 1-2 | 011 | Standard |
| 2-3 | 010 | Fast |

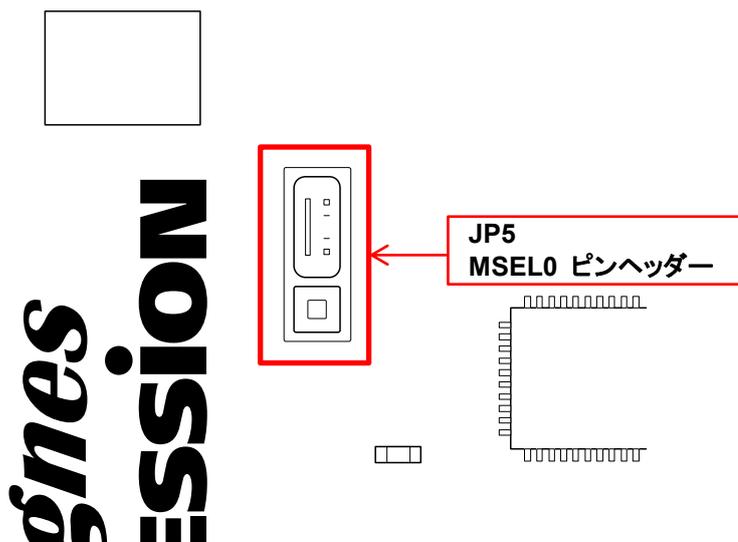


図 7.2.1-3 JP5(MSEL0)搭載

7.2.1.3. コンフィグレーション Done LED

当ボードには FPGA のコンフィグレーション完了を表示する LED(LED1)を搭載しており、FPGA のコンフィグレーションが正常に完了したか確認が可能です。コンフィグレーション完了時には LED 点灯します。FPGA のコンフィグレーション中、またはコンフィグレーションが正常に完了しない場合は点灯しません。

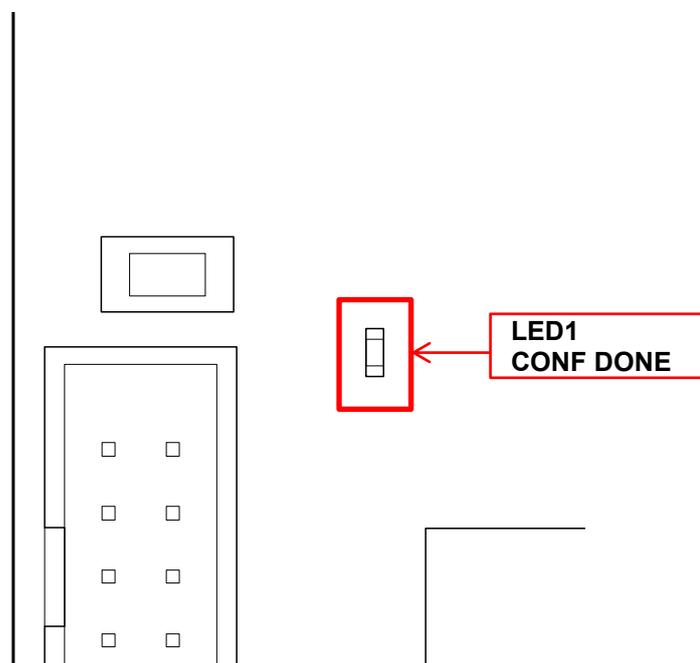


図 7.2.1-4 LED1(CONF DONE)

7.2.1.4. リコンフィグレーションスイッチ

当ボードには FPGA のリコンフィグレーション用スイッチ(SW8)を搭載しています。
SW8 を押下すると FPGA のリコンフィグレーションが開始します。

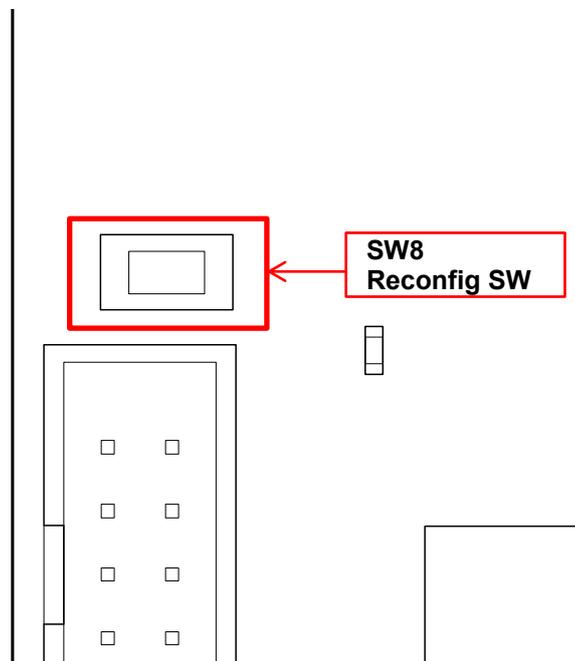


図 7.2.1-5 SW8(Reconfiguration Switch)

7.2.2.クロックジェネレータ/SMA コネクタ

当ボードには FPGA へのクロック供給源としてシリコンラボラトリ製のクロックジェネレータ Si5340B を 3 個 (U39,U40,U41)搭載しています。

各クロック IC はそれぞれ個別に出力周波数が設定されており、外部から各クロック IC に対して設定をする必要はありません。ただし、FPGA、COMe モジュール、または JP6 より I2C にて設定を変更することが可能です。

各クロック IC はリファレンスクロックとしてそれぞれのクロック IC ごとに接続している振動子を源振に設定されたクロックを出力します。なお、U41 は SW7 の設定によって、リファレンスクロックの源振を振動子か発振器の選択が可能です。

また当ボードには差動クロックの入出力用 SMA コネクタを 4 つ(入出力それぞれ 1 ペアずつ)搭載しており、CN17,CN18 は U41 の OUT3 より外部へ差動クロックを供給することができます。

CN19,CN20 を使用することにより外部から FPGA へ差動クロックを供給することができます。なお、SMA コネクタの入出力部は AC 結合となっております。

| | |
|---|---|
|  注意 | 外部から FPGA へ差動クロックを供給する際は FPGA の AC 特性/DC 特性を確認し FPGA の入力定格を守るようご注意ください。 |
|---|---|

クロックジェネレーター/SMA コネクタと FPGA 周辺のブロック図を以下に示します。

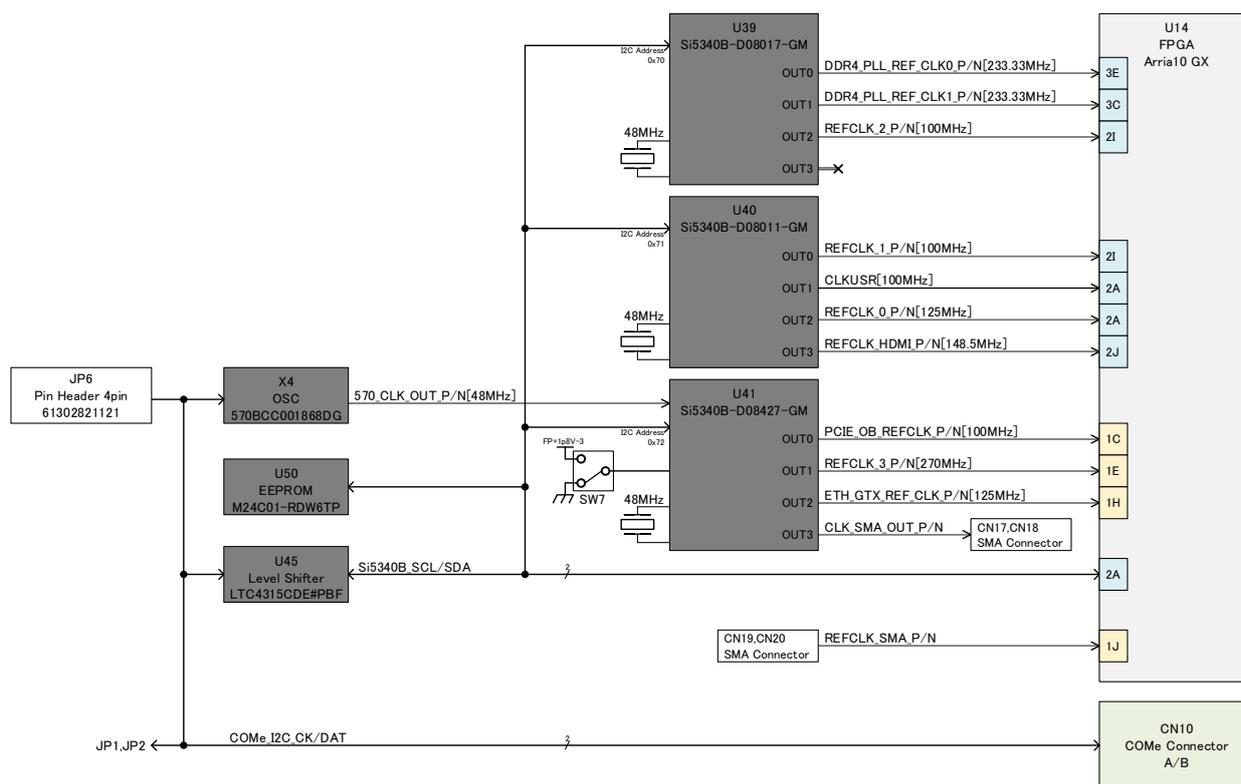


図 7.2.2-1 FPGA-クロックジェネレーター/SMA コネクタ部ブロック

表 7.2.2-1 クロックジェネレータ出力

| Reference | Output | 周波数 | Signal Name | FPGA | |
|-----------|---------------|-----------|---------------------|----------|------|
| | | | | Pin No | Bank |
| U39 | OUT0 | 233.33MHz | DDR4_PLL_REF_CLK0_P | W5 | 3E |
| | OUT0b | | DDR4_PLL_REF_CLK0_N | W6 | 3E |
| | OUT1 | 233.33MHz | DDR4_PLL_REF_CLK1_P | AG5 | 3C |
| | OUT1b | | DDR4_PLL_REF_CLK1_N | AG6 | 3C |
| | OUT2 | 100MHz | REFCLK_2_P | AM21 | 2I |
| | OUT2b | | REFCLK_2_N | AL20 | 2I |
| | OUT3 | - | - | - | - |
| OUT3b | - | | - | - | |
| U40 | OUT0 | 100MHz | REFCLK_1_P | AJ21 | 2I |
| | OUT0b | | REFCLK_1_N | AH21 | 2I |
| | OUT1 | 100MHz | CLKUSR | AP20 | 2A |
| | OUT1b | | - | - | - |
| | OUT2 | 125MHz | REFCLK_0_P | AT18 | 2A |
| | OUT2b | | REFCLK_0_N | AR18 | 2A |
| | OUT3 | 148.5MHz | REFCLK_HDMI_P | AP26 | 2J |
| OUT3b | REFCLK_HDMI_N | | AN26 | 2J | |
| U41 | OUT0 | 100MHz | PCIE_OB_REFCLK_P | AN29 | 1C |
| | OUT0b | | PCIE_OB_REFCLK_N | AN28 | 1C |
| | OUT1 | 270MHz | REFCLK_3_P | AE29 | 1E |
| | OUT1b | | REFCLK_3_N | AE28 | 1E |
| | OUT2 | 125MHz | ETH_GTX_REF_CLK_P | R29 | 1H |
| | OUT2b | | ETH_GTX_REF_CLK_N | R28 | 1H |
| | OUT3 | 270MHz | CLK_SMA_OUT_P | ※To CN17 | |
| OUT3b | CLK_SMA_OUT_N | | ※To CN18 | | |

表 7.2.2-2 SMA コネクタ入力

| Reference | Signal Name | FPGA | |
|-----------|--------------|--------|------|
| | | Pin No | Bank |
| CN19 | REFCLK_SMA_P | G29 | 1J |
| CN20 | REFCLK_SMA_N | G28 | 1J |

7.2.2.1. U41 リファレンスクロック切り替えスイッチ

U41 は、SW7 の切り替えにより U41 の IN_SEL 端子の設定を切り替えることができ、リファレンスクロックの源振を振動子(X5)または、発振器(X4)に切り替えることが可能です。

表 7.2.2-3 U41 リファレンスクロック切り替え

| SW7 | Reference | 型番 | メーカー |
|-----|-----------|----------------------|----------|
| 1-2 | X5 | C7L-48000-080-BQ4-J7 | リバーエレテック |
| 2-3 | X4 | 570BCC001868DG | シリコンラボ |

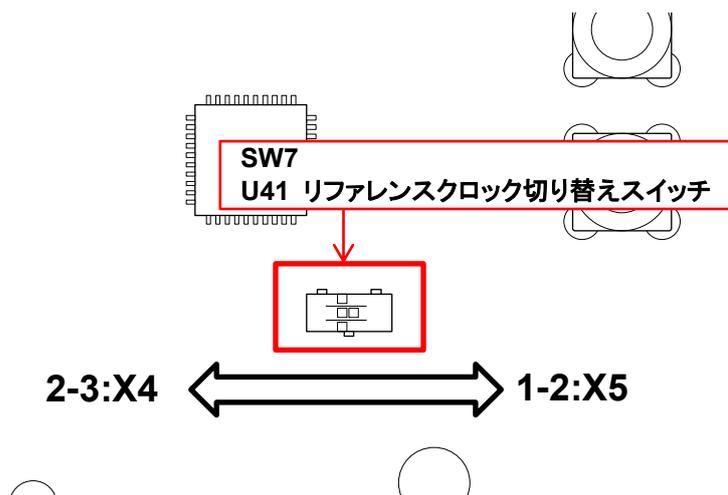


図 7.2.2-2 クロック切替 SW7

7.2.2.2. SMA コネクタ

当ボードにはクロック入出力用の SMA コネクタが入出力それぞれ 1 ペアずつ、計 4 個搭載しています。出力コネクタは U41 の OUT3 に接続しており、入力コネクタは FPGA の 1J Bank に接続しています。詳細は表 8.2-2、表 8.2-3 をご確認ください。

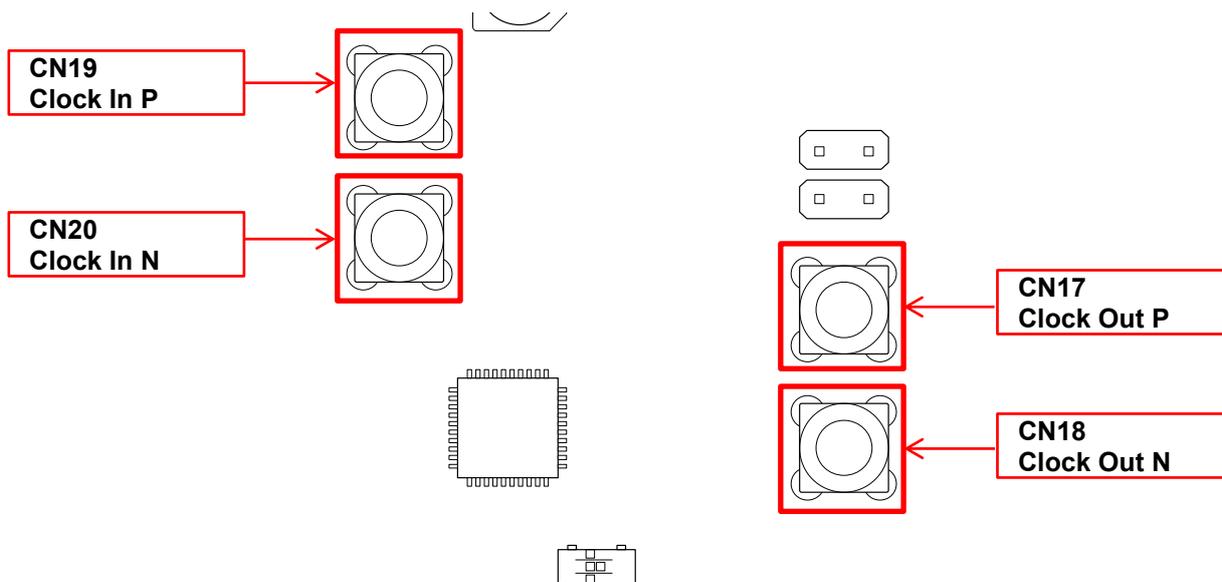


図 7.2.2-3 SMA コネクタ

7.2.2.3. クロック用 I2C コネクタ

当ボードには FPGA、COMe モジュール、Clock Generator、発振器、EEPROM に接続している I2C バスに接続可能なピンヘッダー(JP6)を搭載しています。

表 7.2.2-4 JP6 ピン配置

| JP6 Pin No | Signal Name |
|---------------|----------------|
| 1 | BD+3p3v |
| 2 | 570B_SDA |
| 3 | 570B_SCL |
| 4 | GND |

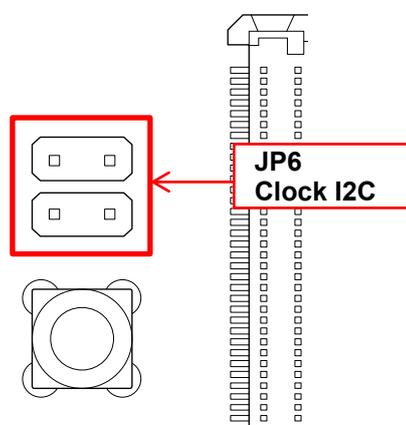


図 7.2.2-4 JP6

7.2.3.DDR4 SDRAM

当ボードには、マイクロン製 DDR4 SDRAM (MT40A512M16JY-083E)を 4 個搭載しています。
アドレス、コマンド、クロック信号はフライバイ終端方式で配線しています。

- 仕様
8Gbit(64M word x 16bit x 8bank)x4 個
※32bit(16bitx2) x2 系統
※基板配線は DDR4-1866(933MHz)に最適化
- アドレス構成
アドレス:16bit(Row アドレス:16bit / Column アドレス:10bit)
Bank アドレス:2bit
Bank グループアドレス:1bit
- データバス構成
ライト、リードのデータストロブ(DQS)でバイト単位制御
データマスク(DM)はバイト単位制御

FPGA と DDR4 SDRAM 周辺のブロック図を以下に示します。

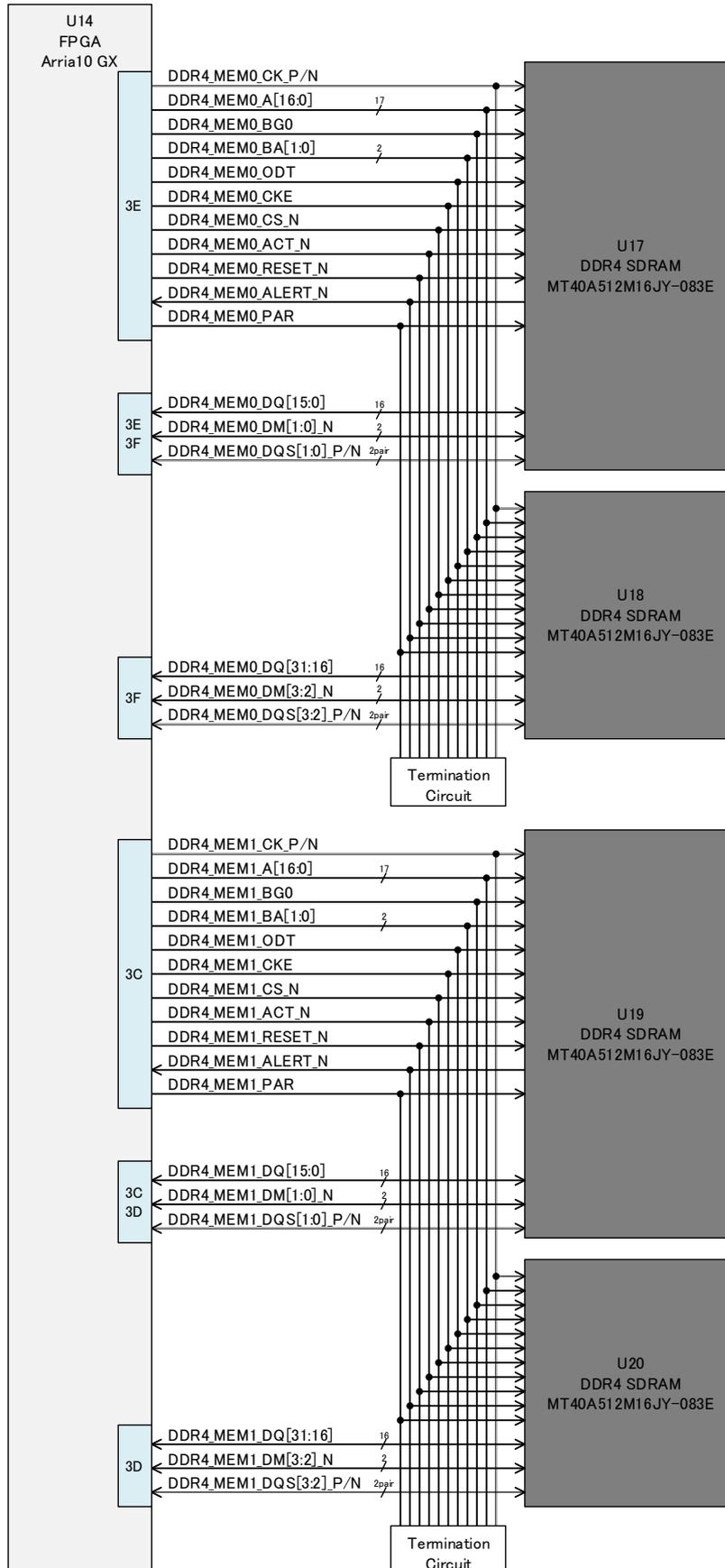


図 7.2.3-1 FPGA-DDR4 SDRAM ブロック

7.2.3.1. FPGA-DDR4 SDRAM ピン配置表

以下に当ボードの FPGA と DDR4 SDRAM のピン配置表を示します。

表 7.2.3-1 FPGA-DDR4 SDRAM(U17)ピン配置

| U17 Pin Name | Signal Name | FPGA | | U17 Pin Name | Signal Name | FPGA | |
|--------------------|-------------------|------------|------|--------------------|------------------|------------|------|
| | | Pin No. | Bank | | | Pin No. | Bank |
| P3 | DDR4_MEM0_A0 | V3 | 3E | G2 | DDR4_MEM0_DQ0 | P4 | 3E |
| P7 | DDR4_MEM0_A1 | V4 | 3E | F7 | DDR4_MEM0_DQ1 | P1 | 3E |
| R3 | DDR4_MEM0_A2 | W3 | 3E | H3 | DDR4_MEM0_DQ2 | R1 | 3E |
| N7 | DDR4_MEM0_A3 | W4 | 3E | H7 | DDR4_MEM0_DQ3 | R2 | 3E |
| N3 | DDR4_MEM0_A4 | V1 | 3E | H2 | DDR4_MEM0_DQ4 | R3 | 3E |
| P8 | DDR4_MEM0_A5 | V2 | 3E | H8 | DDR4_MEM0_DQ5 | N3 | 3E |
| P2 | DDR4_MEM0_A6 | U1 | 3E | J3 | DDR4_MEM0_DQ6 | N4 | 3E |
| R8 | DDR4_MEM0_A7 | U2 | 3E | J7 | DDR4_MEM0_DQ7 | M1 | 3E |
| R2 | DDR4_MEM0_A8 | T2 | 3E | A3 | DDR4_MEM0_DQ8 | L9 | 3F |
| R7 | DDR4_MEM0_A9 | T3 | 3E | B8 | DDR4_MEM0_DQ9 | P11 | 3F |
| M3 | DDR4_MEM0_A10 | U4 | 3E | C3 | DDR4_MEM0_DQ10 | R11 | 3F |
| T2 | DDR4_MEM0_A11 | T4 | 3E | C7 | DDR4_MEM0_DQ11 | P9 | 3F |
| M7 | DDR4_MEM0_A12 | V7 | 3E | C2 | DDR4_MEM0_DQ12 | R10 | 3F |
| T8 | DDR4_MEM0_A13 | U5 | 3E | C8 | DDR4_MEM0_DQ13 | N8 | 3F |
| L2 | DDR4_MEM0_A14 | U6 | 3E | D3 | DDR4_MEM0_DQ14 | M9 | 3F |
| M8 | DDR4_MEM0_A15 | T7 | 3E | D7 | DDR4_MEM0_DQ15 | N9 | 3F |
| L8 | DDR4_MEM0_A16 | U7 | 3E | E7 | DDR4_MEM0_DM0_N | M2 | 3E |
| N2 | DDR4_MEM0_BA0 | T5 | 3E | E2 | DDR4_MEM0_DM1_N | P10 | 3F |
| N8 | DDR4_MEM0_BA1 | P5 | 3E | G3 | DDR4_MEM0_DQS0_P | N1 | 3E |
| M2 | DDR4_MEM0_BG0 | P6 | 3E | F3 | DDR4_MEM0_DQS0_N | N2 | 3E |
| K3 | DDR4_MEM0_ODT | W9 | 3E | B7 | DDR4_MEM0_DQS1_P | P8 | 3F |
| K2 | DDR4_MEM0_CKE | T8 | 3E | A7 | DDR4_MEM0_DQS1_N | R8 | 3F |
| L7 | DDR4_MEM0_CS_N | U11 | 3E | K7 | DDR4_MEM0_CK_P | V8 | 3E |
| L3 | DDR4_MEM0_ACT_N | V11 | 3E | K8 | DDR4_MEM0_CK_N | V9 | 3E |
| P1 | DDR4_MEM0_RESET_N | R7 | 3E | A1 等 | FP_DDR4+1p2v | - | - |
| GND | - | - | 3E | B3 等 | FP_DDR4+1p2v | - | - |
| P9 | DDR4_MEM0_ALERT_N | P3 | 3E | B1,R9 | DDR4+2p5v | - | - |
| T3 | DDR4_MEM0_PAR | U10 | 3E | M1 | DDR4_VREF+0p6v | - | - |

表 7.2.3-2 FPGA-DDR4 SDRAM(U18)ピン配置

| U18 Pin Name | Signal Name | FPGA | | U18 Pin Name | Signal Name | FPGA | |
|--------------------|---------------|------------|------|--------------------|----------------|------------|------|
| | | Pin No. | Bank | | | Pin No. | Bank |
| P3 | DDR4_MEM0_A0 | V3 | 3E | G2 | DDR4_MEM0_DQ16 | M5 | 3F |
| P7 | DDR4_MEM0_A1 | V4 | 3E | F7 | DDR4_MEM0_DQ17 | L4 | 3F |
| R3 | DDR4_MEM0_A2 | W3 | 3E | H3 | DDR4_MEM0_DQ18 | M4 | 3F |
| N7 | DDR4_MEM0_A3 | W4 | 3E | H7 | DDR4_MEM0_DQ19 | K7 | 3F |
| N3 | DDR4_MEM0_A4 | V1 | 3E | H2 | DDR4_MEM0_DQ20 | L7 | 3F |
| P8 | DDR4_MEM0_A5 | V2 | 3E | H8 | DDR4_MEM0_DQ21 | K5 | 3F |
| P2 | DDR4_MEM0_A6 | U1 | 3E | J3 | DDR4_MEM0_DQ22 | K6 | 3F |
| R8 | DDR4_MEM0_A7 | U2 | 3E | J7 | DDR4_MEM0_DQ23 | N6 | 3F |
| R2 | DDR4_MEM0_A8 | T2 | 3E | A3 | DDR4_MEM0_DQ24 | K3 | 3F |
| R7 | DDR4_MEM0_A9 | T3 | 3E | B8 | DDR4_MEM0_DQ25 | L2 | 3F |
| M3 | DDR4_MEM0_A10 | U4 | 3E | C3 | DDR4_MEM0_DQ26 | L3 | 3F |
| T2 | DDR4_MEM0_A11 | T4 | 3E | C7 | DDR4_MEM0_DQ27 | H3 | 3F |

| U18 Pin Name | Signal Name | FPGA | | U18 Pin Name | Signal Name | FPGA | |
|--------------------|-------------------|------------|------|--------------------|-----------------|------------|------|
| | | Pin No. | Bank | | | Pin No. | Bank |
| M7 | DDR4_MEM0_A12 | V7 | 3E | C2 | DDR4_MEM0_DQ28 | H4 | 3F |
| T8 | DDR4_MEM0_A13 | U5 | 3E | C8 | DDR4_MEM0_DQ29 | H1 | 3F |
| L2 | DDR4_MEM0_A14 | U6 | 3E | D3 | DDR4_MEM0_DQ30 | J1 | 3F |
| M8 | DDR4_MEM0_A15 | T7 | 3E | D7 | DDR4_MEM0_DQ31 | J4 | 3F |
| L8 | DDR4_MEM0_A16 | U7 | 3E | E7 | DDR4_MEM0_DM2_N | N7 | 3F |
| N2 | DDR4_MEM0_BA0 | T5 | 3E | E2 | DDR4_MEM0_DM3_N | K2 | 3F |
| N8 | DDR4_MEM0_BA1 | P5 | 3E | G3 | DDR4_MEM0_QS2_P | M6 | 3F |
| M2 | DDR4_MEM0_BG0 | P6 | 3E | F3 | DDR4_MEM0_QS2_N | M7 | 3F |
| K3 | DDR4_MEM0_ODT | W9 | 3E | B7 | DDR4_MEM0_QS3_P | K1 | 3F |
| K2 | DDR4_MEM0_CKE | T8 | 3E | A7 | DDR4_MEM0_QS3_N | K2 | 3F |
| L7 | DDR4_MEM0_CS_N | U11 | 3E | K7 | DDR4_MEM0_CK_P | V8 | 3E |
| L3 | DDR4_MEM0_ACT_N | V11 | 3E | K8 | DDR4_MEM0_CK_N | V9 | 3E |
| P1 | DDR4_MEM0_RESET_N | R7 | 3E | A1 等 | FP_DDR4+1p2v | - | - |
| GND | - | - | 3E | B3 等 | FP_DDR4+1p2v | - | - |
| P9 | DDR4_MEM0_ALERT_N | P3 | 3E | B1,R9 | DDR4+2p5v | - | - |
| T3 | DDR4_MEM0_PAR | U10 | 3E | M1 | DDR4_VREF+0p6v | - | - |

表 7.2.3-3 FPGA-DDR4 SDRAM(U19)ピン配置

| U19 Pin Name | Signal Name | FPGA | | U19 Pin Name | Signal Name | FPGA | |
|--------------------|-------------------|------------|------|--------------------|-----------------|------------|------|
| | | Pin No. | Bank | | | Pin No. | Bank |
| P3 | DDR4_MEM1_A0 | AN3 | 3C | G2 | DDR4_MEM1_DQ0 | AF10 | 3C |
| P7 | DDR4_MEM1_A1 | AM4 | 3C | F7 | DDR4_MEM1_DQ1 | AD10 | 3C |
| R3 | DDR4_MEM1_A2 | AL3 | 3C | H3 | DDR4_MEM1_DQ2 | AC11 | 3C |
| N7 | DDR4_MEM1_A3 | AL4 | 3C | H7 | DDR4_MEM1_DQ3 | AD8 | 3C |
| N3 | DDR4_MEM1_A4 | AL5 | 3C | H2 | DDR4_MEM1_DQ4 | AD9 | 3C |
| P8 | DDR4_MEM1_A5 | AK5 | 3C | H8 | DDR4_MEM1_DQ5 | AE10 | 3C |
| P2 | DDR4_MEM1_A6 | AK6 | 3C | J3 | DDR4_MEM1_DQ6 | AE11 | 3C |
| R8 | DDR4_MEM1_A7 | AJ6 | 3C | J7 | DDR4_MEM1_DQ7 | AC8 | 3C |
| R2 | DDR4_MEM1_A8 | AK3 | 3C | A3 | DDR4_MEM1_DQ8 | AE3 | 3D |
| R7 | DDR4_MEM1_A9 | AJ4 | 3C | B8 | DDR4_MEM1_DQ9 | AE1 | 3D |
| M3 | DDR4_MEM1_A10 | AJ5 | 3C | C3 | DDR4_MEM1_DQ10 | AE2 | 3D |
| T2 | DDR4_MEM1_A11 | AH6 | 3C | C7 | DDR4_MEM1_DQ11 | AG2 | 3D |
| M7 | DDR4_MEM1_A12 | AG7 | 3C | C2 | DDR4_MEM1_DQ12 | AF2 | 3D |
| T8 | DDR4_MEM1_A13 | AJ3 | 3C | C8 | DDR4_MEM1_DQ13 | AC2 | 3D |
| L2 | DDR4_MEM1_A14 | AH3 | 3C | D3 | DDR4_MEM1_DQ14 | AD3 | 3D |
| M8 | DDR4_MEM1_A15 | AF7 | 3C | D7 | DDR4_MEM1_DQ15 | AD1 | 3D |
| L8 | DDR4_MEM1_A16 | AE7 | 3C | E7 | DDR4_MEM1_DM0_N | AC9 | 3C |
| N2 | DDR4_MEM1_BA0 | AF5 | 3C | E2 | DDR4_MEM1_DM1_N | AC1 | 3D |
| N8 | DDR4_MEM1_BA1 | AH4 | 3C | G3 | DDR4_MEM1_QS0_P | AF8 | 3C |
| M2 | DDR4_MEM1_BG0 | AG4 | 3C | F3 | DDR4_MEM1_QS0_N | AE8 | 3C |
| K3 | DDR4_MEM1_ODT | AR1 | 3C | B7 | DDR4_MEM1_QS1_P | AH1 | 3D |
| K2 | DDR4_MEM1_CKE | AM1 | 3C | A7 | DDR4_MEM1_QS1_N | AG1 | 3D |
| L7 | DDR4_MEM1_CS_N | AM2 | 3C | K7 | DDR4_MEM1_CK_P | AK1 | 3C |
| L3 | DDR4_MEM1_ACT_N | AL2 | 3C | K8 | DDR4_MEM1_CK_N | AK2 | 3C |
| P1 | DDR4_MEM1_RESET_N | AN2 | 3C | A1 等 | FP_DDR4+1p2v | - | - |
| GND | - | - | - | B3 等 | FP_DDR4+1p2v | - | - |
| P9 | DDR4_MEM1_ALERT_N | AF9 | 3C | B1,R9 | DDR4+2p5v | - | - |
| T3 | DDR4_MEM1_PAR | AH2 | 3C | M1 | DDR4_VREF+0p6v | - | - |

表 7.2.3-4 FPGA-DDR4 SDRAM(U20)ピン配置

| U20 Pin Name | Signal Name | FPGA | | U20 Pin Name | Signal Name | FPGA | |
|--------------------|-------------------|------------|------|--------------------|------------------|------------|------|
| | | Pin No. | Bank | | | Pin No. | Bank |
| P3 | DDR4_MEM1_A0 | AN3 | 3C | G2 | DDR4_MEM1_DQ16 | AC4 | 3D |
| P7 | DDR4_MEM1_A1 | AM4 | 3C | F7 | DDR4_MEM1_DQ17 | AB1 | 3D |
| R3 | DDR4_MEM1_A2 | AL3 | 3C | H3 | DDR4_MEM1_DQ18 | AB2 | 3D |
| N7 | DDR4_MEM1_A3 | AL4 | 3C | H7 | DDR4_MEM1_DQ19 | AB4 | 3D |
| N3 | DDR4_MEM1_A4 | AL5 | 3C | H2 | DDR4_MEM1_DQ20 | AA4 | 3D |
| P8 | DDR4_MEM1_A5 | AK5 | 3C | H8 | DDR4_MEM1_DQ21 | Y1 | 3D |
| P2 | DDR4_MEM1_A6 | AK6 | 3C | J3 | DDR4_MEM1_DQ22 | W1 | 3D |
| R8 | DDR4_MEM1_A7 | AJ6 | 3C | J7 | DDR4_MEM1_DQ23 | Y2 | 3D |
| R2 | DDR4_MEM1_A8 | AK3 | 3C | A3 | DDR4_MEM1_DQ24 | AB6 | 3D |
| R7 | DDR4_MEM1_A9 | AJ4 | 3C | B8 | DDR4_MEM1_DQ25 | AD6 | 3D |
| M3 | DDR4_MEM1_A10 | AJ5 | 3C | C3 | DDR4_MEM1_DQ26 | AC6 | 3D |
| T2 | DDR4_MEM1_A11 | AH6 | 3C | C7 | DDR4_MEM1_DQ27 | AD4 | 3D |
| M7 | DDR4_MEM1_A12 | AG7 | 3C | C2 | DDR4_MEM1_DQ28 | AD5 | 3D |
| T8 | DDR4_MEM1_A13 | AJ3 | 3C | C8 | DDR4_MEM1_DQ29 | AA5 | 3D |
| L2 | DDR4_MEM1_A14 | AH3 | 3C | D3 | DDR4_MEM1_DQ30 | Y5 | 3D |
| M8 | DDR4_MEM1_A15 | AF7 | 3C | D7 | DDR4_MEM1_DQ31 | Y6 | 3D |
| L8 | DDR4_MEM1_A16 | AE7 | 3C | E7 | DDR4_MEM1_DM2_N | Y3 | 3D |
| N2 | DDR4_MEM1_BA0 | AF5 | 3C | E2 | DDR4_MEM1_DM3_N | Y7 | 3D |
| N8 | DDR4_MEM1_BA1 | AH4 | 3C | G3 | DDR4_MEM1_DQS2_P | AA2 | 3D |
| M2 | DDR4_MEM1_BG0 | AG4 | 3C | F3 | DDR4_MEM1_DQS2_N | AA3 | 3D |
| K3 | DDR4_MEM1_ODT | AR1 | 3C | B7 | DDR4_MEM1_DQS3_P | AE5 | 3D |
| K2 | DDR4_MEM1_CKE | AM1 | 3C | A7 | DDR4_MEM1_DQS3_N | AE6 | 3D |
| L7 | DDR4_MEM1_CS_N | AM2 | 3C | K7 | DDR4_MEM1_CK_P | AK1 | 3C |
| L3 | DDR4_MEM1_ACT_N | AL2 | 3C | K8 | DDR4_MEM1_CK_N | AK2 | 3C |
| P1 | DDR4_MEM1_RESET_N | AN2 | 3C | A1 等 | FP_DDR4+1p2v | - | - |
| GND | - | - | - | B3 等 | FP_DDR4+1p2v | - | - |
| P9 | DDR4_MEM1_ALERT_N | AF9 | 3C | B1,R9 | DDR4+2p5v | - | - |
| T3 | DDR4_MEM1_PAR | AH2 | 3C | M1 | DDR4_VREF+0p6v | - | - |

7.2.4.FPGA-HDMI 出力

当ボードには FPGA からの HDMI 出力にアナログデバイス製 ADV7511KSTZ-P(U21)を搭載しています。HDMI 出力用のコネクタは HDMI Type-A(CN6)になります。FPGAと接続されているデータバスは 24bit(8bitx3)です。対応可能な Video フォーマットは ADV7511K の仕様書をご確認下さい。

| | |
|---|---|
|  | <p>注意</p> <p>本 HDMI 出力インターフェースは音声出力には対応しておりません。また、本基板には COMe モジュール用の HDMI 出力コネクタ(CN14)が搭載されており、同じ形状のコネクタになるため、接続使用する際はご注意ください。</p> |
|---|---|

FPGA と HDMI 出力周辺のブロック図を以下に示します。

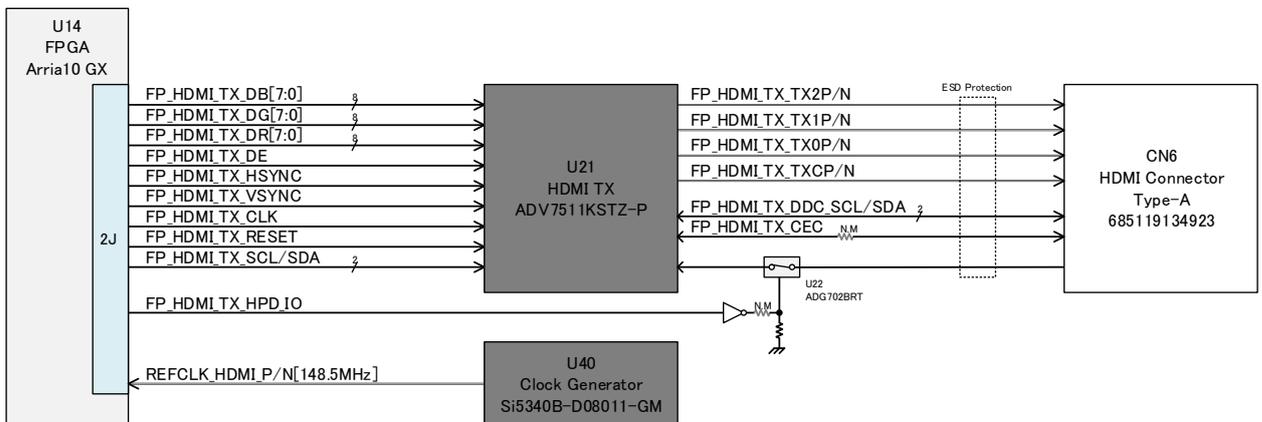


図 7.2.4-1 FPGA-HDMI 出力周辺ブロック

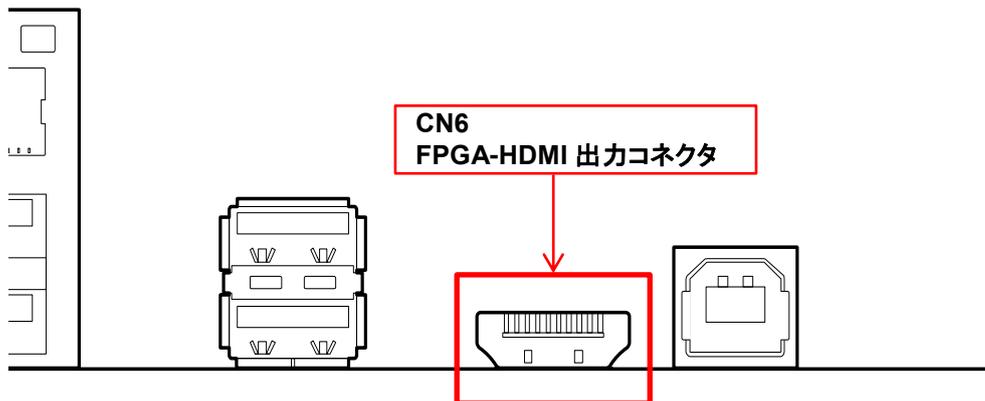


図 7.2.4-2 FPGA-HDMI 出力コネクタ

7.2.4.1. HDMI I2C アドレス

U21 は FPGA から I2C バスにて制御します。I2C のスレーブアドレスは 0x72 となっております。

7.2.4.2. FPGA-HDMI TX IC ピン配置表

以下に当ボードの FPGA と HDMI TX IC(U21)のピン配置を示します。

表 7.2.4-1 FPGA-HDMI TX ピン配置

| HDMI TX(U21) | | Signal Name | FPGA | |
|--------------|----------|------------------|---------|------|
| Pin No. | Pin Name | | Pin No. | Bank |
| 57 | D35 | FP_HDMI_TX_R7 | AV23 | 2J |
| 58 | D34 | FP_HDMI_TX_R6 | AW23 | 2J |
| 59 | D33 | FP_HDMI_TX_R5 | AU25 | 2J |
| 60 | D32 | FP_HDMI_TX_R4 | AU26 | 2J |
| 61 | D31 | FP_HDMI_TX_R3 | AR26 | 2J |
| 62 | D30 | FP_HDMI_TX_R2 | AT26 | 2J |
| 63 | D29 | FP_HDMI_TX_R1 | AT23 | 2J |
| 64 | D28 | FP_HDMI_TX_R0 | AU24 | 2J |
| 69 | D23 | FP_HDMI_TX_G7 | AL25 | 2J |
| 70 | D22 | FP_HDMI_TX_G6 | AM25 | 2J |
| 71 | D21 | FP_HDMI_TX_G5 | AK23 | 2J |
| 72 | D20 | FP_HDMI_TX_G4 | AL23 | 2J |
| 73 | D19 | FP_HDMI_TX_G3 | AM24 | 2J |
| 74 | D18 | FP_HDMI_TX_G2 | AL24 | 2J |
| 78 | D17 | FP_HDMI_TX_G1 | AH25 | 2J |
| 80 | D16 | FP_HDMI_TX_G0 | AJ26 | 2J |
| 85 | D11 | FP_HDMI_TX_B7 | AH23 | 2J |
| 86 | D10 | FP_HDMI_TX_B6 | AH24 | 2J |
| 87 | D9 | FP_HDMI_TX_B5 | AJ23 | 2J |
| 88 | D8 | FP_HDMI_TX_B4 | AJ24 | 2J |
| 89 | D7 | FP_HDMI_TX_B3 | AJ25 | 2J |
| 90 | D6 | FP_HDMI_TX_B2 | AK25 | 2J |
| 91 | D5 | FP_HDMI_TX_B1 | AF25 | 2J |
| 92 | D4 | FP_HDMI_TX_B0 | AG25 | 2J |
| 97 | DE | FP_HDMI_TX_DE | AW24 | 2J |
| 98 | HSYNC | FP_HDMI_TX_HSYNC | AW26 | 2J |
| 2 | VSYNC | FP_HDMI_TX_VSYNC | AV24 | 2J |
| 79 | CLK | FP_HDMI_TX_CLK | AT25 | 2J |
| 38 | PD | HDMI_TX_RESET_N | AV28 | 2J |
| 45 | INT | HDMI_TX_INT | AV27 | 2J |
| 55 | SCL | FP_HDMI_TX_SCL | AW25 | 2J |
| 56 | SDA | FP_HDMI_TX_SDA | AW28 | 2J |
| 30 | HPD | HDMI_TX_HPDI_O | AV26 | 2J |

7.2.5.FMC コネクタ

当ボードには、外部拡張用に Samtec 製の FMC コネクタ ASP-134486-01 を 2 個(CN7,CN9)搭載しています。FMC コネクタに接続している FPGA 信号は High Pin Count と Low Pin Count となり仕様がそれぞれ異なるため FMC ドータカードの挿入にはご注意ください。

- CN7 = FMC High Pin Count (HPC)接続
XCVR TX/RX channel : 10ch
LVDS channel : 80ch
- CN9 = FMC Low Pin Count (LPC)接続
XCVR TX/RX channel : 1ch
LVDS channel : 34ch

FPGA と FMC コネクタ周辺のブロック図を以下に示します。

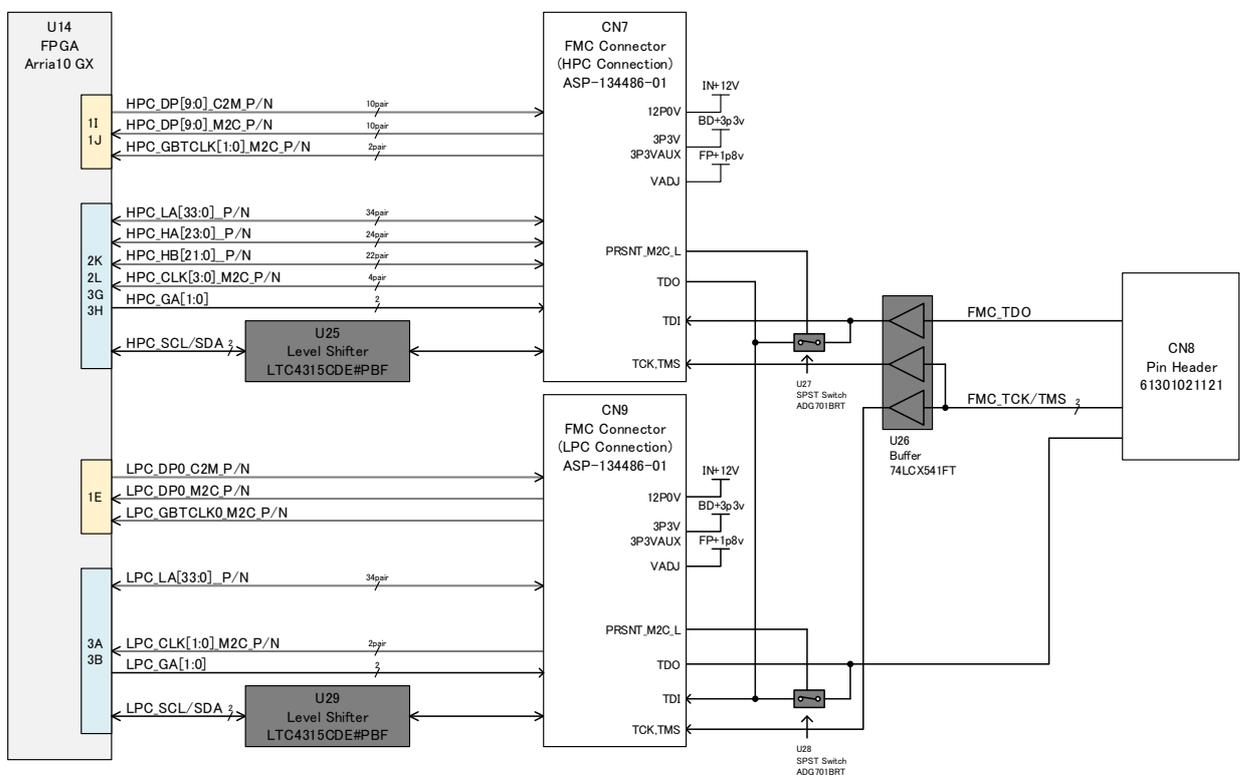


図 7.2.5-1 FPGA-FMC コネクタ周辺ブロック

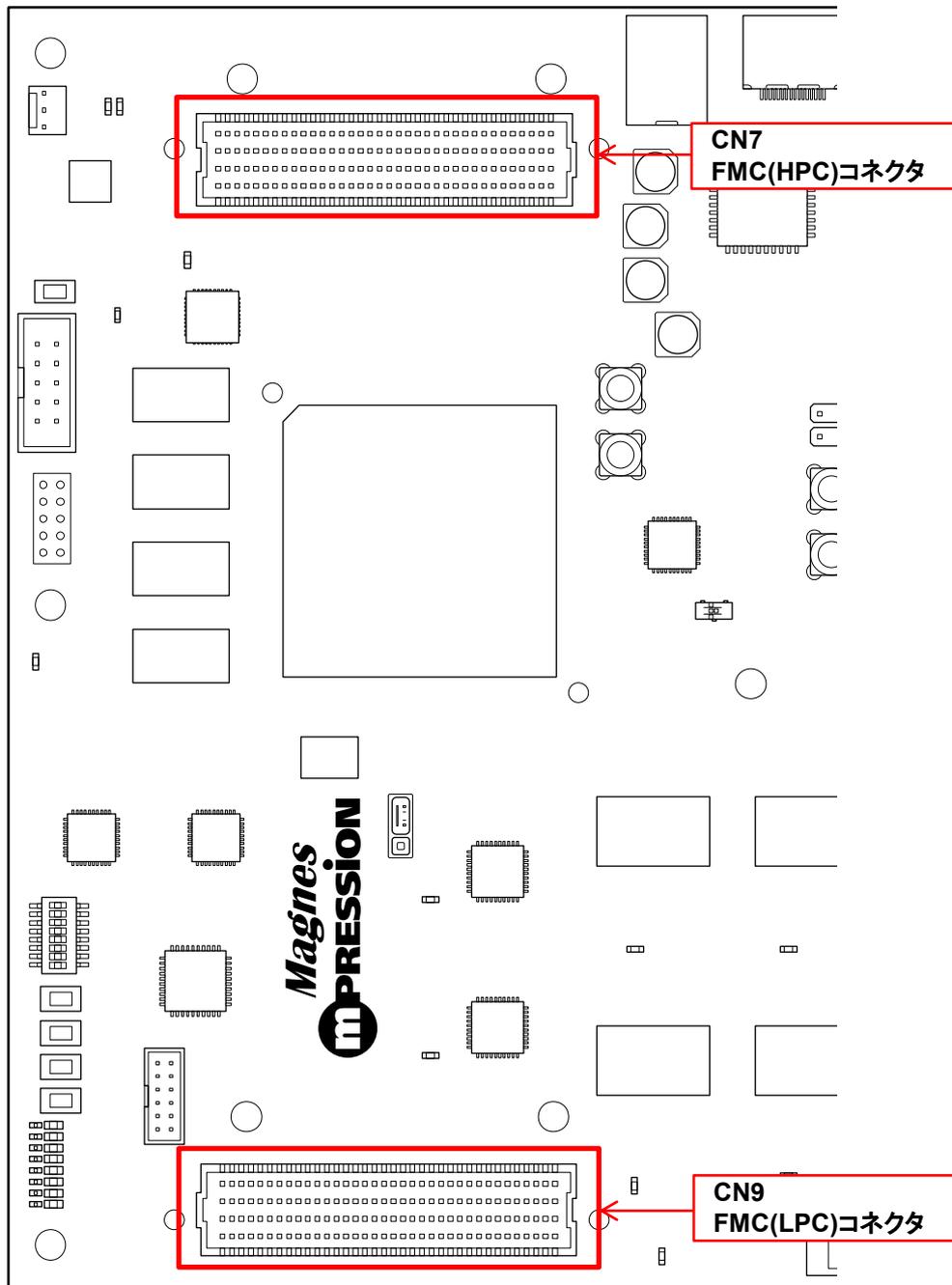


図 7.2.5-2 FMC コネクタ

7.2.5.1. FMC 用 JTAG コネクタ(未実装)

CN8 は FMC コネクタ用の JTAG コネクタとなります。
CN8 を介して搭載する FMC モジュールの JTAG ラインにアクセスできます。

表 7.2.5-1 CN8 ピン配置表

| CN8 Pin No | Signal Name |
|---------------|-------------|
| 1 | FMC_TCK |
| 2 | GND |
| 3 | FMC_TDI |
| 4 | BD+3p3 |
| 5 | FMC_TMS |
| 6 | - |
| 7 | - |
| 8 | - |
| 9 | FMC_TDO |
| 10 | GND |

7.2.5.2. FMC コネクタ(HPC)ピン配置表

以下に FPGA と CN7 のピン配置表を示します。

表 7.2.5-2 FPGA-FMC コネクタ(CN7)ピン配置

| CN7 | | Signal Name | FPGA | |
|--------|-----------|---------------|---------|------|
| Pin No | Pin Name | | Pin No. | Bank |
| A1 | GND | GND | - | - |
| A2 | DP1_M2C_P | HPC_DP1_M2C_P | K31 | 1I |
| A3 | DP1_M2C_N | HPC_DP1_M2C_N | K30 | 1I |
| A4 | GND | GND | - | - |
| A5 | GND | GND | - | - |
| A6 | DP2_M2C_P | HPC_DP2_M2C_P | J33 | 1I |
| A7 | DP2_M2C_N | HPC_DP2_M2C_N | J32 | 1I |
| A8 | GND | GND | - | - |
| A9 | GND | GND | - | - |
| A10 | DP3_M2C_P | HPC_DP3_M2C_P | H35 | 1I |
| A11 | DP3_M2C_N | HPC_DP3_M2C_N | H34 | 1I |
| A12 | GND | GND | - | - |
| A13 | GND | GND | - | - |
| A14 | DP4_M2C_P | HPC_DP4_M2C_P | H31 | 1J |
| A15 | DP4_M2C_N | HPC_DP4_M2C_N | H30 | 1J |
| A16 | GND | GND | - | - |
| A17 | GND | GND | - | - |
| A18 | DP5_M2C_P | HPC_DP5_M2C_P | G33 | 1J |
| A19 | DP5_M2C_N | HPC_DP5_M2C_N | G32 | 1J |
| A20 | GND | GND | - | - |
| A21 | GND | GND | - | - |
| A22 | DP1_C2M_P | HPC_DP1_C2M_P | E37 | 1I |
| A23 | DP1_C2M_N | HPC_DP1_C2M_N | E36 | 1I |
| A24 | GND | GND | - | - |
| A25 | GND | GND | - | - |
| A26 | DP2_C2M_P | HPC_DP2_C2M_P | D39 | 1I |
| A27 | DP2_C2M_N | HPC_DP2_C2M_N | D38 | 1I |
| A28 | GND | GND | - | - |
| A29 | GND | GND | - | - |
| A30 | DP3_C2M_P | HPC_DP3_C2M_P | D35 | 1I |
| A31 | DP3_C2M_N | HPC_DP3_C2M_N | D34 | 1I |
| A32 | GND | GND | - | - |
| A33 | GND | GND | - | - |
| A34 | DP4_C2M_P | HPC_DP4_C2M_P | C37 | 1J |
| A35 | DP4_C2M_N | HPC_DP4_C2M_N | C36 | 1J |
| A36 | GND | GND | - | - |
| A37 | GND | GND | - | - |
| A38 | DP5_C2M_P | HPC_DP5_C2M_P | B39 | 1J |
| A39 | DP5_C2M_N | HPC_DP5_C2M_N | B38 | 1J |
| A40 | GND | GND | - | - |
| B1 | RES1 | GND | - | - |
| B2 | GND | GND | - | - |

| CN7 | | Signal Name | FPGA | |
|--------|---------------|-------------------|---------|------|
| Pin No | Pin Name | | Pin No. | Bank |
| B3 | GND | GND | - | - |
| B4 | DP9_M2C_P | HPC_DP9_M2C_P | B31 | 1J |
| B5 | DP9_M2C_N | HPC_DP9_M2C_N | B30 | 1J |
| B6 | GND | GND | - | - |
| B7 | GND | GND | - | - |
| B8 | DP8_M2C_P | HPC_DP8_M2C_P | D31 | 1J |
| B9 | DP8_M2C_N | HPC_DP8_M2C_N | D30 | 1J |
| B10 | GND | GND | - | - |
| B11 | GND | GND | - | - |
| B12 | DP7_M2C_P | HPC_DP7_M2C_P | E33 | 1J |
| B13 | DP7_M2C_N | HPC_DP7_M2C_N | E32 | 1J |
| B14 | GND | GND | - | - |
| B15 | GND | GND | - | - |
| B16 | DP6_M2C_P | HPC_DP6_M2C_P | F31 | 1J |
| B17 | DP6_M2C_N | HPC_DP6_M2C_N | F30 | 1J |
| B18 | GND | GND | - | - |
| B19 | GND | GND | - | - |
| B20 | GBTCLK1_M2C_P | HPC_GBTCLK1_M2C_P | E29 | 1J |
| B21 | GBTCLK1_M2C_N | HPC_GBTCLK1_M2C_N | E28 | 1J |
| B22 | GND | GND | - | - |
| B23 | GND | GND | - | - |
| B24 | DP9_C2M_P | HPC_DP9_C2M_P | A33 | 1J |
| B25 | DP9_C2M_N | HPC_DP9_C2M_N | A32 | 1J |
| B26 | GND | GND | - | - |
| B27 | GND | GND | - | - |
| B28 | DP8_C2M_P | HPC_DP8_C2M_P | C33 | 1J |
| B29 | DP8_C2M_N | HPC_DP8_C2M_N | C32 | 1J |
| B30 | GND | GND | - | - |
| B31 | GND | GND | - | - |
| B32 | DP7_C2M_P | HPC_DP7_C2M_P | B35 | 1J |
| B33 | DP7_C2M_N | HPC_DP7_C2M_N | B34 | 1J |
| B34 | GND | GND | - | - |
| B35 | GND | GND | - | - |
| B36 | DP6_C2M_P | HPC_DP6_C2M_P | A37 | 1J |
| B37 | DP6_C2M_N | HPC_DP6_C2M_N | A36 | 1J |
| B38 | GND | GND | - | - |
| B39 | GND | GND | - | - |
| B40 | RES0 | RES0 | - | - |
| C1 | GND | GND | - | - |
| C2 | DP0_C2M_P | HPC_DP0_C2M_P | F35 | 1I |
| C3 | DP0_C2M_N | HPC_DP0_C2M_N | F34 | 1I |
| C4 | GND | GND | - | - |
| C5 | GND | GND | - | - |
| C6 | DP0_M2C_P | HPC_DP0_M2C_P | K35 | 1I |
| C7 | DP0_M2C_N | HPC_DP0_M2C_N | K34 | 1I |
| C8 | GND | GND | - | - |
| C9 | GND | GND | - | - |

| CN7 | | Signal Name | FPGA | |
|--------|---------------|--------------------|---------|------|
| Pin No | Pin Name | | Pin No. | Bank |
| C10 | LA06_P | HPC_LA06_P | L14 | 3H |
| C11 | LA06_N | HPC_LA06_N | L15 | 3H |
| C12 | GND | GND | - | - |
| C13 | GND | GND | - | - |
| C14 | LA10_P | HPC_LA10_P | G14 | 3H |
| C15 | LA10_N | HPC_LA10_N | H14 | 3H |
| C16 | GND | GND | - | - |
| C17 | GND | GND | - | - |
| C18 | LA14_P | HPC_LA14_P | C14 | 3H |
| C19 | LA14_N | HPC_LA14_N | D14 | 3H |
| C20 | GND | GND | - | - |
| C21 | GND | GND | - | - |
| C22 | LA18_P_CC | HPC_LA18_P | B11 | 3H |
| C23 | LA18_N_CC | HPC_LA18_N | B12 | 3H |
| C24 | GND | GND | - | - |
| C25 | GND | GND | - | - |
| C26 | LA27_P | HPC_LA27_P | A9 | 3H |
| C27 | LA27_N | HPC_LA27_N | B9 | 3H |
| C28 | GND | GND | - | - |
| C29 | GND | GND | - | - |
| C30 | SCL | HPC_SCL | A8 | 3H |
| C31 | SDA | HPC_SDA | A7 | 3H |
| C32 | GND | GND | - | - |
| C33 | GND | GND | - | - |
| C34 | GA0 | HPC_GA0 | D9 | 3H |
| C35 | 12P0V | IN+12V | - | - |
| C36 | GND | GND | - | - |
| C37 | 12P0V | IN+12V | - | - |
| C38 | GND | GND | - | - |
| C39 | 3P3V | BD+3p3v | - | - |
| C40 | GND | GND | - | - |
| D1 | PG_C2M | Pull Up to BD+3p3v | - | - |
| D2 | GND | GND | - | - |
| D3 | GND | GND | - | - |
| D4 | GBTCLK0_M2C_P | HPC_GBTCLK0_M2C_P | J29 | 1I |
| D5 | GBTCLK0_M2C_N | HPC_GBTCLK0_M2C_N | J28 | 1I |
| D6 | GND | GND | AR20 | 2A |
| D7 | GND | GND | AR20 | 2A |
| D8 | LA01_P_CC | HPC_LA01_P_CC | F13 | 3H |
| D9 | LA01_N_CC | HPC_LA01_N_CC | F14 | 3H |
| D10 | GND | GND | AR20 | 2A |
| D11 | LA05_P | HPC_LA05_P | L12 | 3H |
| D12 | LA05_N | HPC_LA05_N | L13 | 3H |
| D13 | GND | GND | AR20 | 2A |
| D14 | LA09_P | HPC_LA09_P | J13 | 3H |
| D15 | LA09_N | HPC_LA09_N | J14 | 3H |
| D16 | GND | GND | AR20 | 2A |

| CN7 | | Signal Name | FPGA | |
|--------|-----------|---------------------|---------|------|
| Pin No | Pin Name | | Pin No. | Bank |
| D17 | LA13_P | HPC_LA13_P | F12 | 3H |
| D18 | LA13_N | HPC_LA13_N | G12 | 3H |
| D19 | GND | GND | AR20 | 2A |
| D20 | LA17_P_CC | HPC_LA17_P | E12 | 3H |
| D21 | LA17_N_CC | HPC_LA17_N | E13 | 3H |
| D22 | GND | GND | AR20 | 2A |
| D23 | LA23_P | HPC_LA23_P | A10 | 3H |
| D24 | LA23_N | HPC_LA23_N | B10 | 3H |
| D25 | GND | GND | AR20 | 2A |
| D26 | LA26_P | HPC_LA26_P | D10 | 3H |
| D27 | LA26_N | HPC_LA26_N | E10 | 3H |
| D28 | GND | GND | AR20 | 2A |
| D29 | TCK | HPC_TCK(From U26) | - | - |
| D30 | TDI | HPC_TDI(From U26) | - | - |
| D31 | TDO | HPC_TDO(To CN7,U28) | - | - |
| D32 | 3P3VAUX | BD+3p3v | - | - |
| D33 | TMS | HPC_TMS(From U26) | - | - |
| D34 | TRST_L | - | - | - |
| D35 | GA1 | HPC_GA1 | C9 | 3H |
| D36 | 3P3V | BD+3p3v | - | - |
| D37 | GND | GND | - | - |
| D38 | 3P3V | BD+3p3v | - | - |
| D39 | GND | GND | - | - |
| D40 | 3P3V | BD+3p3v | - | - |
| E1 | GND | GND | - | - |
| E2 | HA01_P_CC | HPC_HA01_P_CC | E5 | 3G |
| E3 | HA01_N_CC | HPC_HA01_N_CC | F5 | 3G |
| E4 | GND | GND | - | - |
| E5 | GND | GND | - | - |
| E6 | HA05_P | HPC_HA05_P | M12 | 3G |
| E7 | HA05_N | HPC_HA05_N | N13 | 3G |
| E8 | GND | GND | - | - |
| E9 | HA09_P | HPC_HA09_P | M10 | 3G |
| E10 | HA09_N | HPC_HA09_N | N11 | 3G |
| E11 | GND | GND | - | - |
| E12 | HA13_P | HPC_HA13_P | K10 | 3G |
| E13 | HA13_N | HPC_HA13_N | L10 | 3G |
| E14 | GND | GND | - | - |
| E15 | HA16_P | HPC_HA16_P | F9 | 3G |
| E16 | HA16_N | HPC_HA16_N | G9 | 3G |
| E17 | GND | GND | - | - |
| E18 | HA20_P | HPC_HA20_P | J8 | 3G |
| E19 | HA20_N | HPC_HA20_N | K8 | 3G |
| E20 | GND | GND | - | - |
| E21 | HB03_P | HPC_HB03_P | C8 | 3G |
| E22 | HB03_N | HPC_HB03_N | D8 | 3G |
| E23 | GND | GND | - | - |

| CN7 | | Signal Name | FPGA | |
|--------|-----------|--------------------|---------|------|
| Pin No | Pin Name | | Pin No. | Bank |
| E24 | HB05_P | HPC_HB05_P | B7 | 3G |
| E25 | HB05_N | HPC_HB05_N | C7 | 3G |
| E26 | GND | GND | - | - |
| E27 | HB09_P | HPC_HB09_P | B6 | 3G |
| E28 | HB09_N | HPC_HB09_N | C6 | 3G |
| E29 | GND | GND | - | - |
| E30 | HB13_P | HPC_HB13_P | G5 | 3G |
| E31 | HB13_N | HPC_HB13_N | G6 | 3G |
| E32 | GND | GND | - | - |
| E33 | HB19_P | HPC_HB19_P | C3 | 3G |
| E34 | HB19_N | HPC_HB19_N | C4 | 3G |
| E35 | GND | GND | - | - |
| E36 | HB21_P | HPC_HB21_P | H6 | 3G |
| E37 | HB21_N | HPC_HB21_N | J6 | 3G |
| E38 | GND | GND | - | - |
| E39 | VADJ | FP+1p8v-2 | - | - |
| E40 | GND | GND | - | - |
| F1 | PG M2C | Pull Up to BD+3p3v | - | - |
| F2 | GND | GND | - | - |
| F3 | GND | GND | - | - |
| F4 | HA00_P_CC | HPC_HA00_P_CC | H8 | 3G |
| F5 | HA00_N_CC | HPC_HA00_N_CC | H9 | 3G |
| F6 | GND | GND | - | - |
| F7 | HA04_P | HPC_HA04_P | M11 | 3G |
| F8 | HA04_N | HPC_HA04_N | N12 | 3G |
| F9 | GND | GND | - | - |
| F10 | HA08_P | HPC_HA08_P | J11 | 3G |
| F11 | HA08_N | HPC_HA08_N | K11 | 3G |
| F12 | GND | GND | - | - |
| F13 | HA12_P | HPC_HA12_P | J9 | 3G |
| F14 | HA12_N | HPC_HA12_N | J10 | 3G |
| F15 | GND | GND | - | - |
| F16 | HA15_P | HPC_HA15_P | E8 | 3G |
| F17 | HA15_N | HPC_HA15_N | F8 | 3G |
| F18 | GND | GND | - | - |
| F19 | HA19_P | HPC_HA19_P | G7 | 3G |
| F20 | HA19_N | HPC_HA19_N | H7 | 3G |
| F21 | GND | GND | - | - |
| F22 | HB02_P | HPC_HB02_P | E7 | 3G |
| F23 | HB02_N | HPC_HB02_N | F7 | 3G |
| F24 | GND | GND | - | - |
| F25 | HB04_P | HPC_HB04_P | D4 | 3G |
| F26 | HB04_N | HPC_HB04_N | D5 | 3G |
| F27 | GND | GND | - | - |
| F28 | HB08_P | HPC_HB08_P | D6 | 3G |
| F29 | HB08_N | HPC_HB08_N | E6 | 3G |
| F30 | GND | GND | - | - |

| CN7 | | Signal Name | FPGA | |
|--------|------------|----------------|---------|------|
| Pin No | Pin Name | | Pin No. | Bank |
| F31 | HB12_P | HPC_HB12_P | A4 | 3G |
| F32 | HB12_N | HPC_HB12_N | B4 | 3G |
| F33 | GND | GND | - | - |
| F34 | HB16_P | HPC_HB16_P | C2 | 3G |
| F35 | HB16_N | HPC_HB16_N | D3 | 3G |
| F36 | GND | GND | - | - |
| F37 | HB20_P | HPC_HB20_P | A5 | 3G |
| F38 | HB20_N | HPC_HB20_N | B5 | 3G |
| F39 | GND | GND | - | - |
| F40 | VADJ | FP+1p8v-2 | - | - |
| G1 | GND | GND | - | - |
| G2 | CLK1_M2C_P | HPC_CLK1_M2C_P | K18 | 2L |
| G3 | CLK1_M2C_N | HPC_CLK1_M2C_N | L19 | 2L |
| G4 | GND | GND | - | - |
| G5 | GND | GND | - | - |
| G6 | LA00_P_CC | HPC_LA00_P_CC | C11 | 3H |
| G7 | LA00_N_CC | HPC_LA00_N_CC | C12 | 3H |
| G8 | GND | GND | - | - |
| G9 | LA03_P | HPC_LA03_P | K22 | 2L |
| G10 | LA03_N | HPC_LA03_N | L22 | 2L |
| G11 | GND | GND | - | - |
| G12 | LA08_P | HPC_LA08_P | H23 | 2L |
| G13 | LA08_N | HPC_LA08_N | J23 | 2L |
| G14 | GND | GND | - | - |
| G15 | LA12_P | HPC_LA12_P | G20 | 2L |
| G16 | LA12_N | HPC_LA12_N | G21 | 2L |
| G17 | GND | GND | - | - |
| G18 | LA16_P | HPC_LA16_P | E21 | 2L |
| G19 | LA16_N | HPC_LA16_N | E22 | 2L |
| G20 | GND | GND | - | - |
| G21 | LA20_P | HPC_LA20_P | D21 | 2L |
| G22 | LA20_N | HPC_LA20_N | D20 | 2L |
| G23 | GND | GND | - | - |
| G24 | LA22_P | HPC_LA22_P | F18 | 2L |
| G25 | LA22_N | HPC_LA22_N | G17 | 2L |
| G26 | GND | GND | - | - |
| G27 | LA25_P | HPC_LA25_P | J21 | 2L |
| G28 | LA25_N | HPC_LA25_N | J20 | 2L |
| G29 | GND | GND | - | - |
| G30 | LA29_P | HPC_LA29_P | H18 | 2L |
| G31 | LA29_N | HPC_LA29_N | H19 | 2L |
| G32 | GND | GND | - | - |
| G33 | LA31_P | HPC_LA31_P | M22 | 2L |
| G34 | LA31_N | HPC_LA31_N | M21 | 2L |
| G35 | GND | GND | - | - |
| G36 | LA33_P | HPC_LA33_P | N23 | 2L |
| G37 | LA33_N | HPC_LA33_N | N22 | 2L |

| CN7 | | Signal Name | FPGA | |
|--------|-------------|-------------------------|---------|------|
| Pin No | Pin Name | | Pin No. | Bank |
| G38 | GND | GND | - | - |
| G39 | VADJ | FP+1p8v-2 | - | - |
| G40 | GND | GND | - | - |
| H1 | VREF_A_M2C | - | - | - |
| H2 | PRSNT_M2C_L | HPC_PRSNT_M2C_L(To U27) | - | - |
| H3 | GND | GND | - | - |
| H4 | CLK0_M2C_P | HPC_CLK0_M2C_P | F22 | 2L |
| H5 | CLK0_M2C_N | HPC_CLK0_M2C_N | G22 | 2L |
| H6 | GND | GND | - | - |
| H7 | LA02_P | HPC_LA02_P | K23 | 2L |
| H8 | LA02_N | HPC_LA02_N | L23 | 2L |
| H9 | GND | GND | - | - |
| H10 | LA04_P | HPC_LA04_P | K21 | 2L |
| H11 | LA04_N | HPC_LA04_N | K20 | 2L |
| H12 | GND | GND | - | - |
| H13 | LA07_P | HPC_LA07_P | H22 | 2L |
| H14 | LA07_N | HPC_LA07_N | H21 | 2L |
| H15 | GND | GND | - | - |
| H16 | LA11_P | HPC_LA11_P | E20 | 2L |
| H17 | LA11_N | HPC_LA11_N | F20 | 2L |
| H18 | GND | GND | - | - |
| H19 | LA15_P | HPC_LA15_P | F19 | 2L |
| H20 | LA15_N | HPC_LA15_N | G19 | 2L |
| H21 | GND | GND | - | - |
| H22 | LA19_P | HPC_LA19_P | C19 | 2L |
| H23 | LA19_N | HPC_LA19_N | D19 | 2L |
| H24 | GND | GND | - | - |
| H25 | LA21_P | HPC_LA21_P | C17 | 2L |
| H26 | LA21_N | HPC_LA21_N | C18 | 2L |
| H27 | GND | GND | - | - |
| H28 | LA24_P | HPC_LA24_P | E17 | 2L |
| H29 | LA24_N | HPC_LA24_N | F17 | 2L |
| H30 | GND | GND | - | - |
| H31 | LA28_P | HPC_LA28_P | J18 | 2L |
| H32 | LA28_N | HPC_LA28_N | J19 | 2L |
| H33 | GND | GND | - | - |
| H34 | LA30_P | HPC_LA30_P | L20 | 2L |
| H35 | LA30_N | HPC_LA30_N | M20 | 2L |
| H36 | GND | GND | - | - |
| H37 | LA32_P | HPC_LA32_P | N20 | 2L |
| H38 | LA32_N | HPC_LA32_N | P20 | 2L |
| H39 | GND | GND | - | - |
| H40 | VADJ | FP+1p8v-2 | - | - |
| J1 | GND | GND | - | - |
| J2 | CLK3_M2C_P | HPC_CLK3_M2C_P | F25 | 2K |
| J3 | CLK3_M2C_N | HPC_CLK3_M2C_N | G24 | 2K |
| J4 | GND | GND | - | - |

| CN7 | | Signal Name | FPGA | |
|--------|------------|----------------|---------|------|
| Pin No | Pin Name | | Pin No. | Bank |
| J5 | GND | GND | - | - |
| J6 | HA03_P | HPC_HA03_P | N25 | 2K |
| J7 | HA03_N | HPC_HA03_N | P25 | 2K |
| J8 | GND | GND | - | - |
| J9 | HA07_P | HPC_HA07_P | K26 | 2K |
| J10 | HA07_N | HPC_HA07_N | L26 | 2K |
| J11 | GND | GND | - | - |
| J12 | HA11_P | HPC_HA11_P | E26 | 2K |
| J13 | HA11_N | HPC_HA11_N | F26 | 2K |
| J14 | GND | GND | - | - |
| J15 | HA14_P | HPC_HA14_P | B26 | 2K |
| J16 | HA14_N | HPC_HA14_N | C26 | 2K |
| J17 | GND | GND | - | - |
| J18 | HA18_P | HPC_HA18_P | A26 | 2K |
| J19 | HA18_N | HPC_HA18_N | A25 | 2K |
| J20 | GND | GND | - | - |
| J21 | HA22_P | HPC_HA22_P | A24 | 2K |
| J22 | HA22_N | HPC_HA22_N | A23 | 2K |
| J23 | GND | GND | - | - |
| J24 | HB01_P | HPC_HB01_P | A22 | 2K |
| J25 | HB01_N | HPC_HB01_N | B21 | 2K |
| J26 | GND | GND | - | - |
| J27 | HB07_P | HPC_HB07_P | C22 | 2K |
| J28 | HB07_N | HPC_HB07_N | C21 | 2K |
| J29 | GND | GND | - | - |
| J30 | HB11_P | HPC_HB11_P | B20 | 2K |
| J31 | HB11_N | HPC_HB11_N | B19 | 2K |
| J32 | GND | GND | - | - |
| J33 | HB15_P | HPC_HB15_P | J26 | 2K |
| J34 | HB15_N | HPC_HB15_N | J25 | 2K |
| J35 | GND | GND | - | - |
| J36 | HB18_P | HPC_HB18_P | K25 | 2K |
| J37 | HB18_N | HPC_HB18_N | L24 | 2K |
| J38 | GND | GND | - | - |
| J39 | VIO_B_M2C | - | - | - |
| J40 | GND | GND | - | - |
| K1 | VREF_B_M2C | - | - | - |
| K2 | GND | GND | - | - |
| K3 | GND | GND | - | - |
| K4 | CLK2_M2C_P | HPC_CLK2_M2C_P | C24 | 2K |
| K5 | CLK2_M2C_N | HPC_CLK2_M2C_N | D24 | 2K |
| K6 | GND | GND | - | - |
| K7 | HA02_P | HPC_HA02_P | M24 | 2K |
| K8 | HA02_N | HPC_HA02_N | N24 | 2K |
| K9 | GND | GND | - | - |
| K10 | HA06_P | HPC_HA06_P | F24 | 2K |
| K11 | HA06_N | HPC_HA06_N | F23 | 2K |

| CN7 | | Signal Name | FPGA | |
|--------|-----------|---------------|---------|------|
| Pin No | Pin Name | | Pin No. | Bank |
| K12 | GND | GND | - | - |
| K13 | HA10_P | HPC_HA10_P | D25 | 2K |
| K14 | HA10_N | HPC_HA10_N | E25 | 2K |
| K15 | GND | GND | - | - |
| K16 | HA17_P_CC | HPC_HA17_P_CC | B22 | 2K |
| K17 | HA17_N_CC | HPC_HA17_N_CC | C23 | 2K |
| K18 | GND | GND | - | - |
| K19 | HA21_P | HPC_HA21_P | C25 | 2K |
| K20 | HA21_N | HPC_HA21_N | B24 | 2K |
| K21 | GND | GND | - | - |
| K22 | HA23_P | HPC_HA23_P | D23 | 2K |
| K23 | HA23_N | HPC_HA23_N | E23 | 2K |
| K24 | GND | GND | - | - |
| K25 | HB00_P_CC | HPC_HB00_P_CC | G26 | 2K |
| K26 | HB00_N_CC | HPC_HB00_N_CC | G25 | 2K |
| K27 | GND | GND | - | - |
| K28 | HB06_P_CC | HPC_HB06_P | A20 | 2K |
| K29 | HB06_N_CC | HPC_HB06_N | A19 | 2K |
| K30 | GND | GND | - | - |
| K31 | HB10_P | HPC_HB10_P | A17 | 2K |
| K32 | HB10_N | HPC_HB10_N | A18 | 2K |
| K33 | GND | GND | - | - |
| K34 | HB14_P | HPC_HB14_P | H24 | 2K |
| K35 | HB14_N | HPC_HB14_N | J24 | 2K |
| K36 | GND | GND | - | - |
| K37 | HB17_P_CC | HPC_HB17_P | L25 | 2K |
| K38 | HB17_N_CC | HPC_HB17_N | M25 | 2K |
| K39 | GND | GND | - | - |
| K40 | VIO_B_M2C | - | - | - |

7.2.5.3. FMC コネクタ(LPC)ピン配置表

以下に FPGA と CN9 のピン配置表を示します。

表 7.2.5-3 FPGA-FMC コネクタ(CN9)ピン配置

| CN9 | | Signal Name | FPGA | |
|--------|-----------|-------------|---------|------|
| Pin No | Pin Name | | Pin No. | Bank |
| A1 | GND | - | - | - |
| A2 | DP1_M2C_P | - | - | - |
| A3 | DP1_M2C_N | - | - | - |
| A4 | GND | - | - | - |
| A5 | GND | - | - | - |
| A6 | DP2_M2C_P | - | - | - |
| A7 | DP2_M2C_N | - | - | - |
| A8 | GND | - | - | - |
| A9 | GND | - | - | - |
| A10 | DP3_M2C_P | - | - | - |
| A11 | DP3_M2C_N | - | - | - |
| A12 | GND | - | - | - |
| A13 | GND | - | - | - |
| A14 | DP4_M2C_P | - | - | - |
| A15 | DP4_M2C_N | - | - | - |
| A16 | GND | - | - | - |
| A17 | GND | - | - | - |
| A18 | DP5_M2C_P | - | - | - |
| A19 | DP5_M2C_N | - | - | - |
| A20 | GND | - | - | - |
| A21 | GND | - | - | - |
| A22 | DP1_C2M_P | - | - | - |
| A23 | DP1_C2M_N | - | - | - |
| A24 | GND | - | - | - |
| A25 | GND | - | - | - |
| A26 | DP2_C2M_P | - | - | - |
| A27 | DP2_C2M_N | - | - | - |
| A28 | GND | - | - | - |
| A29 | GND | - | - | - |
| A30 | DP3_C2M_P | - | - | - |
| A31 | DP3_C2M_N | - | - | - |
| A32 | GND | - | - | - |
| A33 | GND | - | - | - |
| A34 | DP4_C2M_P | - | - | - |
| A35 | DP4_C2M_N | - | - | - |
| A36 | GND | - | - | - |
| A37 | GND | - | - | - |
| A38 | DP5_C2M_P | - | - | - |
| A39 | DP5_C2M_N | - | - | - |
| A40 | GND | - | - | - |
| B1 | RES1 | - | - | - |

| CN9 | | Signal Name | FPGA | |
|--------|---------------|---------------|---------|------|
| Pin No | Pin Name | | Pin No. | Bank |
| B2 | GND | - | - | - |
| B3 | GND | - | - | - |
| B4 | DP9_M2C_P | - | - | - |
| B5 | DP9_M2C_N | - | - | - |
| B6 | GND | - | - | - |
| B7 | GND | - | - | - |
| B8 | DP8_M2C_P | - | - | - |
| B9 | DP8_M2C_N | - | - | - |
| B10 | GND | - | - | - |
| B11 | GND | - | - | - |
| B12 | DP7_M2C_P | - | - | - |
| B13 | DP7_M2C_N | - | - | - |
| B14 | GND | - | - | - |
| B15 | GND | - | - | - |
| B16 | DP6_M2C_P | - | - | - |
| B17 | DP6_M2C_N | - | - | - |
| B18 | GND | - | - | - |
| B19 | GND | - | - | - |
| B20 | GBTCLK1_M2C_P | - | - | - |
| B21 | GBTCLK1_M2C_N | - | - | - |
| B22 | GND | - | - | - |
| B23 | GND | - | - | - |
| B24 | DP9_C2M_P | - | - | - |
| B25 | DP9_C2M_N | - | - | - |
| B26 | GND | - | - | - |
| B27 | GND | - | - | - |
| B28 | DP8_C2M_P | - | - | - |
| B29 | DP8_C2M_N | - | - | - |
| B30 | GND | - | - | - |
| B31 | GND | - | - | - |
| B32 | DP7_C2M_P | - | - | - |
| B33 | DP7_C2M_N | - | - | - |
| B34 | GND | - | - | - |
| B35 | GND | - | - | - |
| B36 | DP6_C2M_P | - | - | - |
| B37 | DP6_C2M_N | - | - | - |
| B38 | GND | - | - | - |
| B39 | GND | - | - | - |
| B40 | RES0 | - | - | - |
| C1 | GND | GND | - | - |
| C2 | DP0_C2M_P | LPC_DP0_C2M_P | AL37 | 1E |
| C3 | DP0_C2M_N | LPC_DP0_C2M_N | AL36 | 1E |
| C4 | GND | GND | - | - |
| C5 | GND | GND | - | - |
| C6 | DP0_M2C_P | LPC_DP0_M2C_P | AH35 | 1E |
| C7 | DP0_M2C_N | LPC_DP0_M2C_N | AH34 | 1E |
| C8 | GND | GND | - | - |

| CN9 | | Signal Name | FPGA | |
|--------|---------------|-------------------|---------|------|
| Pin No | Pin Name | | Pin No. | Bank |
| C9 | GND | GND | - | - |
| C10 | LA06_P | LPC_LA06_P | AR8 | 3A |
| C11 | LA06_N | LPC_LA06_N | AP8 | 3A |
| C12 | GND | GND | - | - |
| C13 | GND | GND | - | - |
| C14 | LA10_P | LPC_LA10_P | AV7 | 3A |
| C15 | LA10_N | LPC_LA10_N | AU7 | 3A |
| C16 | GND | GND | - | - |
| C17 | GND | GND | - | - |
| C18 | LA14_P | LPC_LA14_P | AV9 | 3A |
| C19 | LA14_N | LPC_LA14_N | AU9 | 3A |
| C20 | GND | GND | - | - |
| C21 | GND | GND | - | - |
| C22 | LA18_P_CC | LPC_LA18_P_CC | AR10 | 3A |
| C23 | LA18_N_CC | LPC_LA18_N_CC | AP10 | 3A |
| C24 | GND | GND | - | - |
| C25 | GND | GND | - | - |
| C26 | LA27_P | LPC_LA27_P | AT9 | 3A |
| C27 | LA27_N | LPC_LA27_N | AT10 | 3A |
| C28 | GND | GND | - | - |
| C29 | GND | GND | - | - |
| C30 | SCL | LPC_SCL | AJ14 | 3A |
| C31 | SDA | LPC_SDA | AH14 | 3A |
| C32 | GND | GND | - | - |
| C33 | GND | GND | - | - |
| C34 | GA0 | LPC_GA0 | AF15 | 3A |
| C35 | 12P0V | IN+12V | - | - |
| C36 | GND | GND | - | - |
| C37 | 12P0V | IN+12V | - | - |
| C38 | GND | GND | - | - |
| C39 | 3P3V | BD+3P3V | - | - |
| C40 | GND | GND | - | - |
| D1 | PG_C2M | Pull Up to BD+3p3 | - | - |
| D2 | GND | GND | - | - |
| D3 | GND | GND | - | - |
| D4 | GBTCLK0_M2C_P | LPC_GBTCLK0_M2C_P | AG29 | 1E |
| D5 | GBTCLK0_M2C_N | LPC_GBTCLK0_M2C_N | AG28 | 1E |
| D6 | GND | GND | - | - |
| D7 | GND | GND | - | - |
| D8 | LA01_P_CC | LPC_LA01_P_CC | AR11 | 3A |
| D9 | LA01_N_CC | LPC_LA01_N_CC | AP11 | 3A |
| D10 | GND | GND | - | - |
| D11 | LA05_P | LPC_LA05_P | AT7 | 3A |
| D12 | LA05_N | LPC_LA05_N | AT8 | 3A |
| D13 | GND | GND | - | - |
| D14 | LA09_P | LPC_LA09_P | AU1 | 3B |
| D15 | LA09_N | LPC_LA09_N | AU2 | 3B |

| CN9 | | Signal Name | FPGA | |
|--------|-----------|---------------------------|---------|------|
| Pin No | Pin Name | | Pin No. | Bank |
| D16 | GND | GND | - | - |
| D17 | LA13_P | LPC_LA13_P | AW8 | 3A |
| D18 | LA13_N | LPC_LA13_N | AV8 | 3A |
| D19 | GND | GND | - | - |
| D20 | LA17_P_CC | LPC_LA17_P_CC | AM12 | 3A |
| D21 | LA17_N_CC | LPC_LA17_N_CC | AL12 | 3A |
| D22 | GND | GND | - | - |
| D23 | LA23_P | LPC_LA23_P | AW9 | 3A |
| D24 | LA23_N | LPC_LA23_N | AW10 | 3A |
| D25 | GND | GND | - | - |
| D26 | LA26_P | LPC_LA26_P | AU10 | 3A |
| D27 | LA26_N | LPC_LA26_N | AU11 | 3A |
| D28 | GND | GND | - | - |
| D29 | TCK | LPC_TCK(From U26) | - | - |
| D30 | TDI | LPC_TDI(From U27,U28,CN7) | - | - |
| D31 | TDO | LPC_TDO(To CN8) | - | - |
| D32 | 3P3VAUX | BD+3P3V | - | - |
| D33 | TMS | LPC_TMS(From U26) | - | - |
| D34 | TRST_L | - | - | - |
| D35 | GA1 | LPC_GA1 | AG15 | 3A |
| D36 | 3P3V | BD+3P3V | - | - |
| D37 | GND | GND | - | - |
| D38 | 3P3V | BD+3P3V | - | - |
| D39 | GND | GND | - | - |
| D40 | 3P3V | BD+3P3V | - | - |
| E1 | GND | - | - | - |
| E2 | HA01_P_CC | - | - | - |
| E3 | HA01_N_CC | - | - | - |
| E4 | GND | - | - | - |
| E5 | GND | - | - | - |
| E6 | HA05_P | - | - | - |
| E7 | HA05_N | - | - | - |
| E8 | GND | - | - | - |
| E9 | HA09_P | - | - | - |
| E10 | HA09_N | - | - | - |
| E11 | GND | - | - | - |
| E12 | HA13_P | - | - | - |
| E13 | HA13_N | - | - | - |
| E14 | GND | - | - | - |
| E15 | HA16_P | - | - | - |
| E16 | HA16_N | - | - | - |
| E17 | GND | - | - | - |
| E18 | HA20_P | - | - | - |
| E19 | HA20_N | - | - | - |
| E20 | GND | - | - | - |
| E21 | HB03_P | - | - | - |
| E22 | HB03_N | - | - | - |

| CN9 | | Signal Name | FPGA | |
|--------|-----------|-------------|---------|------|
| Pin No | Pin Name | | Pin No. | Bank |
| E23 | GND | - | - | - |
| E24 | HB05_P | - | - | - |
| E25 | HB05_N | - | - | - |
| E26 | GND | - | - | - |
| E27 | HB09_P | - | - | - |
| E28 | HB09_N | - | - | - |
| E29 | GND | - | - | - |
| E30 | HB13_P | - | - | - |
| E31 | HB13_N | - | - | - |
| E32 | GND | - | - | - |
| E33 | HB19_P | - | - | - |
| E34 | HB19_N | - | - | - |
| E35 | GND | - | - | - |
| E36 | HB21_P | - | - | - |
| E37 | HB21_N | - | - | - |
| E38 | GND | - | - | - |
| E39 | VADJ | - | - | - |
| E40 | GND | - | - | - |
| F1 | PG M2C | - | - | - |
| F2 | GND | - | - | - |
| F3 | GND | - | - | - |
| F4 | HA00_P_CC | - | - | - |
| F5 | HA00_N_CC | - | - | - |
| F6 | GND | - | - | - |
| F7 | HA04_P | - | - | - |
| F8 | HA04_N | - | - | - |
| F9 | GND | - | - | - |
| F10 | HA08_P | - | - | - |
| F11 | HA08_N | - | - | - |
| F12 | GND | - | - | - |
| F13 | HA12_P | - | - | - |
| F14 | HA12_N | - | - | - |
| F15 | GND | - | - | - |
| F16 | HA15_P | - | - | - |
| F17 | HA15_N | - | - | - |
| F18 | GND | - | - | - |
| F19 | HA19_P | - | - | - |
| F20 | HA19_N | - | - | - |
| F21 | GND | - | - | - |
| F22 | HB02_P | - | - | - |
| F23 | HB02_N | - | - | - |
| F24 | GND | - | - | - |
| F25 | HB04_P | - | - | - |
| F26 | HB04_N | - | - | - |
| F27 | GND | - | - | - |
| F28 | HB08_P | - | - | - |
| F29 | HB08_N | - | - | - |

| CN9 | | Signal Name | FPGA | |
|--------|------------|----------------|---------|------|
| Pin No | Pin Name | | Pin No. | Bank |
| F30 | GND | - | - | - |
| F31 | HB12_P | - | - | - |
| F32 | HB12_N | - | - | - |
| F33 | GND | - | - | - |
| F34 | HB16_P | - | - | - |
| F35 | HB16_N | - | - | - |
| F36 | GND | - | - | - |
| F37 | HB20_P | - | - | - |
| F38 | HB20_N | - | - | - |
| F39 | GND | - | - | - |
| F40 | VADJ | - | - | - |
| G1 | GND | GND | - | - |
| G2 | CLK1_M2C_P | LPC_CLK1_M2C_P | AL9 | 3B |
| G3 | CLK1_M2C_N | LPC_CLK1_M2C_N | AK10 | 3B |
| G4 | GND | GND | - | - |
| G5 | GND | GND | - | - |
| G6 | LA00_P_CC | LPC_LA00_P_CC | AM10 | 3A |
| G7 | LA00_N_CC | LPC_LA00_N_CC | AL10 | 3A |
| G8 | GND | GND | - | - |
| G9 | LA03_P | LPC_LA03_P | AN6 | 3B |
| G10 | LA03_N | LPC_LA03_N | AM6 | 3B |
| G11 | GND | GND | - | - |
| G12 | LA08_P | LPC_LA08_P | AR5 | 3B |
| G13 | LA08_N | LPC_LA08_N | AP6 | 3B |
| G14 | GND | GND | - | - |
| G15 | LA12_P | LPC_LA12_P | AT2 | 3B |
| G16 | LA12_N | LPC_LA12_N | AT3 | 3B |
| G17 | GND | GND | - | - |
| G18 | LA16_P | LPC_LA16_P | AP4 | 3B |
| G19 | LA16_N | LPC_LA16_N | AP5 | 3B |
| G20 | GND | GND | - | - |
| G21 | LA20_P | LPC_LA20_P | AU5 | 3B |
| G22 | LA20_N | LPC_LA20_N | AU6 | 3B |
| G23 | GND | GND | - | - |
| G24 | LA22_P | LPC_LA22_P | AR6 | 3B |
| G25 | LA22_N | LPC_LA22_N | AR7 | 3B |
| G26 | GND | GND | - | - |
| G27 | LA25_P | LPC_LA25_P | AL8 | 3B |
| G28 | LA25_N | LPC_LA25_N | AK8 | 3B |
| G29 | GND | GND | - | - |
| G30 | LA29_P | LPC_LA29_P | AN8 | 3B |
| G31 | LA29_N | LPC_LA29_N | AM9 | 3B |
| G32 | GND | GND | - | - |
| G33 | LA31_P | LPC_LA31_P | AJ10 | 3B |
| G34 | LA31_N | LPC_LA31_N | AJ11 | 3B |
| G35 | GND | GND | - | - |
| G36 | LA33_P | LPC_LA33_P | AH11 | 3B |

| CN9 | | Signal Name | FPGA | |
|--------|-------------|-------------------------|---------|------|
| Pin No | Pin Name | | Pin No. | Bank |
| G37 | LA33_N | LPC_LA33_N | AG11 | 3B |
| G38 | GND | GND | - | - |
| G39 | VADJ | FP+1P8V-3 | - | - |
| G40 | GND | GND | - | - |
| H1 | VREF_A_M2C | - | - | - |
| H2 | PRSNT_M2C_L | LPC_PRSNT_M2C_L(To U27) | - | - |
| H3 | GND | GND | - | - |
| H4 | CLK0_M2C_P | LPC_CLK0_M2C_P | AN4 | 3B |
| H5 | CLK0_M2C_N | LPC_CLK0_M2C_N | AM5 | 3B |
| H6 | GND | GND | - | - |
| H7 | LA02_P | LPC_LA02_P | AL7 | 3B |
| H8 | LA02_N | LPC_LA02_N | AK7 | 3B |
| H9 | GND | GND | - | - |
| H10 | LA04_P | LPC_LA04_P | AR3 | 3B |
| H11 | LA04_N | LPC_LA04_N | AP3 | 3B |
| H12 | GND | GND | - | - |
| H13 | LA07_P | LPC_LA07_P | AV4 | 3B |
| H14 | LA07_N | LPC_LA07_N | AU4 | 3B |
| H15 | GND | GND | - | - |
| H16 | LA11_P | LPC_LA11_P | AT4 | 3B |
| H17 | LA11_N | LPC_LA11_N | AT5 | 3B |
| H18 | GND | GND | - | - |
| H19 | LA15_P | LPC_LA15_P | AW4 | 3B |
| H20 | LA15_N | LPC_LA15_N | AW5 | 3B |
| H21 | GND | GND | - | - |
| H22 | LA19_P | LPC_LA19_P | AW6 | 3B |
| H23 | LA19_N | LPC_LA19_N | AV6 | 3B |
| H24 | GND | GND | - | - |
| H25 | LA21_P | LPC_LA21_P | AN7 | 3B |
| H26 | LA21_N | LPC_LA21_N | AM7 | 3B |
| H27 | GND | GND | - | - |
| H28 | LA24_P | LPC_LA24_P | AJ8 | 3B |
| H29 | LA24_N | LPC_LA24_N | AH8 | 3B |
| H30 | GND | GND | - | - |
| H31 | LA28_P | LPC_LA28_P | AJ9 | 3B |
| H32 | LA28_N | LPC_LA28_N | AH9 | 3B |
| H33 | GND | GND | - | - |
| H34 | LA30_P | LPC_LA30_P | AG9 | 3B |
| H35 | LA30_N | LPC_LA30_N | AG10 | 3B |
| H36 | GND | GND | - | - |
| H37 | LA32_P | LPC_LA32_P | AG12 | 3B |
| H38 | LA32_N | LPC_LA32_N | AF12 | 3B |
| H39 | GND | GND | - | - |
| H40 | VADJ | FP+1P8V-3 | - | - |
| J1 | GND | - | - | - |
| J2 | CLK3_M2C_P | - | - | - |
| J3 | CLK3_M2C_N | - | - | - |

| CN9 | | Signal Name | FPGA | |
|--------|------------|-------------|---------|------|
| Pin No | Pin Name | | Pin No. | Bank |
| J4 | GND | - | - | - |
| J5 | GND | - | - | - |
| J6 | HA03_P | - | - | - |
| J7 | HA03_N | - | - | - |
| J8 | GND | - | - | - |
| J9 | HA07_P | - | - | - |
| J10 | HA07_N | - | - | - |
| J11 | GND | - | - | - |
| J12 | HA11_P | - | - | - |
| J13 | HA11_N | - | - | - |
| J14 | GND | - | - | - |
| J15 | HA14_P | - | - | - |
| J16 | HA14_N | - | - | - |
| J17 | GND | - | - | - |
| J18 | HA18_P | - | - | - |
| J19 | HA18_N | - | - | - |
| J20 | GND | - | - | - |
| J21 | HA22_P | - | - | - |
| J22 | HA22_N | - | - | - |
| J23 | GND | - | - | - |
| J24 | HB01_P | - | - | - |
| J25 | HB01_N | - | - | - |
| J26 | GND | - | - | - |
| J27 | HB07_P | - | - | - |
| J28 | HB07_N | - | - | - |
| J29 | GND | - | - | - |
| J30 | HB11_P | - | - | - |
| J31 | HB11_N | - | - | - |
| J32 | GND | - | - | - |
| J33 | HB15_P | - | - | - |
| J34 | HB15_N | - | - | - |
| J35 | GND | - | - | - |
| J36 | HB18_P | - | - | - |
| J37 | HB18_N | - | - | - |
| J38 | GND | - | - | - |
| J39 | VIO_B_M2C | - | - | - |
| J40 | GND | - | - | - |
| K1 | VREF_B_M2C | - | - | - |
| K2 | GND | - | - | - |
| K3 | GND | - | - | - |
| K4 | CLK2_M2C_P | - | - | - |
| K5 | CLK2_M2C_N | - | - | - |
| K6 | GND | - | - | - |
| K7 | HA02_P | - | - | - |
| K8 | HA02_N | - | - | - |
| K9 | GND | - | - | - |
| K10 | HA06_P | - | - | - |

| CN9 | | Signal Name | FPGA | |
|--------|-----------|-------------|---------|------|
| Pin No | Pin Name | | Pin No. | Bank |
| K11 | HA06_N | - | - | - |
| K12 | GND | - | - | - |
| K13 | HA10_P | - | - | - |
| K14 | HA10_N | - | - | - |
| K15 | GND | - | - | - |
| K16 | HA17_P_CC | - | - | - |
| K17 | HA17_N_CC | - | - | - |
| K18 | GND | - | - | - |
| K19 | HA21_P | - | - | - |
| K20 | HA21_N | - | - | - |
| K21 | GND | - | - | - |
| K22 | HA23_P | - | - | - |
| K23 | HA23_N | - | - | - |
| K24 | GND | - | - | - |
| K25 | HB00_P_CC | - | - | - |
| K26 | HB00_N_CC | - | - | - |
| K27 | GND | - | - | - |
| K28 | HB06_P_CC | - | - | - |
| K29 | HB06_N_CC | - | - | - |
| K30 | GND | - | - | - |
| K31 | HB10_P | - | - | - |
| K32 | HB10_N | - | - | - |
| K33 | GND | - | - | - |
| K34 | HB14_P | - | - | - |
| K35 | HB14_N | - | - | - |
| K36 | GND | - | - | - |
| K37 | HB17_P_CC | - | - | - |
| K38 | HB17_N_CC | - | - | - |
| K39 | GND | - | - | - |
| K40 | VIO_B_M2C | - | - | - |

7.2.6.PCI Express

FPGA と COMe モジュールは PCI Express(PCIe)にて接続しています。

FPGA は Gen2 x4 Lane に対応しておりますが、使用する COMe モジュール仕様によって対応可能な速度/帯域は制限されます。

FPGA と PCIe 周辺ブロック図を下記に示します。

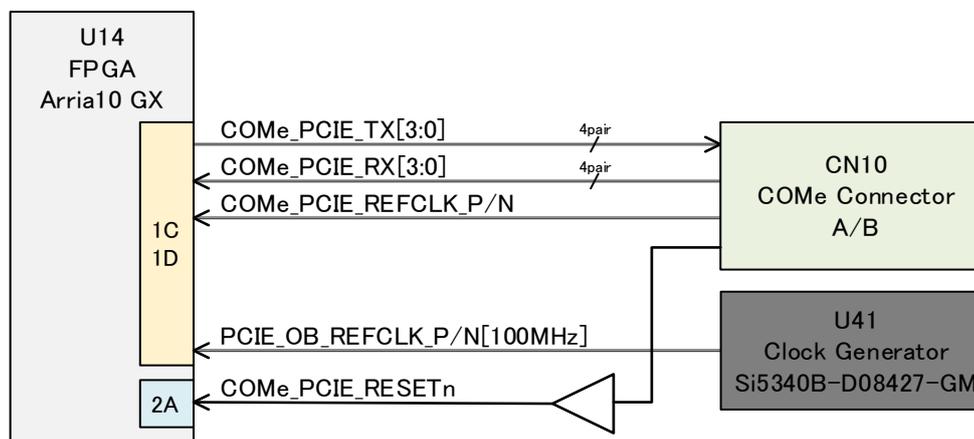


図 7.2.6-1 FPGA-PCIe 周辺ブロック

7.2.6.1. FPGA-COMe(PCIe)ピン配置表

以下に FPGA と COMe コネクタ(PCIe 配線)のピン配置表を示します。

表 7.2.6-1 FPGA-COMe(PCIe)ピン配置

| CN10 | | Signal Name | FPGA | |
|---------|---------------|--------------------|--------|------|
| Pin No. | Pin Name | | Pin No | Bank |
| A68 | PCIE_TX0+ | COMe_PCIE_TX0_P | AN33 | 1C |
| A69 | PCIE_TX0- | COMe_PCIE_TX0_N | AN32 | 1C |
| A64 | PCIE_TX1+ | COMe_PCIE_TX1_P | AM31 | 1C |
| A65 | PCIE_TX1- | COMe_PCIE_TX1_N | AM30 | 1C |
| A61 | PCIE_TX2+ | COMe_PCIE_TX2_P | AM35 | 1D |
| A62 | PCIE_TX2- | COMe_PCIE_TX2_N | AM34 | 1D |
| A58 | PCIE_TX3+ | COMe_PCIE_TX3_P | AL33 | 1D |
| A59 | PCIE_TX3- | COMe_PCIE_TX3_N | AL32 | 1D |
| B68 | PCIE_RX0+ | COMe_PCIE_RX0_P | AU37 | 1C |
| B69 | PCIE_RX0- | COMe_PCIE_RX0_N | AU36 | 1C |
| B64 | PCIE_RX1+ | COMe_PCIE_RX1_P | AT35 | 1C |
| B65 | PCIE_RX1- | COMe_PCIE_RX1_N | AT34 | 1C |
| B61 | PCIE_RX2+ | COMe_PCIE_RX2_P | AT39 | 1D |
| B62 | PCIE_RX2- | COMe_PCIE_RX2_N | AT38 | 1D |
| B58 | PCIE_RX3+ | COMe_PCIE_RX3_P | AR37 | 1D |
| B59 | PCIE_RX3- | COMe_PCIE_RX3_N | AR36 | 1D |
| A88 | PCIE_CLK_REF+ | COMe_PCIE_REFCLK_P | AR29 | 1C |
| A89 | PCIE_CLK_REF- | COMe_PCIE_REFCLK_N | AR28 | 1C |
| B50 | CB_RESET# | COMe_PCIE_RESETn | W16 | 2A |

7.2.7.USB UART

当ボードは FPGA と PC との通信用に USB UART IC として FTDI 製の FT230XS(U38)を搭載し PC とは USB Type-B コネクタ(CN16)を介して接続します。U38 と FPGA は UART にて接続しています。

FPGA と USB UART 周辺ブロック図を以下に示します。

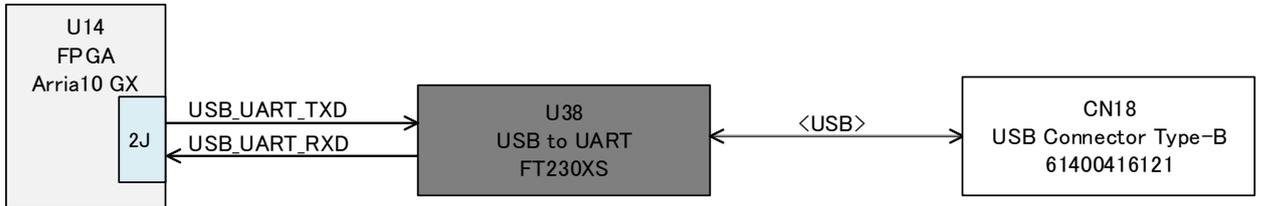


図 7.2.7-1 FPGA-USB UART 周辺ブロック

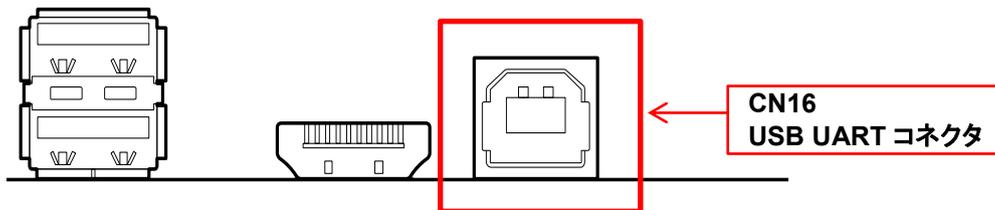


図 7.2.7-2 CN16

7.2.7.1. FPGA-USB UART IC ピン配置表

以下に FPGA と USB UART IC(U38)間のピン配置表を示します。

表 7.2.7-1 FPGA-USB UART IC ピン配置

| U38 | | Signal Name | FPGA | |
|--------|----------|--------------|----------|------|
| Pin No | Pin Name | | Pin Name | Bank |
| 1 | TXD | USB_UART_TXD | AU28 | 2J |
| 4 | RXD | USB_UART_RXD | AU27 | 2J |

7.2.8.FPGA ユーザ I/F

当ボードには FPGA のユーザ I/F として以下の I/F が搭載されております。

- LED
LED 表示に赤色 x4 個、緑色 x4 個搭載
(FPGA から H 出力にて点灯)
- DIP スイッチ
DIP スイッチ入力に 8bit の DIP スイッチを 1 個搭載
(各 Bit の ON 側で FPGA へ L が入力)
- プッシュスイッチ
プッシュスイッチ入力にプッシュスイッチを 4 個搭載
(各スイッチの押下により FPGA へ L が入力)

FPGA とデバッグ I/F 周辺のブロック図を以下に示します。

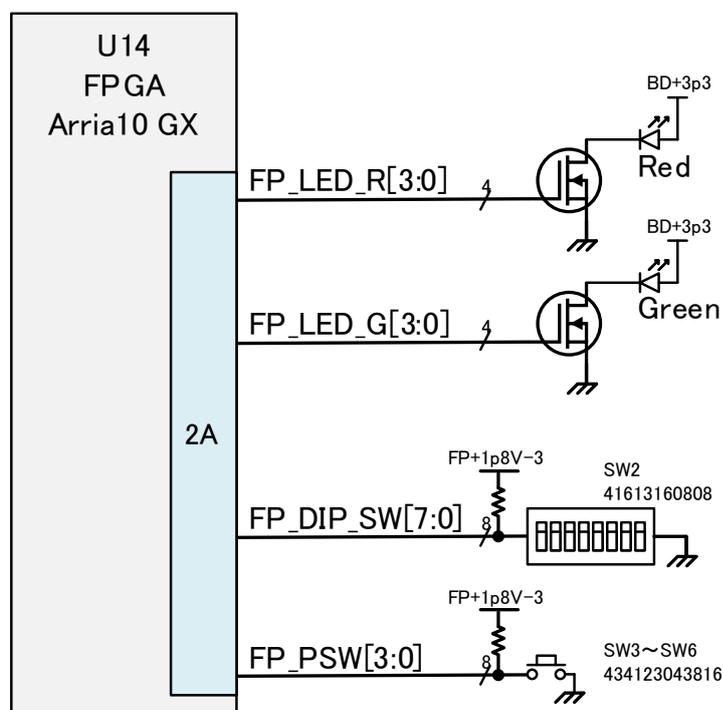


図 7.2.8-1 FPGA ユーザ I/F

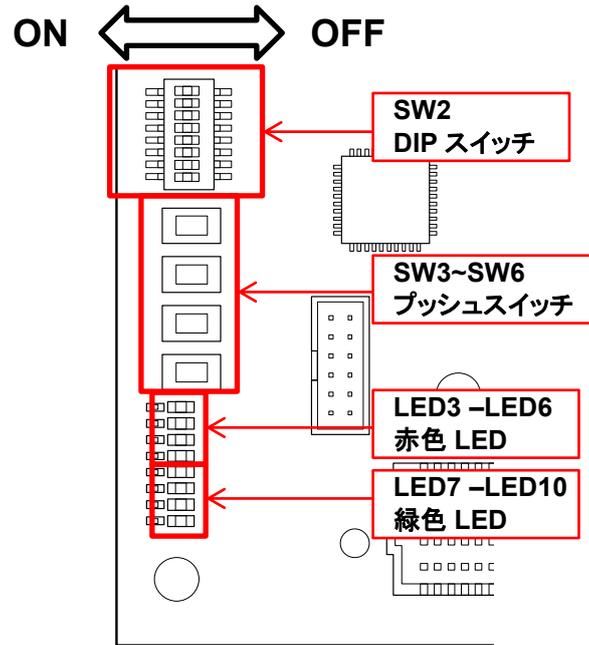


図 7.2.8-2 FPGA ユーザ I/F

7.2.8.1. FPGA-ユーザ I/F ピン配置表

以下に FPGA とユーザ I/F 間のピン配置表を示します。

表 7.2.8-1 FPGA-ユーザ I/F ピン配置

| User I/F | Reference | Signal Name | FPGA | |
|----------|-----------|-------------|--------|------|
| | | | Pin No | Bank |
| 赤色 LED | LED3 | FP_LED_R0 | AU17 | 2A |
| | LED4 | FP_LED_R1 | AU20 | 2A |
| | LED5 | FP_LED_R2 | AT20 | 2A |
| | LED6 | FP_LED_R3 | AU19 | 2A |
| 緑色 LED | LED7 | FP_LED_G0 | AR16 | 2A |
| | LED8 | FP_LED_G1 | AP16 | 2A |
| | LED9 | FP_LED_G2 | AN16 | 2A |
| | LED10 | FP_LED_G3 | AM16 | 2A |
| DIP スイッチ | SW2(1pin) | FP_DIP_SW0 | AM19 | 2A |
| | SW2(2pin) | FP_DIP_SW1 | AM20 | 2A |
| | SW2(3pin) | FP_DIP_SW2 | AN17 | 2A |
| | SW2(4pin) | FP_DIP_SW3 | AM17 | 2A |
| | SW2(5pin) | FP_DIP_SW4 | AL18 | 2A |
| | SW2(6pin) | FP_DIP_SW5 | AL19 | 2A |
| | SW2(7pin) | FP_DIP_SW6 | AJ19 | 2A |
| | SW2(8pin) | FP_DIP_SW7 | AH19 | 2A |
| プッシュスイッチ | SW3 | FP_PSW0 | AV17 | 2A |
| | SW4 | FP_PSW1 | AW18 | 2A |
| | SW5 | FP_PSW2 | AV22 | 2A |
| | SW6 | FP_PSW3 | AW21 | 2A |

7.2.9.FPGA 用ファン電源コネクタ

本製品に同梱のヒートシンクには冷却ファンを付属しています。冷却ファンの電源ケーブルは当ボードの CN23 に接続してください。

ファン電源コネクタへは+12V が供給されております。



警告

当ボードに電源を投入すると FPGA のデバイス特性上高温状態となります。デバイス破壊の要因となりますので、当ボードを使用する前には FPGA 冷却用ヒートシンクとファンを取り付けてください。

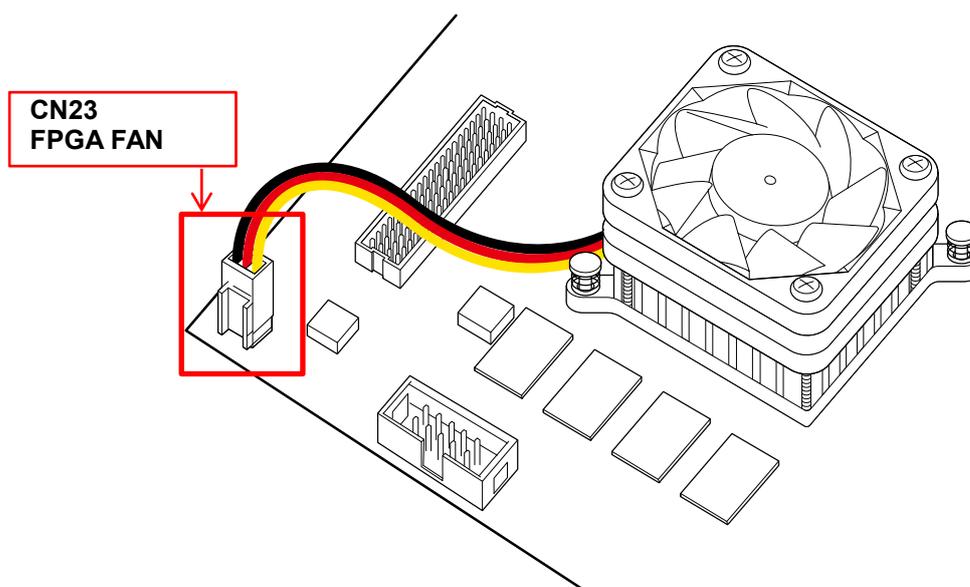


図 7.2.9 FPGA 用ヒートシンク、FAN 取り付け

7.3. COM Express Type-6 コネクタ

当ボードには COM Express(COMe) Type-6 モジュールを取り付け可能なコネクタ(COMe コネクタ: CN10, CN11)を搭載しています。COM Express Basic タイプまたは Compact タイプの取り付けが可能です。当ボードにて評価可能な COM Express 機能は以下の通りです。

- Gigabit Ethernet
- HDMI 映像出力
- USB3.0
- SATA
- CPU FAN 制御
- RTC 用コイン電池ホルダー

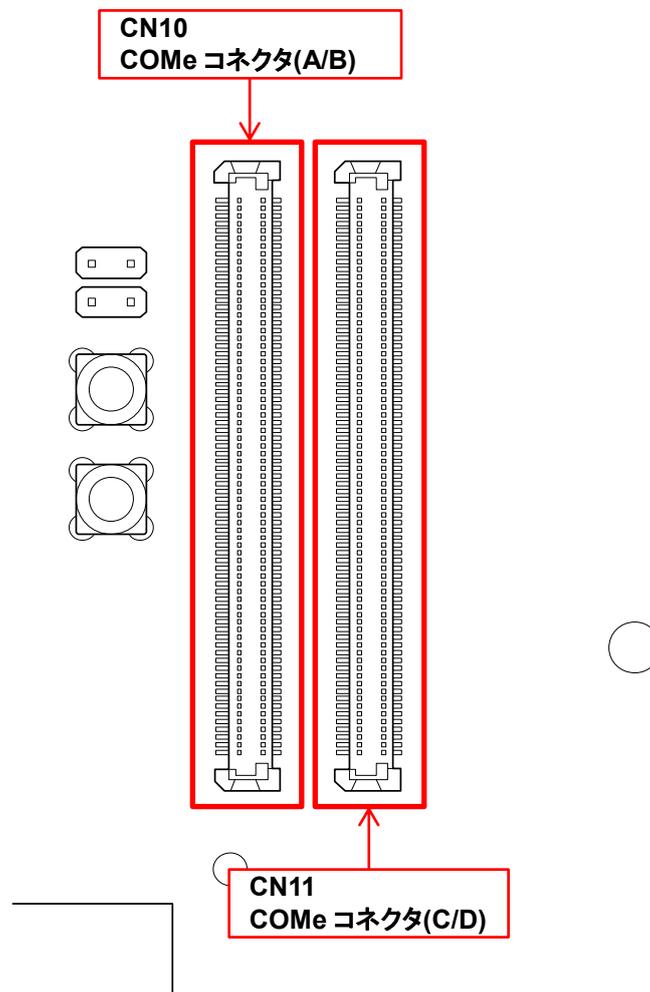


図 7.2.9-1 CN10,CN11(COMe コネクタ)

7.3.1.COMe-LAN

当ボードは COMe モジュールの Gigabit Ethernet I/F を 10/100/1000 Base-T 対応の RJ-45 コネクタ(CN12) に接続しています。

COMe コネクタと LAN コネクタ周辺のブロック図を以下に示します。

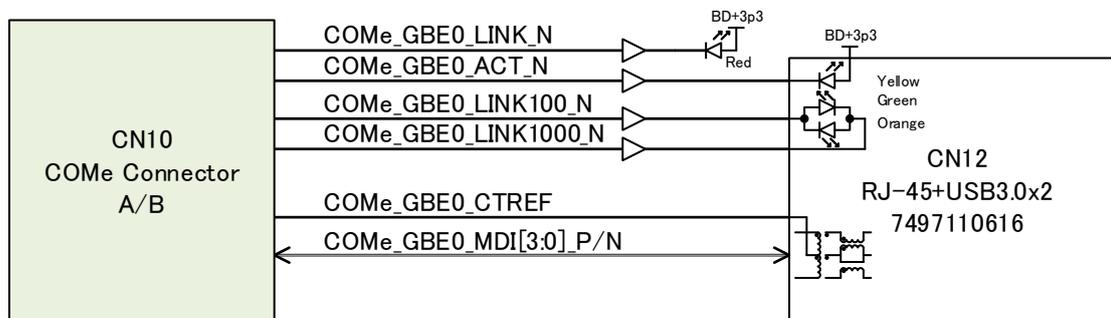


図 7.3.1-1 COMe-LAN 周辺のブロック

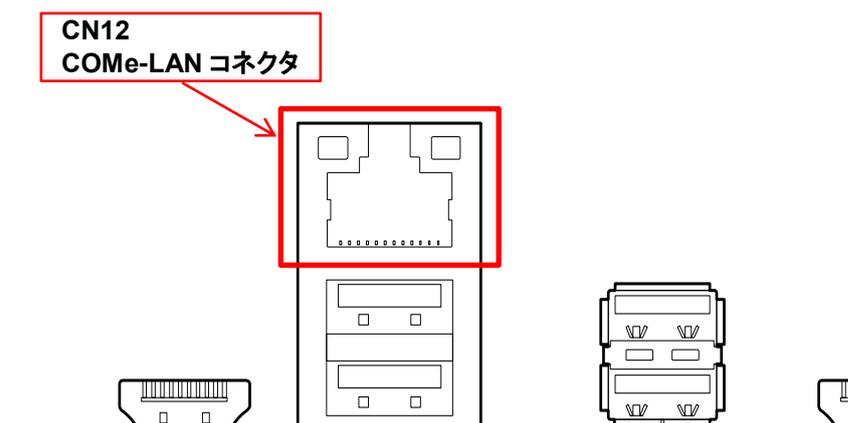


図 7.3.1-2 CN12(COMe-LAN コネクタ)

7.3.2.HDMI 出力(COMe)

当ボードは COMe モジュールからの映像出力用に HDMI Type-A コネクタ(CN14)を搭載しています。

| | |
|---|--|
|  注意 | 本基板には FPGA 用の HDMI 出力コネクタ(CN6)が搭載されており、同じ形状のコネクタになるため、接続使用する際はご注意ください。 |
|---|--|

COMe コネクタと HDMI 出力周辺のブロック図を以下に示します。

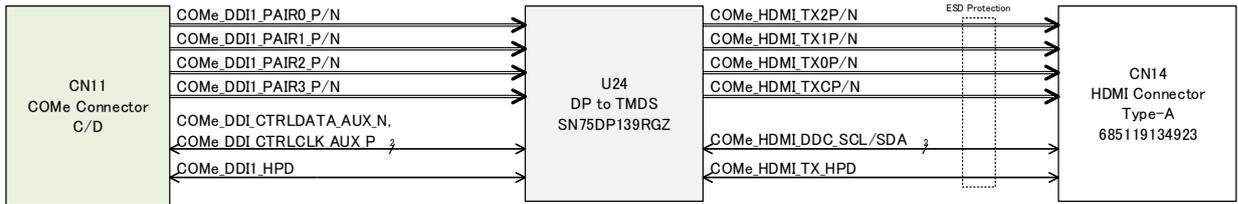


図 7.3.2-1 COMe-HDMI 出力周辺のブロック

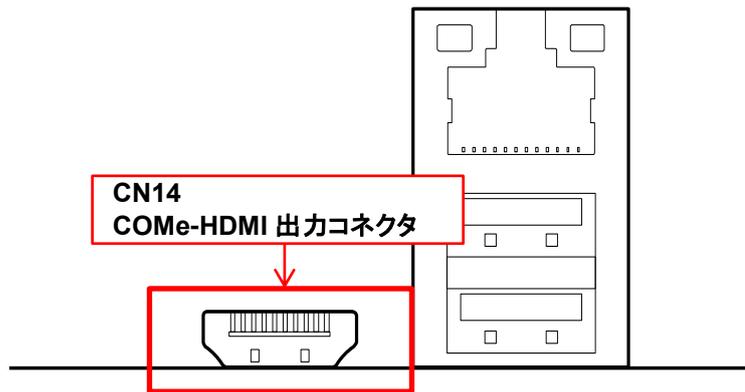


図 7.3.2-2 CN14 搭載

7.3.3.USB3.0

当ボードは COMe モジュールの USB3.0 通信用に USB3.0 Type-A コネクタを 4 個(CN12,CN13)搭載しています。

COMe コネクタと USB3.0 周辺のブロック図を以下に示します。

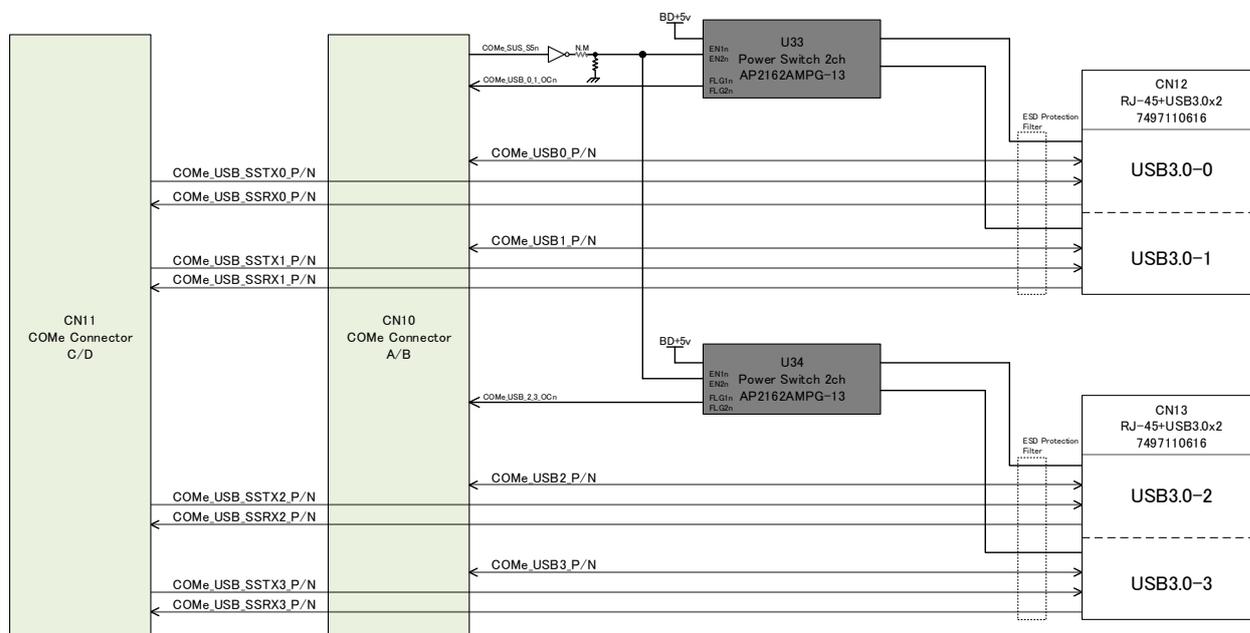


図 7.3.3-1 COMe-USB3.0 周辺のブロック

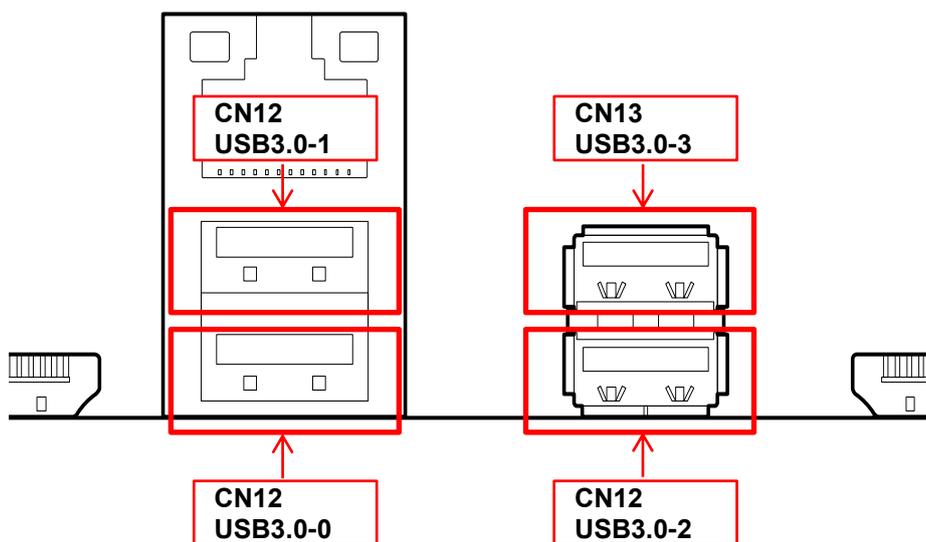


図 7.3.3-2 CN12,CN13(USB3.0)

7.3.4.SATA

当ボードは COMe モジュールの SATA 通信用に SATA 信号用コネクタと SATA 電源用コネクタが一体型のコネクタ(CN15)を搭載しています。SATA のアクセスランプは LED(LED11)となります。

| | |
|---|---|
|  注意 | 基板上に搭載されている SATA コネクタはメス側になるため、ケーブルを使用する際はコネクタの向きにご注意下さい。 |
|---|---|

COMe コネクタと SATA コネクタ周辺のブロック図を以下に示します。

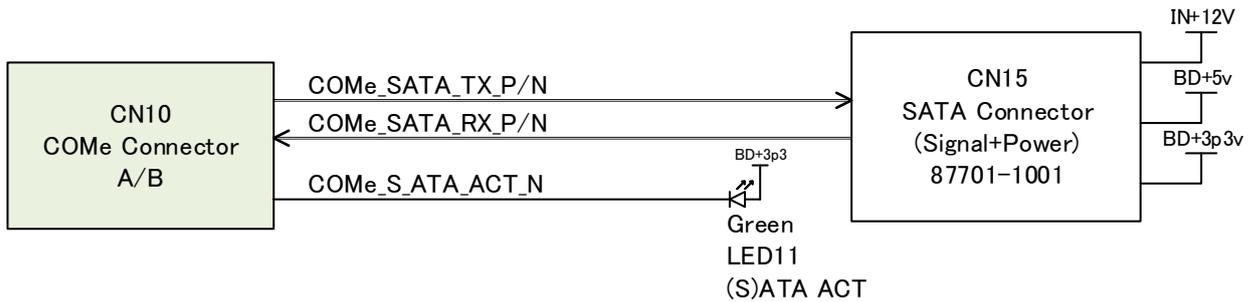


図 7.3.4-1 COMe-SATA コネクタ周辺のブロック

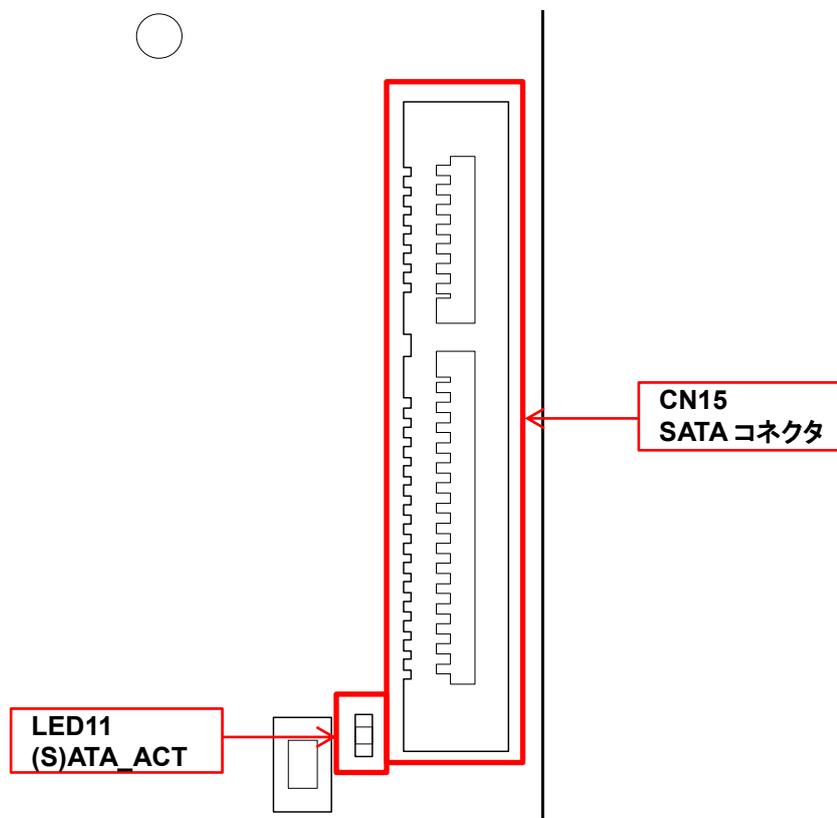


図 7.3.4-2 CN15(SATA コネクタ)

7.3.5.CPU FAN

当ボードには COMe モジュール用の FAN コネクタ(CN22)を搭載しています。必要に応じて COMe の冷却ファンに接続してください。

以下に COMe-FAN コネクタ周辺のブロック図を示します。

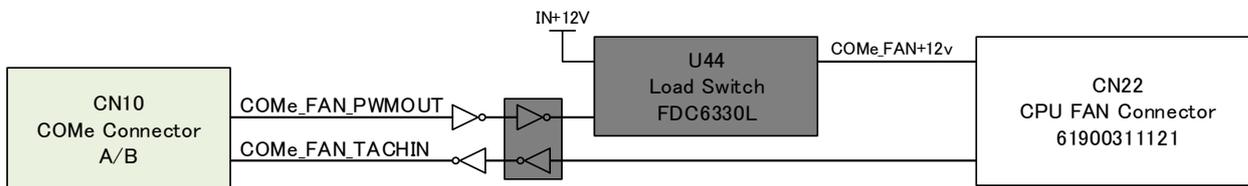


図 7.3.5-1 COMe-FAN コネクタ周辺のブロック

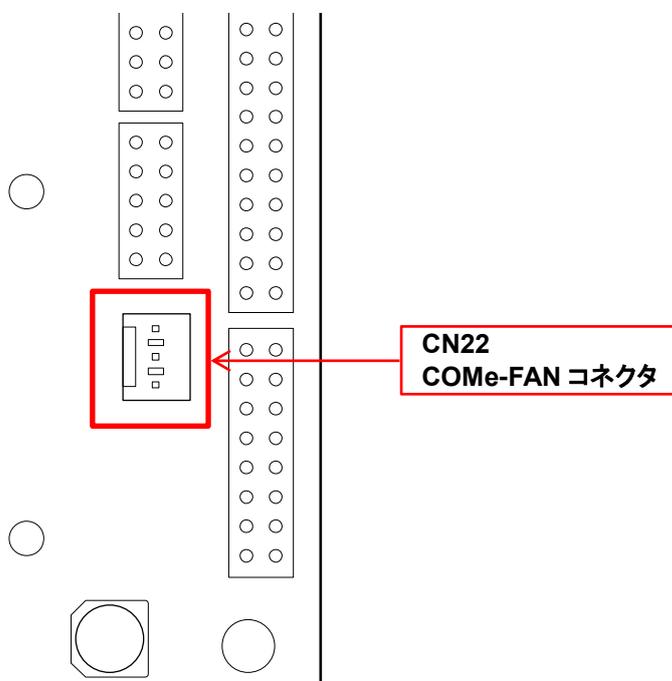


図 7.3.5-2 CN22(COMe 用 FAN コネクタ)

7.3.6.コイン電池ホルダー

当ボードには COMe モジュールの RTC 用にコイン電池ホルダー(CN21)を搭載しています。必要に応じて CR2030 サイズのコイン形電池を挿入してください。

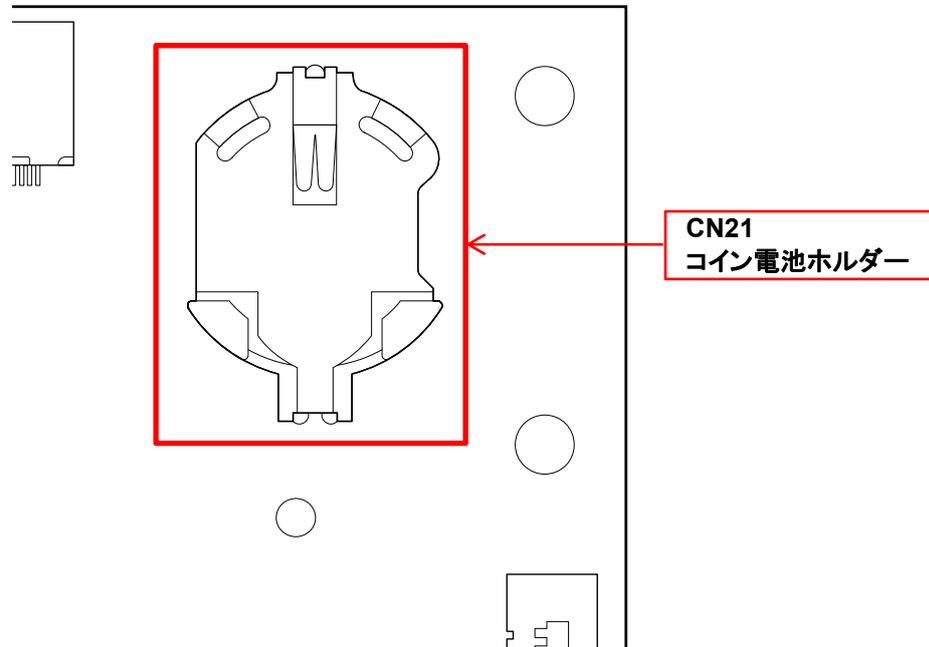


図 7.3.6-1 CN21(コイン電池ホルダー)

7.3.7.COMe モジュール用リセットスイッチ

当ボードには COMe モジュールへのリセット用プッシュスイッチ(SW9)を搭載しています。必要に応じてリセット発行してください。

本スイッチを押下すると COMe_SYS_RESET_N 信号が L になり、COMe モジュールがリセットされます。

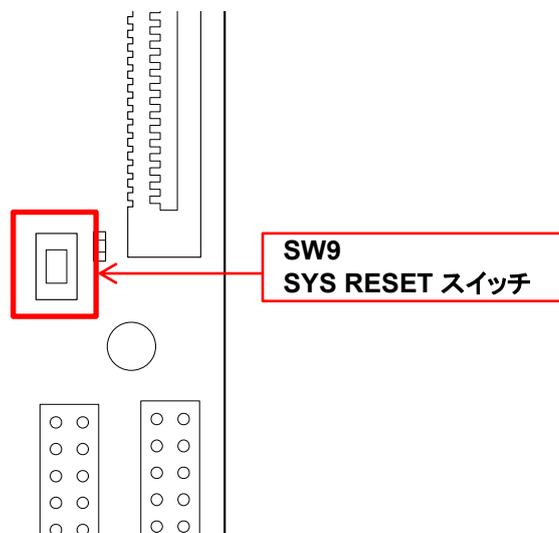


図 7.3.7-1 SW9(COMe SYS RESET)

8. 更新履歴

| 日付 | 版 | 更新概要 |
|------------|-----|------|
| 2018年5月15日 | 1.0 | 初版 |
| | | |
| | | |