

第17章 パワーカリキュレータ

本章ではパワーカリキュレータ (Power Calculator) の使用法について記述します。

17.1 はじめに

本節では Power Calculator の概要と環境設定について説明します。

17.1.1 概要

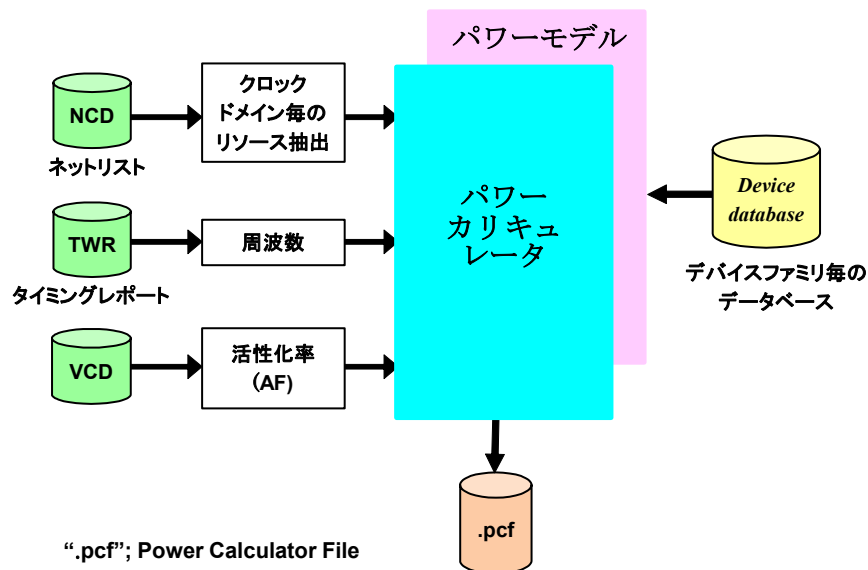
Power Calculator は、デザインの見積もり段階、配置配線後、さらにシミュレーション結果を使用したシミュレーション後の3つの設計フェーズでの消費電力見積もりに対応します。デバイス内のリソース毎、そしてクロックドメイン毎に各パラメータを与えることで算出します。

電力見積もりのために必要な数値・パラメータとしては、ハードウェア・リソース使用数、クロック周波数、そして内部ノードが毎クロックエッジに対してトグルする比率である活性化率 AF (Activity Factor) が必要です。

デバイス内にある配線リソースのみは特別です。各リソースに対する上記パラメータを元にツールが自動で処理します。

フィッティング後のネットリストを用いれば使用リソース数、クロック周波数、温度、動作電圧などは正確に与えることができますので、見積もり結果に影響を与える不確定性は活性化率の指定です。RTL レベルのモジュール単位ではなく、クロックドメイン単位で扱うこともあり、現実の動作に即した、正確な AF 値を入力することは現実的に極めて困難です。本ガイドではこの点については扱いません。

図 17-1. Power Calculator 概要



17.1.2 Power Calculator での見積もりのフェーズとモード

各設計フェーズでの見積もり、ならびにその入力ソースと見積もりの精度について、以下に示します。

© 2014 Lattice Semiconductor Corp. (註: 本 Lattice Diamond 日本語マニュアルは、日本語による理解のため一助として提供しています。その作成にあたっては各トピックについて、それぞれ可能な限り正確を期しておりますが、必ずしも網羅的ではなく、或いは最新でない可能性があります。また、意図せずオリジナル英語版オンラインヘルプやリリースノートなどと不一致がある場合もありません。疑義が生じた場合は、ラティスセミコンダクター正規代理店の技術サポート担当にお問い合わせ頂くか、または極力最新の英語オリジナル・ソースドキュメントを併せて参照するようにお願い致します。)

1. 初期設計段階

モードは、“Estimation”（見積もり）となります

設計初期段階やネットリストがないフェーズでの作業で、配線リソース以外の見積もりに必要な情報を全てユーザが与えます。配線リソースの使用率は、ユーザによるリソース入力に準じて、自動的に計算されます。

2. 配置配線後

モードは、“Calculation”（計算）となります

配置配線後にネットリスト (.ncd) を読み込むことにより、配線を含める全リソースの使用数を正確にロードします。これ以外の情報はユーザが入力します。リソース使用数という観点では誤差がありませんので、相対的に見積もり精度は向上します。

3. ゲートレベル・シミュレーション後

ゲートレベル・シミュレーション実行時に各ノードのトグル情報を VCD (value change dump) ファイルに書き出し、これから AF 値を抽出します。シミュレーションパターンが実動作に近いほど、より現実に即した見積もり精度を得ることが可能です。RTL シミュレーションでは適用できません。

表 17-1. 各設計フェーズでの見積もり、ならびにその入力ソースと見積もりの精度

モード	見積もりフェーズ	コア・リソースの使用率	配線リソースの使用率	クロック周波数	活性化率 (AF)	見積もり精度
Estimation	見積もり時や設計初期段階	ユーザ入力	ツールが推定	ユーザ入力	ユーザ入力	概算
Calculation	配置配線後	ネットリストより抽出	ネットリストより抽出	ユーザ入力又は TWR ファイルより抽出	ユーザ入力又は TWR ファイルより抽出	高精度
	Gate Level Sim 後			VCD ファイルより抽出	VCD ファイルより抽出	

注意：

Calculation モードの際にインポートしたファイルから抽出されたパラメータは、水色の背景で表示されます。活性化率 AF の定義については、Appendix をご参照下さい。

Calculation モードで幾つかのセルの値やパラメータを変更すると、モードが Estimation に変わります。一度変わると Diamond 2.1 より前のバージョンでは元に戻ることができません。この場合、表示される全ての値が全く同じでも見積もり結果は異なります。これはツールが自動で判別する配線リソース数の扱いが両モード間で異なるためです。

新機能 (Diamond 2.1 以降)

Diamond 2.1 以降のバージョンでは、Calculation モードから一度 Estimation モードに意図せず変わった場合でも、Edit メニュー => Revert to Calculation Mode を選択することで Calculation モードに戻すことができます。ただし、その時点まで入力・編集した数値は元にもどりますので (ウォーニングが表示される) 留意が必要です。

17.2 基本操作

17.2.1 Power Calculator の起動


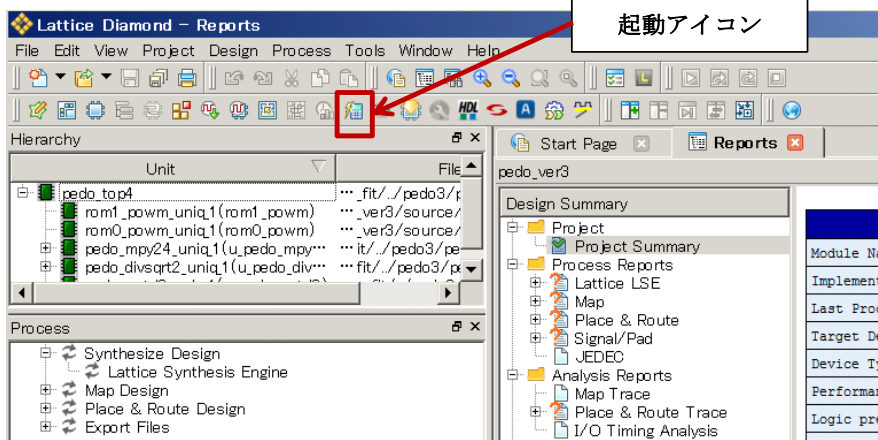
Diamond を起動し、既存のプロジェクトを開くか新規プロジェクトの作成を行なうと図 17-2 のウインドウが立ち上がります。ツールバーのアイコン  をクリック、もしくはメニューバーから [Tool] メニューを選択し、表示されるプルダウンメニューから [Power Calculator] を選択します。

図 17-2. Diamond の起動画面 (一部)



既存プロジェクトで、既に Power Calculator による作業結果を保存している場合は、Diamond 起動ウインドウ内の「File List」枠内、「Analysis Files」下にパワーカリキュレータ・ファイル“.pcf”が登録されますので、これをダブルクリックすることでも Power Calculator が起動できます。

図 17-3. 登録済み .pcf ファイルから Diamond を起動

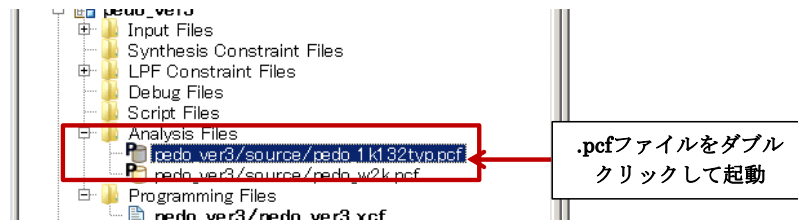
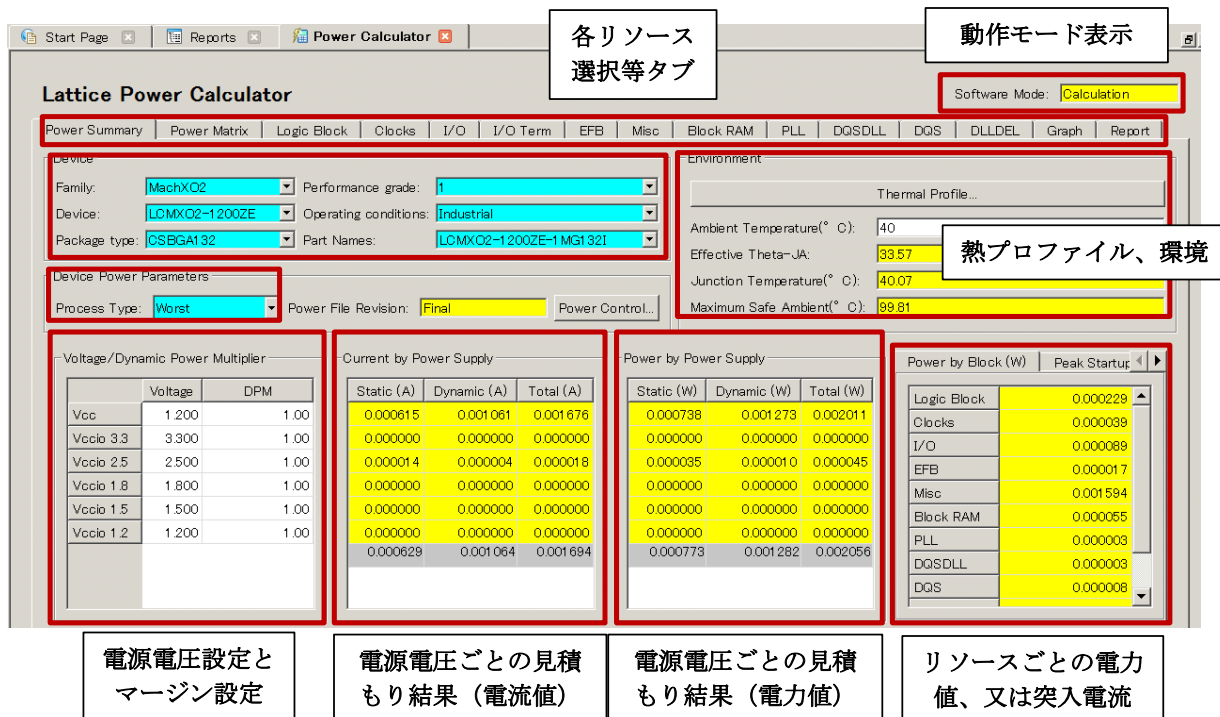


図 17-4. Power Calculator メインウインドウ



17.2.2 Power Calculator メインウインドウ

Power Calculator が起動すると図 17-4 のようなウインドウが立ち上がります。図 17-4 はネットリストを読み込んだプロジェクトのため、ウインドウ右上の "Software Mode" が "Calculation" 表示になっています。そうでない場合は、"Estimation" 表示になります。

なお、Diamond 2.1 から「Power Matrix」タブが追加されました。**17.4.2 節**で記述します。

- ・ 白色のセルは、任意の値を入力することができます
- ・ 黄色のセルはリードオンリーで、Power Calculator が算出した値です

水色のセルは、ネットリストから抽出して自動的にロードされた値です

17.1.2 項で記述したとおり、水色セルの値を編集すると Calculation モードから Estimation モードに自動的に変わりますので留意してください。各項目については、**17.3 節**で記述します。

注：Diamond 2.1 からは、一度 Estimation モードに変わっても、Calculation モードに戻る方法が備わりました (Edit メニュー => Revert to Calculation Mode を選択)

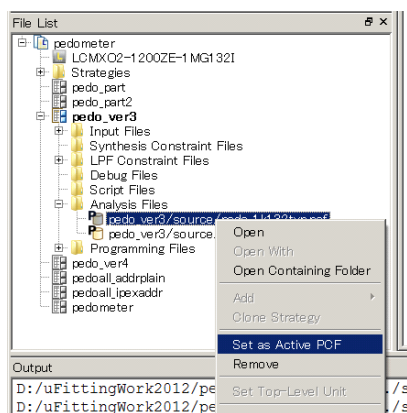
17.2.3 パワーカリキュレータ・ファイル

パワーカリキュレータ・ファイル .pcf に作業 (プロジェクト) を保存できます。Power Calculator がアクティブな状態で、File メニューより "Save ***** as" メニューから任意の名前で保存します。

保存された .pcf は、Diamond の File List に登録・管理されます。図 17-3 のように、.pcf ファイルを選択後、右クリックし、「Set as Active PCF」を選択することで、"アクティブ" に設定をすることが可能です。アクティブに設定された .pcf (太字で表示) が存在している場合、Power Calculator 起動時にその属性で起動します。アクティブな .pcf が存在しない場合、その時点のデザインで起動します。登録されている任意の .pcf をダブルクリックして起動することも可能です。

登録済みのプロジェクト以外の条件での見積もり用に別途プロジェクトを作成したい場合は、アクティブ設定を解除してから、**17.2.1 項**で記述したように再起動します。

図 17-5. File List ウインドウでアクティブにする



17.3 プロジェクト設定

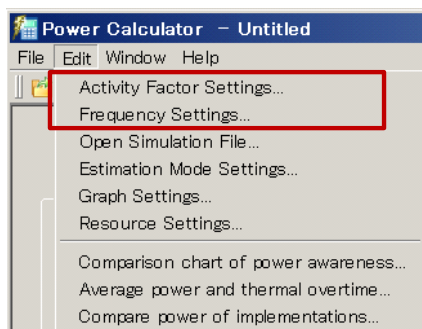
17.3.1 パラメータのグローバル設定

新規プロジェクトでは、活性化率 AF とクロック周波数はデフォルト値として AF=10 [%]、0 [MHz] が入力された状態で起動します。作業時にこうした値は通常、ロジックやメモリなど個々のリソース設定タブで、個別に入力しますが、全リソースに共通の (グローバルな) パラメータ値として設定することが可能です。

デフォルト状態、或いはこれらにグローバル値を設定した状態では、各タブ内の該当セルはそれぞれ青色の文字で表示されます。各タブ内のセルに、直接特定の値を一度でも入力・編集した後に以下に説明する操作をしたとしても影響はなく、上書きされることはありません。

Power Calculator がアクティブな状態で、メニューバーから [Edit] メニューを選択すると、プルダウンメニューから選択できるようになります。以下は Power Calculator を Detatch (単独化) した状態での Edit メニューです。

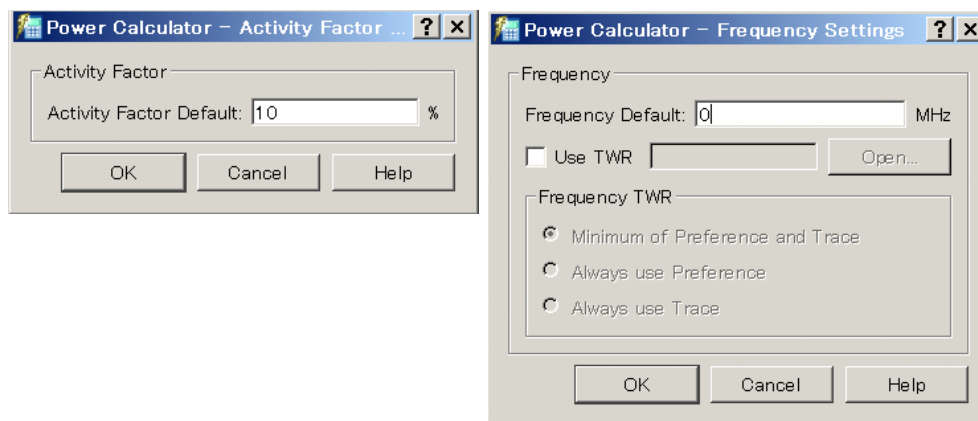
図 17-6. パラメータのグローバル設定メニューの選択



(Diamond GUI 内にアタッチした (組み込んだ) 状態でも、同等のメニューを含めて表示します。)

- * Activity Factor Settings [%]: ロジックの活性化率 AF です
- * Frequency Default [MHz]: クロック周波数です。クロック (ドメイン) が複数ある場合でも、全てに同じ指定値が設定されます。各リソースタブで表示されるこの設定値は上書き編集して、所望の値にすることが可能です。

図 17-7. 設定ウインドウ : Activity Factor (左)、Frequency (右)



Frequency Setting ウインドウでは、以下に示す方法でタイミングレポートからクロック周波数の設定をすることが可能です。

Use TWR:

クロック周波数をタイミングレポート・ファイル (.twr) からロードして指定する場合にチェックをし、ファイル名を指定します。 .twr には、デフォルト周波数値を与えたいクロック名を含んでいる必要があります。ロードする時に何を有効な値とするかに関して、以下の三つのオプションがあります。

Minimum of Preference And Trace:

配置配線のタイミング制約として与えた周波数と、配置配線結果 "Actual Frequency" の低い値を取り込みます。

Always Use Preference:

配置配線のタイミング制約として与えた周波数を取り込みます。

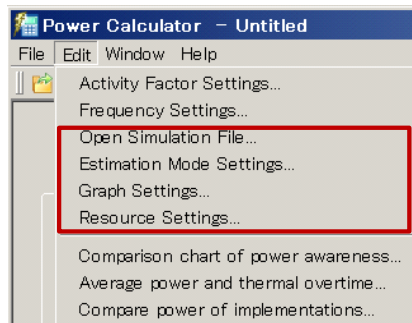
Always Use Trace:

配置配線結果 "Actual Frequency" の値を取り込みます。

17.3.2 これ以外のプロジェクト設定

次に、これ以外のプロジェクト全体に係わる設定について記述します。図 17-8 は図 17-6 と同じ、Edit メニューからのプルダウン表示です。

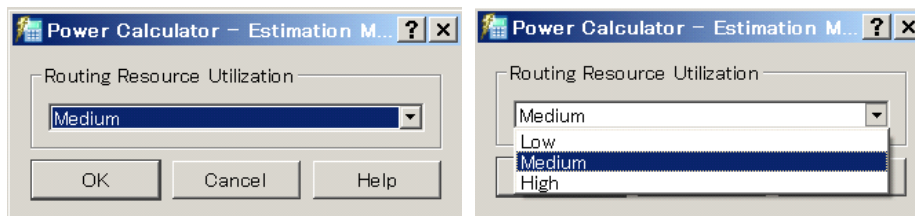
図 17-8. Edit メニュー



17.3.2.1 Estimation Mode

Estimation モードにおける配線リソースの使用率を指定します。デフォルトは Medium ですが、Low と High を選択できます (図 17-9、右)。通常は、デフォルトの Medium を使用します。例えば、ブロックメモリ (EBR) を多用する場合や演算回路・信号処理回路の多い実装では High を選択すると、より Calculation モードに近い見積もりになります。

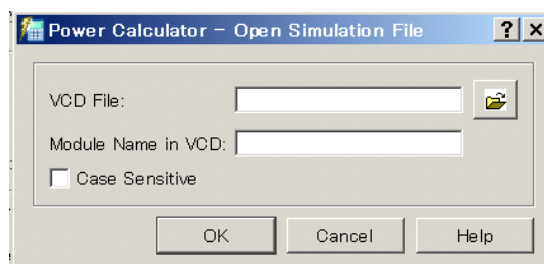
図 17-9. "Estimation Mode Setting" ウィンドウによる配線リソース使用率の設定



17.3.2.2 Open Simulation File (シミュレーション・ファイルの読み込み)

論理シミュレーション・ダンプファイル .vcd を読み込むことで、各タブ内の "Frequency" および "AF%" フィールドに周波数と AF 値をロードする場合に設定します。

図 17-10. .vcd ファイルの読み込み設定



ファイル名を入力すると“Module Name in VCD”が入力可能となりますので、周波数と AF 値を与える対象モジュール名を指定します。“Case Sensitive”をクリックすることで、大文字小文字の識別ができます。

17.3.2.3 Graph Settings

Power Calculator は、消費電力が電圧、温度、そしてデザインの周波数の変化により、受ける影響をグラフで表示できます。X 軸、Y 軸のレンジとステップを Power vs. VCC Supply Voltage、Power vs. Ambient Temperature、そして、Power vs. Frequency の 3 つに対して、設定することができます。グラフはそれぞれに対して、typical と worst case の 2 つが表示されます。

Power by Section:

Y 軸としては、“Total Power”、もしくは“Logic Block”などのブロックが選択可能（図 17-11 上、上部左）です。デフォルトは“Total Power”です。

X 軸は、“VCC”、もしくは各電源が選択可能（図 17-11 上、上部中央）です。

“Lower Limit”、“Upper Limit”でグラフの X 軸の上下限の設定を行い、“Resolution”でグラフの分解能を設定します。Lower Limit、Upper Limit の上下限は、Nominal の +/-5% です。デフォルトでは、Lower Limit が 1.1628、Upper Limit が 1.2348、Resolution が 0.0144 です。Resolution を小さく設定することで、滑らかなグラフを得ることができますが、小さいほど表示は遅くなりますので留意してください。

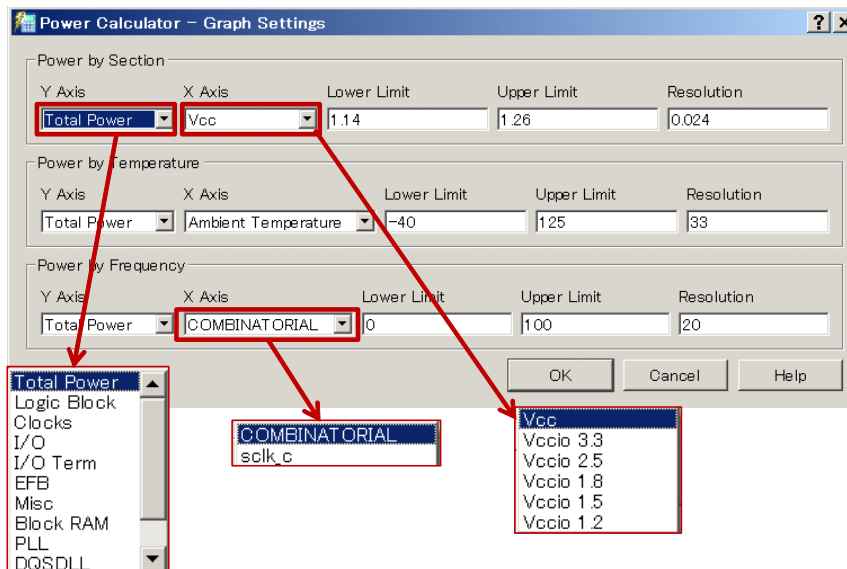
Power by Temperature:

Y 軸は“Power by Section”と同じです。

X 軸は“Ambient Temperature”（FPGA 周囲温度）のみが選択できます。

Lower Limit、Upper Limit、Resolution も同上です。デフォルト値は Lower Limit と Upper Limit が選択しているデバイスのグレード相当です（Commercial は 0 / 85、Industrial は -40 / 100）。Resolution を小さく設定することで、滑らかなグラフを得ることができますが、小さいほど表示は遅くなりますので留意してください。

図 17-11. Graph Settings の表示例



Power by Frequency:

Y 軸は“Power by Section”と同じです。

X 軸はクロック周波数を設定します。クロックのリスト（図 17-11 上、上部右は例）には、クロックタブに入力されたクロックが候補として表示されます。デフォルトでは、クロックタブで最初にリス

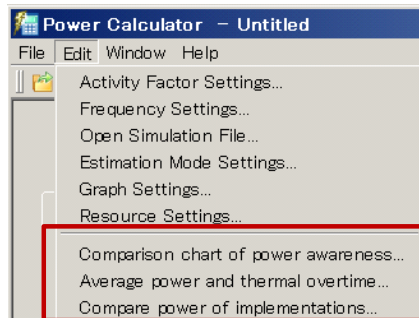
トされているクロックとなります。クロックタブでクロックが何も入力されていない場合は、“No Clocks Found!”となります。

Lower Limit、Upper Limit、Resolution は同上です。Lower Limit の下限は 0MHz、Upper Limit の上限は 10000MHz です。デフォルトは Lower Limit が 0MHz、Upper Limit が 100MHz で、Resolution が 20 です。Resolution を小さく設定することで、滑らかなグラフを得ることができますが、小さいほど表示は遅くなりますので留意してください。

17.3.3 電力見積もり結果の比較・検討機能

見積もり結果を比較評価する際の支援となる機能です。

図 17-12. Edit メニュー '電力比較機能' の選択



17.3.3.1 Comparison chart of power awareness

これは (“パワーコントローラ” と呼ぶ) **パワーマネジメント機能をサポートするデバイスのみに関する機能**です。Diamond 3.3 時点で MachXO2 / XO3L が対応します。図 17-13 は MachXO2 の例で、スタンバイ機能がオンとオフ時の差分がリソース毎に表示されます。

図 17-13. Comparison chart of power 表示例

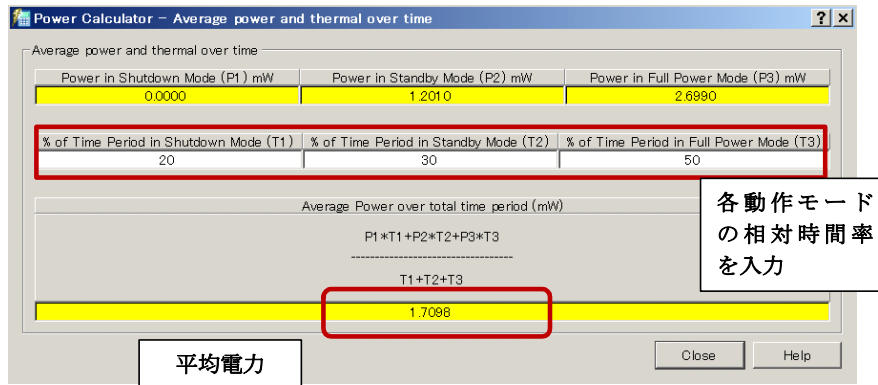
	Standby On	Standby Off
Logic Block	0.000229	0.000229
Clocks	0.000039	0.000039
I/O	0.000104	0.000104
EFB	0.000017	0.000017
Misc	0.000096	0.001594
Block RAM	0.000683	0.000683
PLL	0.000003	0.000003
DQS DLL	0.000003	0.000003
DQS	0.000008	0.000008
DLL DEL	0.000019	0.000019
Total	0.001201	0.002699

17.3.3.2 Average power and thermal overtime

これも前項同様にパワーマネジメント機能をサポートするデバイスに関する機能です。

図 17-14 は MachXO2 の例で、アプリケーションとしてオフモード (Shutdown) とスタンバイ、そして通常動作の 3 モード間で動作切り替えする場合、その時間比率がトータル 100[%] になるように入力すると、平均の電力消費を自動的に計算して表示します。

図 17-14. Average power and thermal overtime 表示例



17.3.3.3 Compare power of implementation

これは Diamond の特徴の一つである、単一プロジェクト内に複数のインプリメンテーション (Implementation) で実装比較する構成の場合にそれぞれの電力をリソース毎の表形式で比較する機能です。複数のインプリメンテーションが定義されていれば、デバイスに制限はありません。

図 17-15 にインプリメンテーションが 5 つある場合の例を示します。ただし、本比較を有効にするためには個別にフィッティングが完了し、それぞれ pcf ファイルを生成しておく必要があります。

図 17-15. Compare power of implementation 表示例

Implementation	PCF	Logic Block	Clocks	I/O	EFB	Misc	Block RAM	PLL	DQSDLL	DQS	DLLDEL	Total	
1	pedo_ver3	D:/uFittingWork2012/p...	0.000064	0.000012	0.000045	0.000004	0.001666	0.000736	0.000001	0.000001	0.000002	0.000005	0.002536
2	pedo_ver4	D:/uFittingWork2012/p...	0.000229	0.000039	0.000089	0.000017	0.001594	0.000055	0.000003	0.000003	0.000008	0.000019	0.002056
3	pedoall_addrpl...	D:/uFittingWork2012/p...	0.000229	0.000039	0.000089	0.000017	0.001594	0.000055	0.000003	0.000003	0.000008	0.000019	0.002056
4	pedoall_ipexaddr	D:/uFittingWork2012/p...	0.000229	0.000039	0.000089	0.000017	0.001594	0.000055	0.000003	0.000003	0.000008	0.000019	0.002056
5	pedometer	D:/uFittingWork2012/p...	0.000229	0.000039	0.000089	0.000017	0.001594	0.000055	0.000003	0.000003	0.000008	0.000019	0.002056

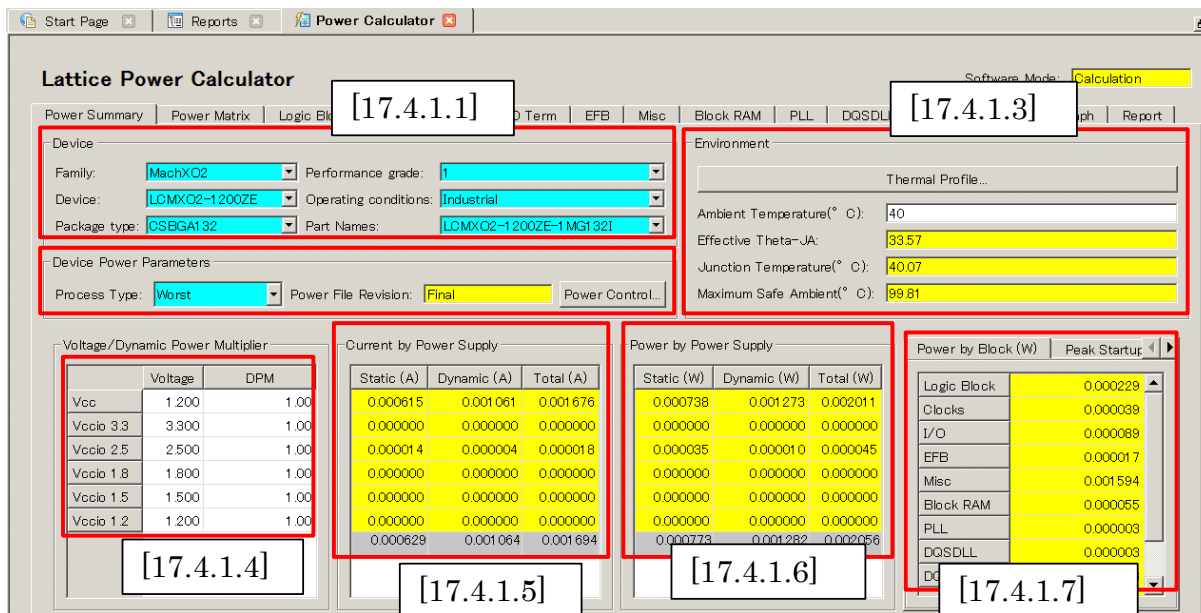
17.4 各タブ表示の詳細

Power Calculator のメインウィンドウは、複数のパラメータ設定タブとグラフタブならびにレポートタブによって構成されています。それぞれのタブについて、以下のセクションで説明します。

17.4.1 Power Summary タブ

Power Summary タブでは、デバイスファミリ・規模やパッケージなどの選択、プロセスの選択、環境の選択と設定、電源電圧の設定および、算出結果のまとめの表示を行います。

図 17-16. Power Summary タブの表示例



17.4.1.1 Device : デバイスの選択・属性

- Family: デバイスファミリの選択・表示
- Device: デバイス規模の選択・表示
- Package Type: パッケージタイプの選択・表示
- Speed Grade: スピードグレードの選択・表示
- Operating Condition: Commercial / Industrial グレードの選択・表示
- Part Name: デバイス型式の選択・表示

17.4.1.2 Device Power Parameters : プロセス条件の選択とパワーコントロール

- Process Type Typical もしくは Worst の選択・表示
- File Revision Power Calculator のライブラリデータ・ステータスを表示。Final は量産ステータスのデバイス、Preliminary は ES ステータスを意味します。

“Power Control” ボタンはデザインに組み込まれた省電力対応の機能（一部デバイスのみ）が関与します。

図 17-17. 省電力機能の指定ウインドウ表示例

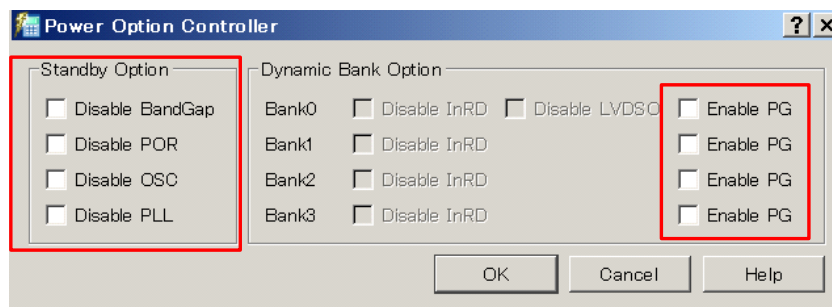


図 17-17 は、パワーコントローラ・マクロがインスタンスされている、また入力ポートに対してパワーガード・マクロがインスタンスされている場合の例です。図 17-17 各チェックボックスのオプションを使用

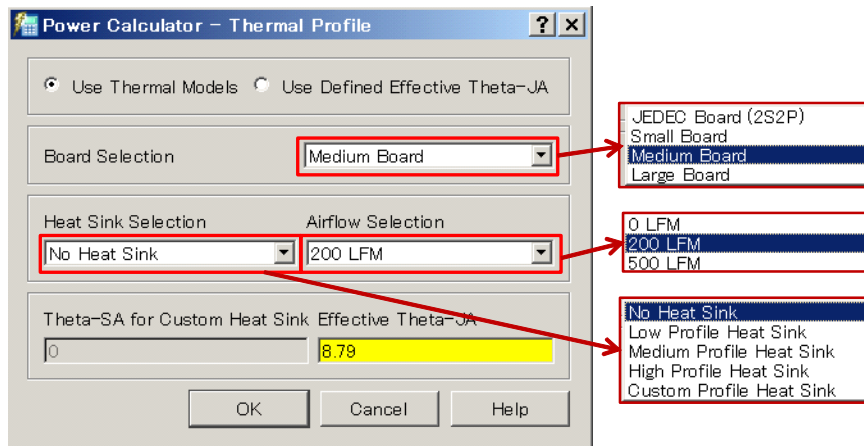
(チェックあり) するか不使用か (チェックなし) を指定して "OK" をクリックすると、それぞれの条件下でツールが見積もり値を算出します。

17.4.1.3 Environment : 動作環境条件の設定

"Ambient Temperature" セルには予想される、或いは満たすべきデバイスの周囲温度を摂氏で入力します。このセクションで直接入力できるのはこのセルのみです。

次に、Thermal Profile ボタンをクリックすると、図 17-18 のウインドウが立ち上がりますので、熱プロファイルを設定します。ユーザが算出した Theta JA を使用する場合、"User Defined Theta JA Effective" を選択します。"Effective Theta JA" セルが黄色から白色に変わり、入力可能になります。

図 17-18. Thermal Profile 設定ウインドウと各プルダウン・オプション



Thermal Profile を設定すると、Power Summary タブの Environment 内の "Effective Theta JA", "Junction Temperature", "Maximum Safe Ambient" の各算出結果が表示されます。

デフォルトは "Use Thermal Models" が選択されていて、ボードとヒートシンク、およびエアフローの各デフォルト設定は図の通りです。

Board Selection:

JEDEC Board (2S2P)

JEDEC の規格通り電源グラウンドを含めて 4 層基板、対象のボードのサイズは、パッケージサイズが 27mm 未満の場合は 3 x 3 インチ、27mm 以上の場合は 4 x 4 インチです。Power Calculator は、ヒートシンクを使用しない場合は Theta JA (Junction-to-Ambient) を、使用しない場合は Theta JC (Junction-to-Case) を使用します。

Small Board

小さなボードの場合で、ボードサイズは 6 ~ 8 x 6 ~ 8 インチです。この設定ではボードの熱抵抗に Theta JB が加算されます。

Medium Board

中程度のボードの場合で、ボードサイズは 8 ~ 12 x 8 ~ 12 インチです。この設定ではボードの熱抵抗に Theta JB が加算されます。

Large Board

大きなボードの場合で、ボードサイズは 14 x 14 インチ以上です。この設定ではボードの熱抵抗に Theta JB が加算されます。

Heat Sink Selection:

No Heat Sink

ヒートシンクを使用しない場合に選択します。この時 Theta JA が使用されるので、“Airflow Selection” からエアフロー値を選択する必要があります。デフォルトでは “No Heat Sink” になります。

Low-Profile Heat Sink

低い高さのヒートシンクを使用する場合に選択します。想定するヒートシンクの高さは、12mm です。

Medium-Profile Heat Sink

中程度の高さのヒートシンクを使用する場合に選択します。想定するヒートシンクの高さは、21mm です。

High-Profile Heat Sink

高さのあるヒートシンクを使用する場合に選択します。想定するヒートシンクの高さは、25mm です。

Custom-Profile Heat Sink

ユーザ固有のヒートシンクを使用する場合に選択します。入力欄に “Enter Theta-SA For Custom Heat Sink” と記載されているので、そこに実際に使用するヒートシンクの Theta SA を入力します。この時、エアフロー値の選択はできませんので、Theta SA はエアフローを考慮した値を入力します。

Airflow Selection:

FPGA デバイスへのエアフローを LFM (Linear Feet per Minute) で定義します。0 LFM (0 m/s) , 200 LFM (1 m/s) , 500 LFM (2.5 m/s) の3つから選択可能です。ヒートシンクの選択で “Custom-Profile Heat Sink” を選択した場合は、この項目は選択できません。

17.4.1.4 Voltage/Dynamic Power Multiplier : 電源電圧値の設定

“Voltage” 列にはそれぞれの電源電圧ごとに所望の値を設定します。デフォルトでは、Typical 値が入力されています。最悪値を算出したい場合、この値を +5% した値を入力します。なお、各システムともに入力値は +/- 5% 以内に収める必要があります。これ以上では受け付けませんのでご注意ください。

“DPM” 列には設計として確保したいマージンを、係数として電源システム毎に指定します。ダイナミック電流にのみ作用します。AF、周波数、リソース数などネットリストベースの見積もり (Calculation モード) の場合でも、それぞれのシステムのトータル・ダイナミック電流 (電力) 値にこの係数が乗じられます。マージンを付加するという意図から、せいぜい 1.10 ~ 1.20 程度までの値とする (10 ~ 20%) ことが一般的です。

尚、VCC12 については、ボード設計時に 1.2V の I/O 電源が必要ということではありません。コア電圧に係わる DC アイドル電流分が便宜上、ここに表記されます。

17.4.1.5 Current by Power Supply : 算出電流値

各電源システムの消費電流サマリです。スタティックとダイナミック電流、およびトータル電流値がレポートされます。

17.4.1.6 Power by Power Supply : 計算結果 (電力値)

各電源システムの消費電力サマリです。スタティックとダイナミック電力、およびトータル電力値がレポートされます。

17.4.1.7 ブロックごとの電力と電源投入時電流

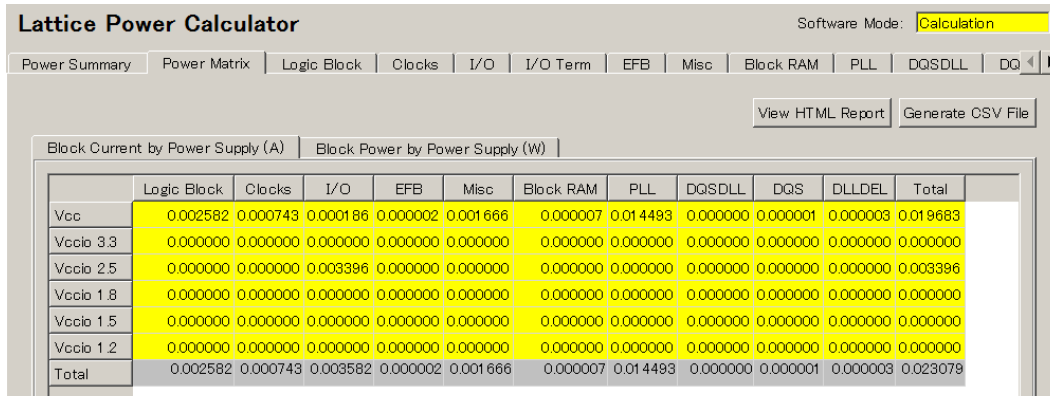
“Power by Block (W)” タブには各ブロックの電力サマリがレポートされます。

“Peak Startup (A)” タブでは、電源立ち上がり時の初期化電流 (Initialization Current) が電源システムごとにレポートされます。リソース使用率には依存せず、デバイスによって一定です。PVT バラつきや電源シーケンスを全て考慮した、最悪ケースでの値が表示されます。

17.4.2 Power Matrix タブ

本タブは各電源システムに対するリソースごとの消費電流と電力をマトリクス表示するものです。

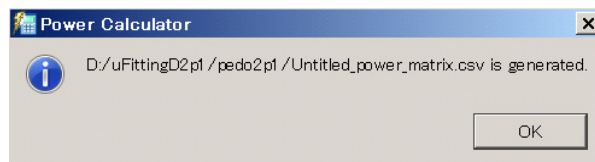
図 17-19. Power Matrix タブ表示例



本タブ内で、“Block Current by Power Supply (A)”タブを選択すると電流値が、“Block Power by Power Supply (A)”タブを選択すると電力値が表示されます。

右上の“View HTML Report”ボタンをクリックすると、ブラウザが起動しレポート表示されます。また“Generate CSV File”ボタンをクリックすると、以下のようなポップアップが表示され、csv形式ファイルにエクスポートされたことが通知されます。なお、csvには電流と電力の両方が書き出されます。

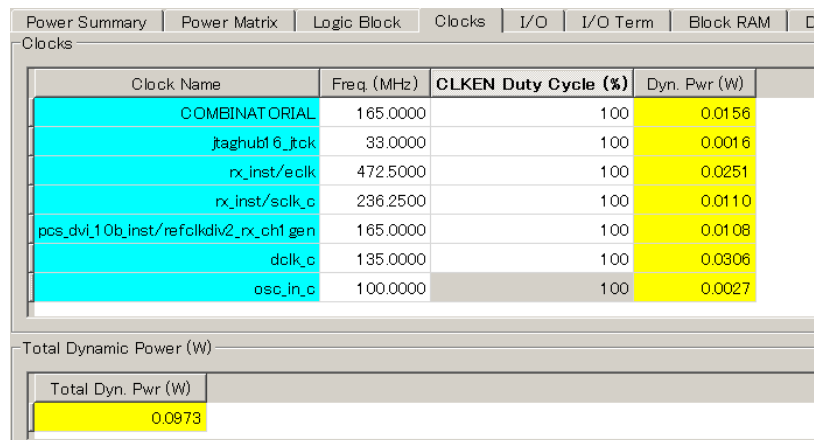
図 17-20. csv ファイルへのエクスポート通知



17.4.3 Clocks タブ

Clocks タブでは、クロック周波数の指定を行います。見積もり作業のフローとしては、最初にクロック周波数の設定をすることを推奨します。ロジックやI/Oなど、その他のタブでの作業にも共通に適用されるためです。

図 17-21. Clock タブの表示例



Lattice Diamond 日本語ユーザガイド

必要になる行数は、Estimation モードでの初期見積もりでは、ドメイン数ではなく周波数毎に切り分けることもあります。基本的にデザインに存在するクロックドメイン（周波数が異なるクロックシステム）の数に等しくなります。ネットリスト ncd を読み込んだ場合は、ツールが自動的に全てのドメインを認識して表示します。これらすべてに周波数を入力します。タイミングレポート twr を読み込んだ場合は、周波数は自動的にロードされます。

これに加えて“COMBINATORIAL”の行が必ずデフォルトで存在します。これは特定ドメインに属さない、またはドメイン間にまたがるために属するドメインを特定できない組み合わせ論理のリソースです。何らかの適切な周波数を入力します。

Clocks セクション

- Clock Name: クロック (=クロックドメイン) の名称
- Freq. (MHz) : クロック周波数
- CLKEN Duty Cycle (%) : クロックが連続(常時オン)でない場合の有効な時間率(デフォルトは 100%)

Total Dynamic Power セクション

- Dyn. Pwr (W) : 算出されたクロックネットのダイナミック電力
行の追加方法 (以下全てのリソースタブに共通の操作。図 17-21 参照)
新規に行を追加する場合、リストされている行の下で空白の領域を右クリックすると
“Add Row”
シンボルがポップアップされるので、それを左クリックすることで、新しい行が追加されます。

17.4.4 Logic Block タブ

Logic Block タブでは、クロックドメイン毎にロジックリソースの周波数と AF 値の設定を行います。

図 17-22. Logic Block タブの表示例

Clock Name	Freq. (MHz)	AF (%)	# Logic LUTs	# Dist. RAM	# Ripple Slices	# Registers	Dyn. Pwr (W)
COMBINATORIAL	165.0000	10.0000	383	0	11	0	0.0040
refclkp	0.0000	10.0000	0	0	0	0	0.0000
ltaghub1_6_itck	33.0000	10.0000	66	0	11	119	0.0003
rx_inst/clk	472.5000	10.0000	0	0	0	0	0.0000
rx_inst/sclk_c	236.2500	10.0000	21	0	0	314	0.0047
pcs_dvi_10b_inst/refclkdiv2_rx_ch1_gen	165.0000	10.0000	69	0	40	139	0.0019
dclk_c	135.0000	10.0000	371	0	51	457	0.0087
osc_in_c	100.0000	10.0000	6	0	9	48	0.0003

Total Dynamic Power (W)

Total Dyn. Pwr (W)	0.0200
--------------------	--------

表示 (必要になる) 行数は CLOCK タブと同様です。クロックが同名の場合で、かつ CLOCK タブで既に周波数値を入力している場合、ツールが自動的に連携して周波数値をロードします。(通常、クロック名が異なる行はありませんが、別名で編集することも可能です。)

シミュレーション結果の VCD ファイルを読み込む場合、AF 値が自動的にロードできます。

Logic セクション

- Clock Name: クロック (=クロックドメイン) の名称
- Freq. (MHz) : 動作クロック周波数
- AF (%) : 活性化率 (デフォルトは 10%)

- # Logic LUTs: ロジック LUT 数
- # Dist RAM Slices: 分散メモリとして用いられるスライス数
- # Ripple Slices: リプルモードとして用いられるスライス数
- # Registers: レジスタ数
- Dyn. Pwr (W) : 算出されたダイナミック電力

Total Dynamic Power (W) セクション

- Total Dynamic Power (W) : 算出されたロジック部のダイナミック電力の合計

17.4.5 I/O タブ

I/O タブでは I/O タイプ毎、I/O バンク毎、そして関係するクロック毎に行が分割され、それぞれにパラメータを入力します。I/O のトグル率の考え方は内部ロジック部で定義する活性化率 AF と同一です。

図 17-23. I/O タブの表示例

Logic タブと同様に、CLOCK タブで既に周波数値を入力していて、クロックが同名の場合、自動的にツールがリンクして値がロードされます (逆も同様)。

Inputs and Outputs セクション

- Clock Name: 当該入力または出力に関するクロック名
- Type: I/O タイプ。選択したバッファタイプによって “# I/P” と “# O/P”、および “# Bidi” の各セルは、入力可能な場合は黒字で、入力不可の場合は赤字で表示
I/O タイプにより出力ドライブ電流値 (“-8” など) が I/O タイプ名の後に付加されているものが出力、もしくは双方向バッファ。付加されていないものは入力バッファ。選択可能なタイプはデバイスファミリごとに異なる
- I/O Register: I/O レジスタ有無とタイプ (none, sdr, ddr, ddr2) を指定
- Freq. (MHz) : 動作周波数
- AF (%) : 活性化率
- # I/P: 入力ポートの本数
- # O/P: 出力ポートの本数
- Cload (pF) : 出力ポートの出力負荷
- Dyn. Pwr (W) : 算出されたダイナミック電力

Bidirectional I/Os セクション

- Input Clock Name: 当該入力に関するクロック名
- Input Freq. (MHz) : 入力ポートの動作周波数
- Input AF (%) : 入力ポートの活性化率
- # Bidi: 双方向ポートの本数
- Output Clock Name: 当該出力に関するクロック名
- Output Freq. (MHz) : 出力ポートの動作周波数
- Output AF (%) : 出力ポートの活性化率
- Duty Cycle (%) : I/O が入力として動作する時間率
- Bank: I/O バンク

Bank Voltage セクション

- 各 I/O バンクの公称電圧値

Total Dynamic Power セクション

- Total Dynamic Power: 算出された I/O 部のダイナミック電力の合計

17.4.6 I/O Term タブ

I/O の終端に係わる電力算出のためのパラメータ入力を行います。

図 17-24. I/O Term タブの表示例

Type	# I/P	# O/P	# Bidi	Duty Cycle (%)	Bank	Rth (Ohm)	Vth (V)	Dyn. Pwr (W)
LVC MOS25	9	0	0	0.000000	1	1.0E12	0	0.0000
LVC MOS25	1	0	0	0.000000	6	1.0E12	0	0.0000
LVC MOS25-12mA	0	1	4	25.000000	1	1.0E12	0	0.0000
LVC MOS25	1	0	0	0.000000	7	1.0E12	0	0.0000

Total Termination Power (W)	
Total Termination Pwr (W)	0.0000

Termination セクション

- Type: I/O タイプ。選択可能なタイプはデバイスファミリごとに異なる
- # I/P: I/O タブで入力された入力ポート数
- # O/P: I/O タブで入力された出力ポート数
- # Bidi: I/O タブで入力された双方向ポート数
- Duty Cycle (%) : I/O が入力として動作する時間率
- Rth (Ohm) : 出力ポートもしくは、双方向ポートの出力抵抗
- Vth (V) : 電圧閾値
- Dyn. Pwr (W) : 算出されたダイナミック終端電力

Total Termination Power (W) セクション

- Total Termination Pwr (W) : 算出された I/O 部の終端電力の合計

17.4.7 Block RAM タブ

ブロックメモリ (EBR) に係わる電力算出のためのパラメータ入力を行います。メモリタイプ毎にセクションが分かれています。EBR に対する AF の定義はロジック部等とやや異なるので、注意が必要です。本マニュアル末尾にある補足の詳細説明をご参照ください。

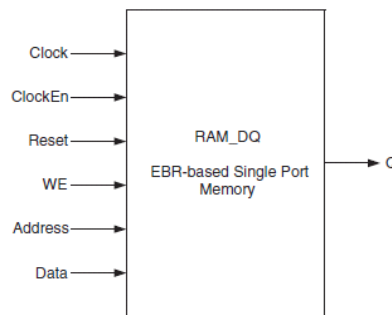
Single Port RAM セクション

- Clock Name: クロック名
- # EBR Blocks: 該当 EBR 数
- Freq. (MHz) : クロック周波数
- AF (%) : 活性化率
- Dyn. Pwr (W) : 算出されたダイナミック電力

図 17-25. Block RAM タブの表示例

Power Summary									
Block RAM									
Single Port RAM									
Clock Name	# EBR Blocks	Freq. (MHz)	AF (%)	Dyn. Pwr (W)					
clk_1	0	125.0000	10.0000	0.0000					
Dual Port RAM									
Rd Clock Name	RdCLK Freq. (MHz)	Rd AF (%)	# EBR Blocks	Wr Clock Name	WrCLK Freq. (MHz)	Wr AF (%)	Dyn. Pwr (W)		
clk_2	156.2500	10.0000	10	clk_3	156.2500	10.0000	0.0053		
True Dual Port RAM									
Clock A Name	CLK A Freq. (MHz)	CLK A AF (%)	# EBR Blocks	Clock B Name	CLK B Freq. (MHz)	CLK B AF (%)	Dyn. Pwr (W)		
clk_4	66.0000	10.0000	6	clk_5	66.0000	10.0000	0.0010		
Total Dynamic Power (W)									
Total Dyn. Pwr (W)							0.0063		

図 17-26. Single Port RAM マクロ



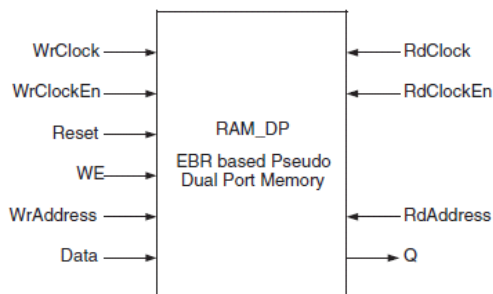
Dual Port RAM セクション (疑似デュアルポート)

- Rd Clock Name: リードクロック名
- Rd Clk Freq. (MHz) : リードクロック周波数
- Rd AF (%) : リードアクセスの活性化率
- # EBR Blocks: 該当 EBR 数
- Wr Clock Name: ライトクロック名
- Wr Clk Freq. (MHz) : ライトクロック周波数

Lattice Diamond 日本語ユーザガイド

- Wr AF (%) : ライトアクセスの活性化率
- Dyn. Pwr (W) : 算出されたダイナミック電力

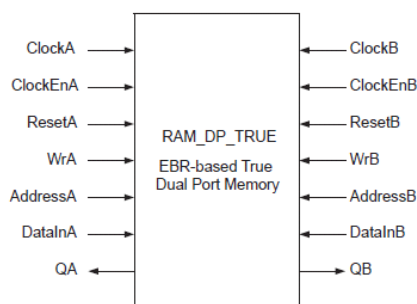
図 17-27. Pseudo Dual Port RAM マクロ



True Dual Port RAM セクション (真のデュアルポート)

- Clock A Name: A ポートのクロック名
- CLK A Freq. (MHz) :A ポートのクロック周波数
- CLK A Rd AF (%) :A ポートのリードアクセスの活性化率
- CLK A Wr AF (%) :A ポートのライトアクセスの活性化率
- # EBR Blocks: 該当 EBR 数
- Clock B Name: B ポートのクロック名
- CLK B Freq. (MHz) :B ポートのクロック周波数
- CLK B Rd AF (%) :B ポートのリードアクセスの活性化率
- CLK B Wr AF (%) :B ポートのライトアクセスの活性化率
- Dyn. Pwr (W) : 算出されたダイナミック電力

図 17-28. True Dual Port RAM マクロ



Total Dynamic Pwr (W) セクション

- Total Dynamic Power:算出された EBR メモリのダイナミック電力の合計

17.4.8 DSP タブ

演算マクロ sysDSP に係わる電力算出のためのパラメータ入力を行います。マクロの構成モードごとに別セクションで表示されます。

図 17-29. DSP タブの表示例

Power Summary	Logic Block	Clocks	I/O	I/O Term	Block RAM
M9X9					
Clock Name	Freq. (MHz)	AF (%)	# M9X9	Dyn. Pwr (W)	
clk_c	0.0000	10.0000	1	0.0000	
M18X18					
Clock Name	Freq. (MHz)	AF (%)	# M18X18	Dyn. Pwr (W)	
clk_6	0.0000	10.0000	0	0.0000	
ALU54					
Clock Name	Freq. (MHz)	AF (%)	# ALU54	Dyn. Pwr (W)	
clk_7	0.0000	10.0000	0	0.0000	
Total Dynamic Power (W)					
Total Dyn. Pwr (W)				0.0000	

M9X9 / M18X18 / ALU54 セクション

- Clock Name: クロック名
- Freq. (MHz) : クロック周波数
- AF (%) : 活性化率
- Dyn. Pwr (W) : 算出されたダイナミック電力

Total Dynamic Power (W) セクション

- Total Dynamic Power: 算出された DSP 部のダイナミック電力の合計

17.4.9 PLL, DLL, DQSDLL 各タブ

PLL / DLL / DQSDLL に係わる電力算出のためのパラメータ入力を行います。

図 17-30. PLL タブの表示例

Power Summary	Logic Block	Clocks	I/O	I/O Term	Block RAM	DSP	PLL	DLL	DQSDLL
PLL									
Output Clock Name	Input Freq. (MHz)	N	V	M	# PLL	Dyn. Pwr (W)			
clk_1	0.0000	0	0	0	0	0.0000			
Total Dynamic Power (W)									
Total Dyn. Pwr (W)						0.0000			

PLL / DLL / DQSDLL セクション

PLL、DLL、または DQSDLL のリソースごとに入力します。

- Clock Name: 入力 (リファレンス) クロック名
- Freq. (MHz) : 入力クロック周波数
- PLL/DLL/DQSDLL: 該当する PLL/DLL/DQSDLL の数
- Dyn. Pwr (W) : 算出されたダイナミック電力

図 17-31. DLL タブの例

Power Summary			
DLL			
Clock Name	Freq. (MHz)	# DLL	Dyn. Pwr (W)
clk_2	0.0000	0	0.0000

Total Dynamic Power (W)	
Total Dyn. Pwr (W)	0.0000

図 17-32. DQSDLL タブの表示例

Power Summary			
DQSDLL			
Clock Name	Freq. (MHz)	# DQSDLL	Dyn. Pwr (W)
clk_3	0.0000	0	0.0000

Total Dynamic Power (W)	
Total Dyn. Pwr (W)	0.0000

Total Dynamic Power (W) セクション

- Total Dynamic Power (W) : 算出された PLL/DLL/DQSDLL 部のダイナミック電力の合計

17.4.10 SERDES タブ

SERDES タブは、ターゲットデバイスとして SERDES 搭載のファミリを選択した場合に現れ、PCS/SERDES に係わる電力算出のためのパラメータ入力を行います。

図 17-33. SERDES タブの表示例

Power Summary				
PCS				
Clock Name	Freq. (MHz)	# Channels	Mode	Dyn. Pwr (W)
clk_3	0.0000	0	G8B10B	0.0000

Total Dynamic Power (W)	
Total Dyn. Pwr (W)	0.0000

PCS セクション

- Clock Name: SERDES のリファレンスクロック名
- Freq. (MHz) : SERDES のリファレンスクロック周波数
- #Channels: 使用する SERDES のチャンネル数
- Mode: 使用する SERDES のモード
- Dyn. Pwr (W) : 算出されたダイナミック電力

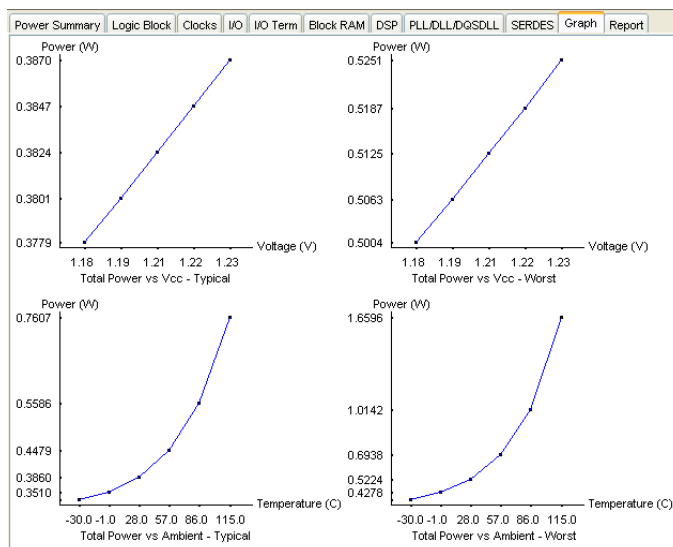
Total Dynamic Power (W) セクション

- Total Dynamic Power: 算出された SERDES 部のダイナミック電力の合計

17.4.11 Graph タブ

入力されたデザイン情報から消費電力を計算し、グラフで表示します。**17.3.2.3 項**で記述したように、グラフ設定によっては表示までの処理時間が非常に長くなるので留意が必要です。

図 17-34. Graph タブの表示例



17.4.12 Report タブ

それまでに設定したパラメータに基づいて算出された結果が詳細にレポートされます。右上のボタン“View HTML Report”をクリックすると、ブラウザが起動しレポート表示されます。

図 17-35. Reports タブの表示例

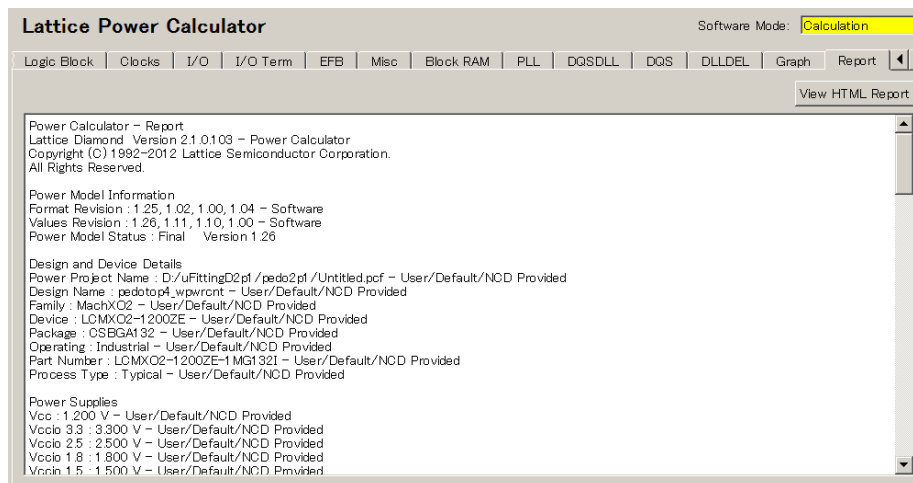


図 17-36. HTML フォーマットのレポート例

<p>Power Calculator - Report</p> <p>Table of Contents</p> <p>Power Model Information</p> <p>Design and Device Details</p> <p>Power Supplies</p> <p>Power Summary</p> <p>ICC Summary</p> <p>IO Bank Summary</p> <p>Peak Startup</p> <p>Thermal Summary</p> <p>Detailed Power Report</p> <ul style="list-style-type: none"> - Power Model Information - Design and Device Details - Power Supplies - Power Summary - ICC Summary - Thermal Summary - Utilization Details <li style="padding-left: 20px;">* Logic <li style="padding-left: 20px;">* Clocks <li style="padding-left: 20px;">* I/O <li style="padding-left: 20px;">* Block RAM <li style="padding-left: 20px;">* PLL <li style="padding-left: 20px;">* DQS DLL <li style="padding-left: 20px;">* EFB <li style="padding-left: 20px;">* DQS <li style="padding-left: 20px;">* DLL DEL <li style="padding-left: 20px;">* Miscellaneous 	<p>Power Calculator - Report</p> <p>Lattice Diamond Version 2.1.0.103 - Power Calculator</p> <p>Copyright (C) 1992-2012 Lattice Semiconductor Corporation. All Rights Reserved.</p> <p>Power Model Information</p> <table border="1"> <tr> <td>Power Model Status</td> <td>Final</td> </tr> <tr> <td>Version</td> <td>1.26</td> </tr> </table> <p>Design and Device Details</p> <table border="1"> <tr> <td>Power Project Name</td> <td>D:/uFittingD2p1/pedo2p1/Untitled.pcf</td> <td>User/Default/NCD Provided</td> </tr> <tr> <td>Design Name</td> <td>pedotop4_wpwrnt</td> <td>User/Default/NCD Provided</td> </tr> <tr> <td>Family</td> <td>MachXO2</td> <td>User/Default/NCD Provided</td> </tr> <tr> <td>Device</td> <td>LCMXO2-1200ZE</td> <td>User/Default/NCD Provided</td> </tr> <tr> <td>Package</td> <td>CSBGA132</td> <td>User/Default/NCD Provided</td> </tr> <tr> <td>Operating</td> <td>Industrial</td> <td>User/Default/NCD Provided</td> </tr> <tr> <td>Part Number</td> <td>LCMXO2-1200ZE-1MG132I</td> <td>User/Default/NCD Provided</td> </tr> <tr> <td>Process Type</td> <td>Typical</td> <td>User/Default/NCD Provided</td> </tr> </table> <p>Power Supplies</p> <table border="1"> <tr> <td>Vcc</td> <td>1.200</td> <td>User/Default/NCD Provided</td> </tr> <tr> <td>Vccio 3.3</td> <td>3.300</td> <td>User/Default/NCD Provided</td> </tr> <tr> <td>Vccio 2.5</td> <td>2.500</td> <td>User/Default/NCD Provided</td> </tr> <tr> <td>Vccio 1.8</td> <td>1.800</td> <td>User/Default/NCD Provided</td> </tr> <tr> <td>Vccio 1.5</td> <td>1.500</td> <td>User/Default/NCD Provided</td> </tr> <tr> <td>Vccio 1.2</td> <td>1.200</td> <td>User/Default/NCD Provided</td> </tr> </table>	Power Model Status	Final	Version	1.26	Power Project Name	D:/uFittingD2p1/pedo2p1/Untitled.pcf	User/Default/NCD Provided	Design Name	pedotop4_wpwrnt	User/Default/NCD Provided	Family	MachXO2	User/Default/NCD Provided	Device	LCMXO2-1200ZE	User/Default/NCD Provided	Package	CSBGA132	User/Default/NCD Provided	Operating	Industrial	User/Default/NCD Provided	Part Number	LCMXO2-1200ZE-1MG132I	User/Default/NCD Provided	Process Type	Typical	User/Default/NCD Provided	Vcc	1.200	User/Default/NCD Provided	Vccio 3.3	3.300	User/Default/NCD Provided	Vccio 2.5	2.500	User/Default/NCD Provided	Vccio 1.8	1.800	User/Default/NCD Provided	Vccio 1.5	1.500	User/Default/NCD Provided	Vccio 1.2	1.200	User/Default/NCD Provided
Power Model Status	Final																																														
Version	1.26																																														
Power Project Name	D:/uFittingD2p1/pedo2p1/Untitled.pcf	User/Default/NCD Provided																																													
Design Name	pedotop4_wpwrnt	User/Default/NCD Provided																																													
Family	MachXO2	User/Default/NCD Provided																																													
Device	LCMXO2-1200ZE	User/Default/NCD Provided																																													
Package	CSBGA132	User/Default/NCD Provided																																													
Operating	Industrial	User/Default/NCD Provided																																													
Part Number	LCMXO2-1200ZE-1MG132I	User/Default/NCD Provided																																													
Process Type	Typical	User/Default/NCD Provided																																													
Vcc	1.200	User/Default/NCD Provided																																													
Vccio 3.3	3.300	User/Default/NCD Provided																																													
Vccio 2.5	2.500	User/Default/NCD Provided																																													
Vccio 1.8	1.800	User/Default/NCD Provided																																													
Vccio 1.5	1.500	User/Default/NCD Provided																																													
Vccio 1.2	1.200	User/Default/NCD Provided																																													

17.5 補 足

17.5.1 Activity Factor の考え方

AF (Activity Factor, 活性化率) の考え方

動作クロックの有効エッジに対して、以下の定義です。

毎クロックで論理レベルが反転するノードの AF は 100%

2クロックに一度、論理レベルが反転するノードの AF は 50%

AF は内部ロジック (PFU・スライス) や配線リソース、I/O などに適用されます。

一般的に妥当な値としては、ランダムロジックやコントロールプレーンでは 10% ~ 15% 以下、データパス系は 15% ~ 25% 程度 (多ビット幅データの場合は平均するとこれ以下) です。

EBR (組込みブロックメモリ) の Activity Factor の考え方 (図 17-37 参照)

AF の値は有効なリード / ライトクロックに依存し、アドレスやデータ、WE の変化ならびにトグル率にはよりません。

クロックイネーブル CE でクロックをマスクする場合、その時間割合の分 AF から減らします。

シングルポート、デュアルポートいずれも同じです。

17.5.2 VCD ファイルの作成方法

ここでは、ALDEC 社の Active-HDL を使用して、VCD (Value Change Dump) ファイルを作成する方法を示します。

VCD ファイルフォーマットは、IEEE 1364 で定義され、主に Verilog デザインで使用され、Verilog ソースコード上で VCD システムタスクにより制御されます。Active-HDL では、Verilog 環境でのシステムタスクの使用の他に、これらのシステムタスクと等価のコマンドを提供し、VHDL デザインをサポートしています。Active-HDL での "VCD" コマンドは VHDL, Verilog, 混在デザインで使用可能です。

以下に VCD を生成するためのコマンド例を示します。

例：VCD を生成するためのコマンド

Generate VCD file

vcd file output.vcd : VCD 出力ファイル名を指定

vcd add -r /top_testbench/top/* : VCD の生成

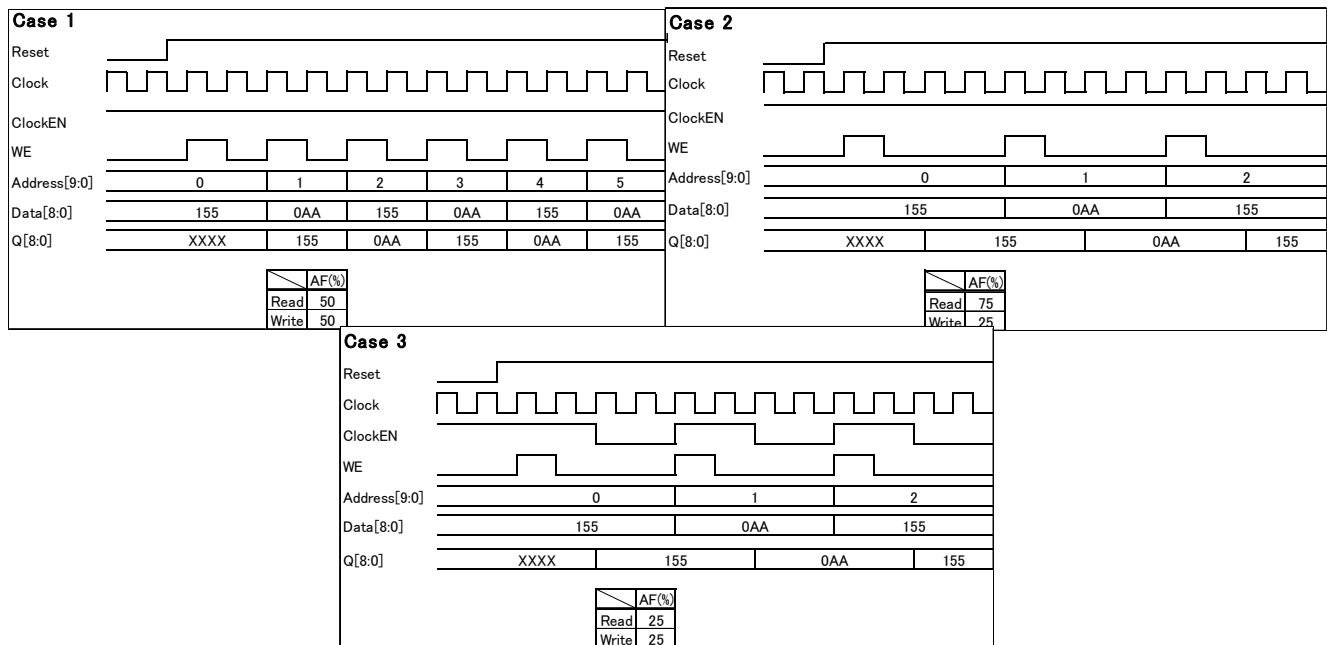
-r は、指定したモジュールからのすべての下階層をダンプ

/top_testbench/top/* は、ダンプするモジュールの指定

コマンドの詳細については、Active-HDL のオンラインヘルプをご参照下さい。尚、ModelSim についても、同じコマンドで VCD を生成することが可能です。

※DIAMOND 無償版で動作する Active-HDL Lattice Web Edition では、VCD のダンプをサポートしておりません。

図 17-37. EBR の AF の考え方



<注意>

VCD ファイルの作成において、シミュレーション実行時に読み込まれるネットリストの内部ノードをフルにダンプしますので、そのファイルサイズはデザインの規模にもよりますが、膨大になります。また、Power Calculator では、読み込まれた VCD のすべての期間を平均し、各ノードの平均の活性化率を算出します。よって、ユーザは適切な期間のシミュレーション結果をその出力されるファイルサイズに留意して、ダンプする必要があります。例えば、スタートアップ時などの期間を含むシミュレーション結果はワーストケースの消費電力の計算を求める際には適切とはいえません。このような場合、実使用にできるだけ即したシミュレーション結果を用いることをお勧めします。尚、VCD ファイルの作成では、ダンプする期間を指定することも可能です。詳しくは、各シミュレータのマニュアルなどをご参照下さい。

17.6 改訂履歴

Ver.	Date	page	内 容
3.3	Mar. 2015	--	17 章に変更 (3.1 から内容の変更はなし)

--- **