

# Technical Note

**ELSENA**

## CPLD/FPGA モジュール設計の勧め

---

文書管理番号: ELS5005\_S000\_10

2006年3月

株式会社エルセナ

## CPLD/FPGA モジュール設計の勧め

---

---

### 目次

1 はじめに.....	3
2 モジュール設計.....	3
2-1 モジュール化デザイン .....	5
2-2 階層化デザイン.....	5
3 おわりに.....	5
改版履歴.....	6

## 1 はじめに

ミリオン・ゲート時代の CPLD/FPGA は、最早一人の開発者だけで設計できません。数人から数十人のプロジェクト・チームで開発をするのも珍しくありません。また、評価にも膨大な時間と人員が必要となってきました。

そこで、この資料では、設計効率や評価効率を上げ、かつ、高い性能をも得られる設計手法について説明します。ここに掲げる手法を採用して設計することにより、設計の後工程で有るコンパイル時にも作業をしやすく、かつ、高いパフォーマンスを得るための作業をもやり易くします。また、標準仕様と顧客対応仕様を分けて設計できますので、製品の標準化を進めることもできます。さらには、製品の市場投入後であっても、保守性を向上すると共に、機能ブロックの差し替えにより機能・性能を容易に向上させることができますので、市場競争力を増し、製品の寿命を伸ばすこともできます。是非、活用してください。

## 2 モジュール設計

私達が普段さりげなく使っているパーソナル・コンピュータ(PC)は、複数の構成要素から成り立っています。例えば、ノート PC は、次のような主要要素から構成されています。

- 1) CPU 基板(MPU、メモリ、各種インタフェース)
- 2) HDD(記憶媒体、ピックアップ、電子回路基板、電源部、筐体)
- 3) 表示部(LCD、バック・ライト、電源部)
- 4) キーボード(キーボード、ポインティング・デバイス)
- 5) バッテリ
- 6) 筐体

また、CPU 基板は、基板+MPU+主記憶部(メイン・メモリ)+各種 IO インタフェースから構成されています。さらに、主記憶部は、現在主流の DIMM であれば、基板+メモリ・チップ+パス・コンから構成されています。このように、ある機能は、色々な基本要素の組み合わせで構成されています。さらにその機能は、他の機能と組み合わせられて上位の機能を実現するための一員として役割を果たしています。

ここに示される各構成要素を1つのプリント基板上に全て搭載して構成することもできます。その場合は、使用する部品点数の削減や糊付け部分の最小化等ができ、最も効率が良く、軽量で安価に作るができます。但し、このような場合は、平面積が増え取り扱い難くなると共に、修理交換等を行う場合は、故障部分の交換だけで済まずに非経済的になることがあります。そこで、一般的には、機能ブロック毎に分割構成し、それを組み合わせて全体を構成します。このような機能毎に構成して置くと、万が一の故障時にも構成要素毎に部分的な交換修理を可能としてくれますし、構成ブロック毎に機能拡張を行うこともできます。その最も良い例は、皆さんご存知のように、PC の HDD やメモリの容量は容易に拡張できるようになっています。このように基本要素毎に分割構成することで、多少の犠牲(遊び・無駄)を払いながらも全体最適化を行うことができます。

この構成要素毎に分割・整理することをモジュール化といいます。また、それらのモジュールを使ってさらに大きな構成をつくることを階層化といいます。ちょうどトーナメント表や会社の組織図のように全てが階層化されてある態をなすような格好です。

大規模 PLD の設計の場合も全く同じで、基本機能毎に分割設計することで、汎用性や保守性のメリットを享受することができます。従って、CPLD/FPGA の設計も同様の手法で組み立てられることをお勧めします。これらの設計手法を採用することにより、設計や評価段階では、次の各種のメリットを提供してくれます。

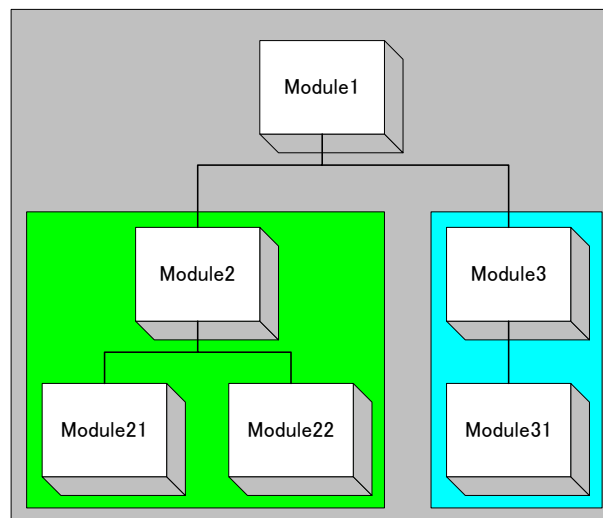
- 1) 並行開発(分割設計、分割コンパイル、分割評価)を促進
- 2) LogicLock 機能の採用を促進
- 3) インクリメンタル・コンパイルの効果を最大化
- 4) パフォーマンス改善を促進
- 5) IP利用の促進
- 6) 社内標準回路(IP)化の促進
- 7) 保守性の促進

また、システム全体では、次のメリットを提供してくれます。

- 8) 標準仕様と顧客向け仕様との分割化の促進
- 9) モジュール毎の性能向上・機能拡張を促進 → 市場における製品寿命の延長

図 1 にモジュール化された各機能を階層化した例を示します。

図 1. 階層化モジュール



一般的なシステムは、図 1 のように階層化されて構成されています。あるモジュールは、モジュール 1 か

ら構成されています。また、モジュール 1 はモジュール 2 と 3 から、モジュール 2 はモジュール 21 と 22 から、モジュール 3 はモジュール 31 から構成されています。と言ったように、各階層モジュールは、ビルディング・ブロック方式で積み上げられています。

### 2-1 モジュール化デザイン

モジュール化をする場合の基本単位は、次のことを考慮してください。

- 1) 構成要素が良く整理されて居ること。
- 2) 構成要素同士が強く結びついていること。(相互の関連性が強いこと。)
- 3) 無理が無く簡潔なこと。
- 4) 評価がし易いこと。

例えば、1つの機能は、入力機能モジュール、処理機能モジュール、出力機能モジュールと言った具合に、分割は分かり易く、かつ、モジュール相互に関連性が強いことが重要です。1つの基本モジュールの大きさに対する目安は、特に有りませんが、規模が小さいほど理解し易くなります。但し、余り細か過ぎると入出力(インタフェース)部の記述の割合が増しますので全体の機能表現に対する効率の悪化と判読性・視認性が劣化します。

### 2-2 階層化デザイン

程よく分割・構成されたモジュールは、他の関連性の強いモジュールと組み合わせられ、さらなる上位階層のモジュールを構成します。このように、順に上位階層を構成して行くことを階層化といいます。図 1 に示されるように、Module21 と Module22 は組み合わせられ、Module2 を構成します。このように、複数の相互に関連するモジュールを階層的に組み合わせることにより、大きな CPLD/FPGA を構築することが出来ます。そして、様々なメリットを享受することが出来ます。

## 3 おわりに

モジュール化設計を行うことにより、開発効率(設計期間や評価期間の短縮)や設計品質を向上できます。また、パフォーマンスの改善を容易に達成することができます。さらには、モジュール化により、プロジェクト・チームによる並行開発もできますので、大規模 CPLD/FPGA も容易に開発することができます。

**改版履歴**

Version	改定日	改定内容
1.0	2006年03月	・新規作成

**免責、及び、ご利用上の注意**

弊社より資料を入手されましたお客様におかれましては、下記の使用上の注意を一読いただいた上でご使用ください。

1. 本資料は非売品です。許可無く転売することや無断複製することを禁じます。
2. 本資料は予告なく変更することがあります。
3. 本資料の作成には万全を期していますが、万一ご不審な点や誤り、記載漏れなどお気づきの点がありましたら、弊社までご一報いただければ幸いです。
4. 本資料で取り扱っている回路、技術、プログラムに関して運用した結果の影響については、責任を負いかねますのであらかじめご了承ください。
5. 本資料は製品を利用する際の補助的なものとしてかかれたものです。製品をご使用になる場合は、英語版の資料もあわせてご利用ください。

**本社**

〒163-0928 東京都新宿区西新宿 2 丁目 3 番 1 号 新宿モリス 28F TEL 03-3345-6205 FAX 03-3345-6209

**松本営業所**

〒390-0815 長野県松本市深志 1-1-15 朝日生命松本深志ビル 1F TEL 0263-39-6134 FAX 0263-39-6135

**大阪営業所**

〒532-0003 大阪市淀川区宮原 3 丁目 4 番 30 号 ニッセイ新大阪ビル 17F TEL 06-6397-1090 FAX 06-6397-1091

**名古屋営業所**

〒450-0002 愛知県名古屋市中村区名駅 3 丁目 11 番 22 号 IT名駅ビル 4F TEL 052-566-2513 FAX 052-566-2514