

Nios II マルチコア構成時の 共有関数のリンク方法

ver.14



2015年5月 Rev.1

ELSENA,Inc.





Nios II マルチコア構成時の共有関数のリンク方法

<u>目次</u>

1.	はじめに	3
2.	適用条件	3
3.	概要	4
4.	セクション定義	5
5.	共有関数を使用する	6
改版	。履歴	8

1. <u>はじめに</u>

この資料は、複数の Nios[®] II を使用してマルチコア構成とした場合に、一つの関数を複数の CPU コア(Nios II) から参照する一つの手法を紹介します。プログラム・メモリの容量が足りず、関数を共有して使用したいときなどにご 活用ください。

2. <u>適用条件</u>

- 対応バージョン
- Quartus[®] II 開発ソフトウェア v14.1
- Nios II Software Build Tools (Nios II SBT) v14.1
- 検証ハードウェア
- Cyclone V E FPGA Development Board
 - · FPGA : Cyclone V 5CEFA7F31I7ES

3. 概要

下記のような手法を用いて、複数の CPU コアから 他のコアが持つ関数へのアクセスを行います。

- 複数のコアが共有しているメモリにセクションを切り、共有したい関数(func_1)を配置します。
- 別の func_1 を持っていない関数から、関数ポインタで func_1 を呼び出して使用します。

例として下記のような構成を想定します。

システム内に Nios II が 2 つのマルチコアの構成とします。cpu_0、cpu_1 がプログラム・メモリとして一つのメモリ を共有します。

cpu_1 のソース・コードにのみ共有関数(func_1)を記述します。cpu_0 のソース・コードの中には共有関数(func_1) はありませんので、cpu_1 の func_1 を参照して実行します。



4. セクション定義

cpu_1 のソフトウェア・プロジェクトのプログラム・メモリ内に任意のセクションを定義し、このセクションに共有関数 を配置します。

Nios II SBT にてプロジェクトを作成した際にリンカ・スクリプトが自動生成されますが、このリンカ・スクリプトをユーザが編集し使用することが可能です。

- BSP プロジェクト(bsp のプロジェクト)から BSP Editor を起動します。
 <プロジェクト名>_bsp を右クリックから Nios II ⇒ BSP Editor
 フォルダに generated.x ファイルが生成されます。こちらがプロジェクトのリンカ・スクリプトになります。
- ② Linker Script タブを開きます。
- ③ Linker Memory Regions の "Add" ボタンをクリックして、新しい Region を追加します。以下の例では、 commem_on_ssram という名前の Region を作成しています。Size を 4096 に Offset を 0x100000 に設定しています。この設定で、SSRAM の空き領域に 4096 バイトの共有メモリ領域が確保されました。サイズやオフ セットをどのように設定するかは、共有関数のサイズと使用する RAM 領域の空き領域がどのくらいあるかで 決定します。
- ④ 次に、Linker Section Mappings の "Add" ボタンをクリックしてに新しいセクション .sect_0 を生成します。
 Linker Region Name には、commem_on_ssram を選択します。

🖞 Nios II BSP Editor - settings.bsp									
File Edit Tools Help									
Main Software Packages Drivers Linker Script Enable File Generation Target BSP Directory									
Linker Section Mappings									
Linker Section Name 🔺	Linker F	Region Name	Memory Device Name		Add				
.bss	ext_ssram	e	xt_ssram		Remove				
.entry	reset	e	xt_flash		Restore Defaults				
.exceptions	ext_ssram	e	xt_ssram	1					
.heap	ext_ssram	e	xt_ssram						
.rodata	ext_ssram	e	xt_ssram						
.rwdata	ext_ssram	e	xt_ssram						
.sect_0	commem_on_ssram	e	xt_ssram						
.stack	ext_ssram	e	xt_ssram						
.text	ext ssram	le	xt ssram						
L									
Linker Memory Regions									
Linker Region Name	Address Range 🛛 🗸	Memory Device Name	Size (bytes)	Offset (bytes)	Add				
com_mem_1_2	0×09001000 - 0×09001FFF	com_mem_1_2	4096	0	Remove				
com_mem_0_1	0×09000000 - 0×09000FFF	com_mem_0_1	4096	0	Pectore Defaults				
commem_on_ssram	0x04100000 - 0x04100FFF	ext_ssram	4096	0×100000					
ext_ssram	0×04060020 - 0×040C001F	ext_ssram	393216	393248					
ext_ssram_BEFORE_EXCEPTION	0×04000000 - 0×0400001F	ext_ssram	32	0	Add Memory Device				
ext_flash	0×00460020 - 0×004BFFFF	ext_flash	393184	4587552	Remove Memory Device				
reset	0×00460000 - 0×0046001F	ext_flash	32	4587520	Memory Lisage				
ext flash BEFORE RESET	0×00000000 - 0×003FFFFF	ext flash	4194304	0	Homory Obdgorn				
					Memory Map				
Graved out entries are automatically created	t at generate time. They are n	ot editable or nersisted in th	BSP settings file						
	at generate ante, me, are n	ot callable of percicica in the	bor countge nie.						
Information Problems Processing									
Set setting property; altera vic driver.VIC 1	vec size destination to system I	h define							
Set setting property: alterally driver.VIC 1	.vec size description to The pum	her of hytes in each vector table	entry. Supported values are	16, 32, 64, 128, 256 and 5	12.				
Einisbed loading SOPC Builder system info file	" \ \nios2 system consinfo [rel:	ative to cettings file?"	ond () Sapportoa Talaos ar	, 10, 02, 01, 120, 200 and 0					
	all affaits of 177 440 and device	"auto according the j							
Added memory region commem_on_ssram w	vich orrset 66,157,440 Into device	e exc_ssram and length 4,096.							
Removed memory region "sect_U" with offset	1,048,5/6 into device "ext_ssrar	n and length 4,096.							
Changed mapped section ".sect_0" from mem	ory region "sect_0" to memory re	gion "commem_on_ssram".							
Changed memory region "commem_on_ssram" to slave "ext_ssram", offset "0x1000000", and length "4096"									
Changed memory region "commem_on_ssram" to slave "ext_ssram", offset "0x100000", and length "4096"									
					Generate Exit				

5. 共有関数を使用する

cpu_1 のプログラム内にある共有関数 func_1 を cpu_0 のソース上から使用します。

 cpu_1 のプログラム中(cpu_1.c)に下記のように __attribute___ 記述で、3章で指定したセクション(.sect_0)に func_1 を配置します。func_1 の関数本体も cpu_1 のプログラム中に記述します。

cpu_1	のプログラム
	🖻 cpu_1.c 🕺
	<pre>#include <stdio.h> #include <io.h> #include <io.h> #include <unistd.h> #include "system.h" @ // *********************************</unistd.h></io.h></io.h></stdio.h></pre>
func_1 本	<pre></pre>

- ※ 注) 共有する関数(例:func_1)内で printf 等の標準関数や HAL を使用している場合には、cpu_1 のプ ログラムのライブラリを使用しますので、それらの関数がスレッド・セーフかどうかを確認してご使用ください。
- ※ 共有関数自体を mutex 等のコアを使用し、それぞれの CPU からの共有関数へのアクセスを排他制御す ることもできます。

 cpu_0 のプログラム中で func_1 を使用します。cpu_0 のプログラムは func_1 の関数を持っていませんの で、cpu_1 のプログラム中の func_1 を参照して使用します。① で func_1 を .sect で指定したアドレスに配 置しましたので、このアドレスを関数ポインタとして宣言し使用します。

cpu_0 のプログラム	
💽 cpu_1.c 🔀 cpu_0.c 🔀	
<pre>#include <stdio.h> #include <io.h> #include <unistd.h> #include <unistd.h> #include "system.h"</unistd.h></unistd.h></io.h></stdio.h></pre>	
<pre> int main(void) { int (*func_p)(alt_u32 led_pio_base) func_p = (int(*)(alt_u32))0x0410000 </pre>	 ・ 関数ポインタ宣言 ・.sect_0 で指定したアドレスをポインタに入力 ・ ・ ・
printf("Hello from Nios II 0, start	all");
(*func_p)(LED_PIO_0_BASE);	
return 0;	*func_pを使って呼び出します
}	

<u> 改版履歴</u>

Revision	年月	概要
1	2015 年 5 月	初版

免責およびご利用上の注意

弊社より資料を入手されましたお客様におかれましては、下記の使用上の注意を一読いただいた上でご使用ください。

- 1. 本資料は非売品です。許可無く転売することや無断複製することを禁じます。
- 2. 本資料は予告なく変更することがあります。
- 本資料の作成には万全を期していますが、万一ご不明な点や誤り、記載漏れなどお気づきの点がありましたら、本資料を入手されました下記代理店までご一報いただければ幸いです。
 株式会社アルティマ ホームページ: http://www.altima.co.jp
 技術情報サイト EDISON: http://www.altima.jp/members/index.cfm
 株式会社エルセナ ホームページ: http://www.elsena.co.jp
 技術情報サイト ETS : http://www.elsena.co.jp/elspear/members/index.cfm
- 4. 本資料で取り扱っている回路、技術、プログラムに関して運用した結果の影響については、責任を負いかねますのであらかじめご了承ください。
- 5. 本資料は製品を利用する際の補助的な資料です。製品をご使用になる際は、各メーカ発行の英語版の資料もあわせてご利用ください。