

Quartus II はじめてガイド デバイス・プログラミング方法

ver.14

Quartus II はじめてガイド デバイス・プログラミング方法

目次

1. はじめに	3
2. プログラミング方法	4
3. Auto Detect 機能.....	12
4. ISP CLAMP 機能.....	15
4-1. IPS ファイルの作成.....	15
4-2. IPS ファイルの登録.....	16
改版履歴	17

1. はじめに

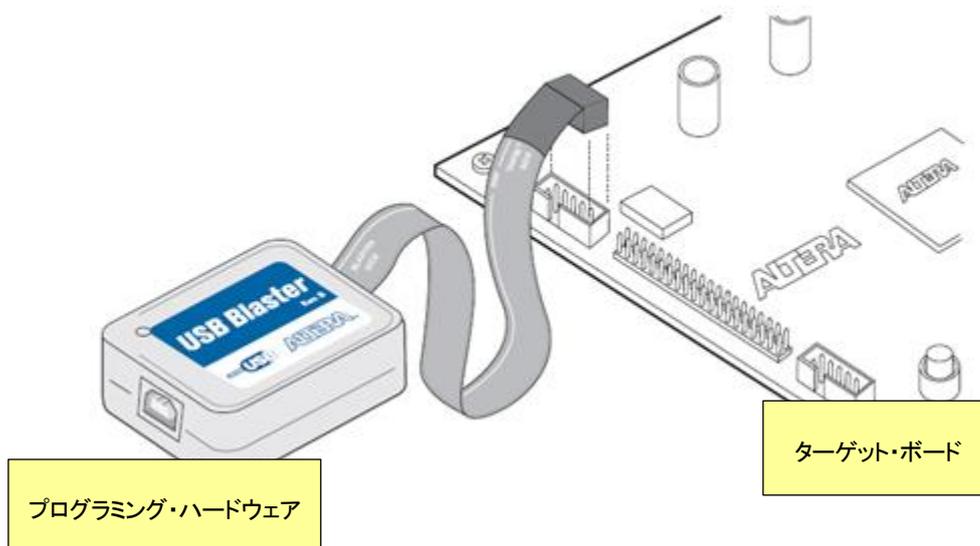
この資料は、Quartus[®] II の Programmer の操作方法を紹介しています。

Programmer を使用して、デバイスにプログラミング（デバイスへの書き込み）を行います。アルテラのデバイスへデータを書き込むときには、プログラミング・ハードウェアを使用します。はじめて使用する場合は、各プログラミング・ハードウェアのドライバをインストールする必要があります。

※ ドライバのインストール方法は、本資料を入手された販売代理店の技術情報サイトにて、公開中の資料をご覧ください。

以下は、Quartus II でサポートされているアルテラ社製のダウンロード・ケーブルのラインナップです。

- ◆ ダウンロード・ケーブル タイプ
 - USB-Blaster[™] II (USB 通信タイプ)
 - ※ ドライバのインストールが必要です。
 - USB-Blaster[™] (USB 通信タイプ)
 - ※ ドライバのインストールが必要です。
 - EthernetBlaster (イーサネット RJ-45 タイプ)
- ◆ライタータイプ
 - PL-APU (USB 通信タイプ)
 - ※ ドライバのインストールが必要です。
 - ※ PL-APU は現在ご購入いただけません。

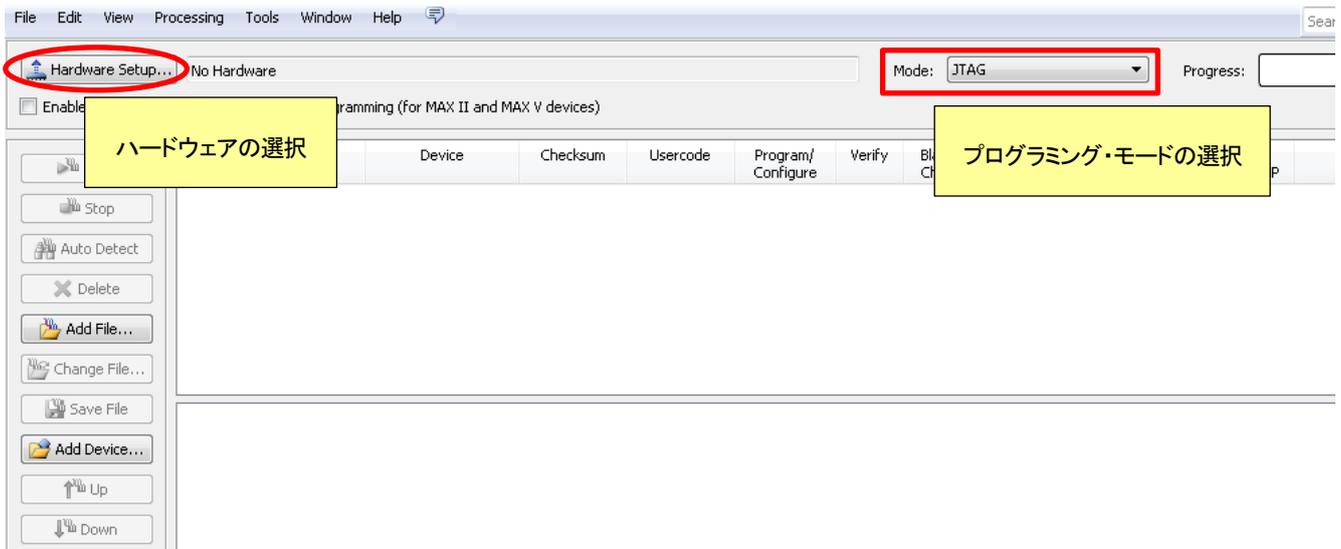


2. プログラミング方法

ここでは、プログラミングの基本操作を紹介します。

① Programmer の起動

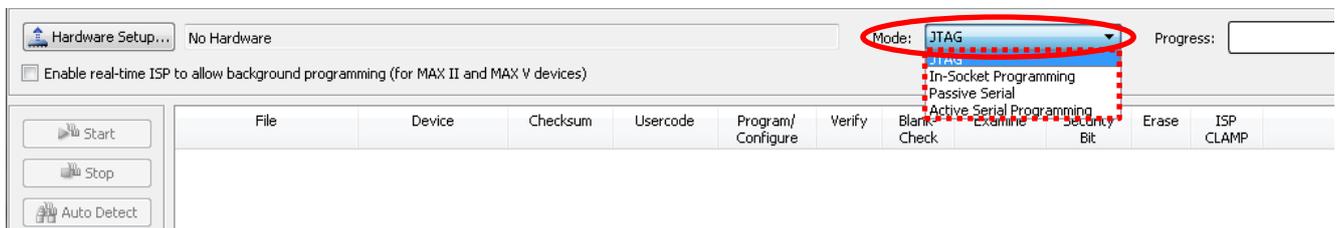
プログラミング・ハードウェアを接続し、Tools メニュー ⇒ Programmer または  ボタンをクリックします。



② プログラミング・モードの選択

Mode のプルダウン・リストより、デバイスへの書き込みを実行する手法を選択します。

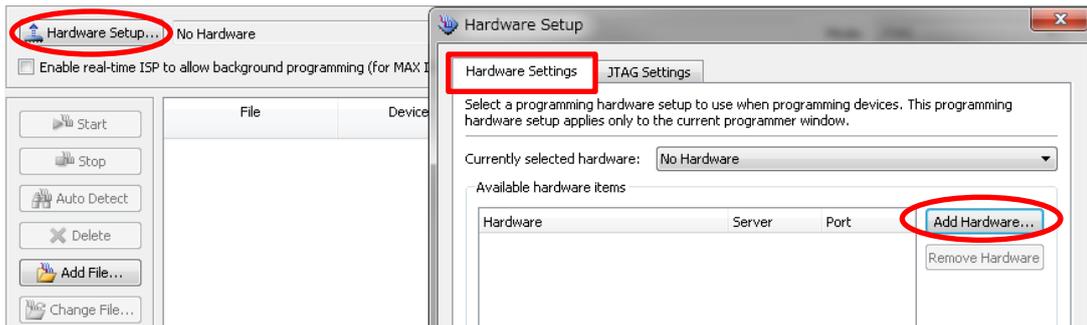
- ・ JTAG (JTAG ピンを使用)
- ・ In-Socket Programming (PL-APU を使用)
- ・ Passive Serial (コンフィギュレーション・ピンを使用)
- ・ Active Serial Programming (シリアル・コンフィギュレーション・デバイス (EPCS / EPCQ デバイスへの書き込み))



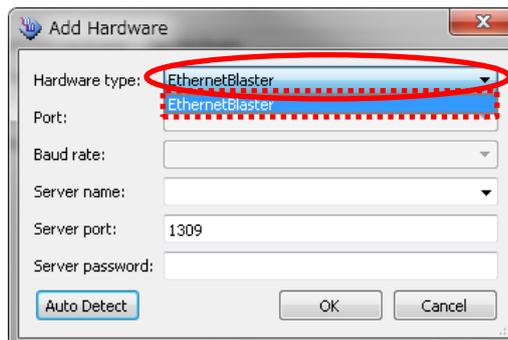
③ プログラミング・ハードウェアの設定

- 1) Hardware Setup ボタンをクリックします。
- 2) Hardware Setup ウィンドウの Hardware Settings タブを選択します。
- 3) Current selected hardware のプルダウン・リストから、使用するプログラミング・ハードウェアを選択します。
(④ へ進んでください。)

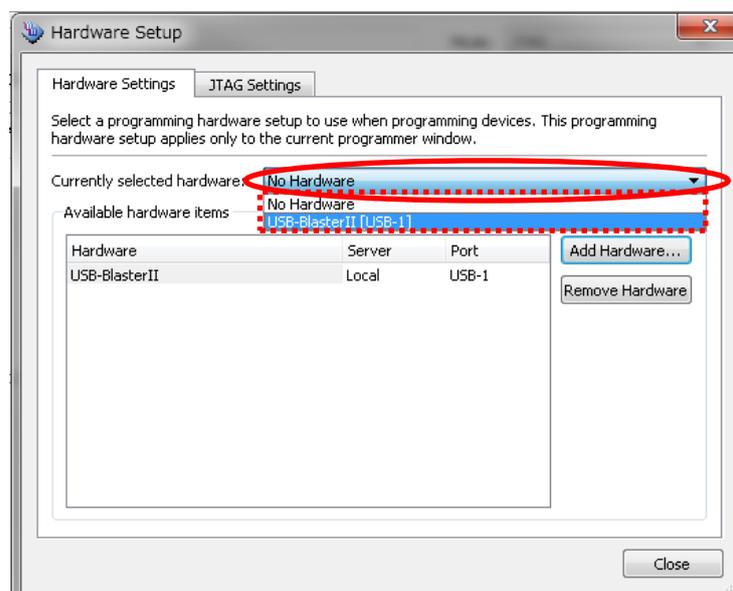
プルダウン・リストに使用するプログラミング・ハードウェアがない場合は、Add Hardware ボタンをクリックします。



- 4) Add Hardware ダイアログ・ボックスの Hardware Type から使用するプログラミング・ハードウェアを選択して、OK をクリックします。



- 5) Hardware Setup ウィンドウの Currently selected hardware から使用するプログラミング・ハードウェアを選択して、Close ボタンをクリックします。

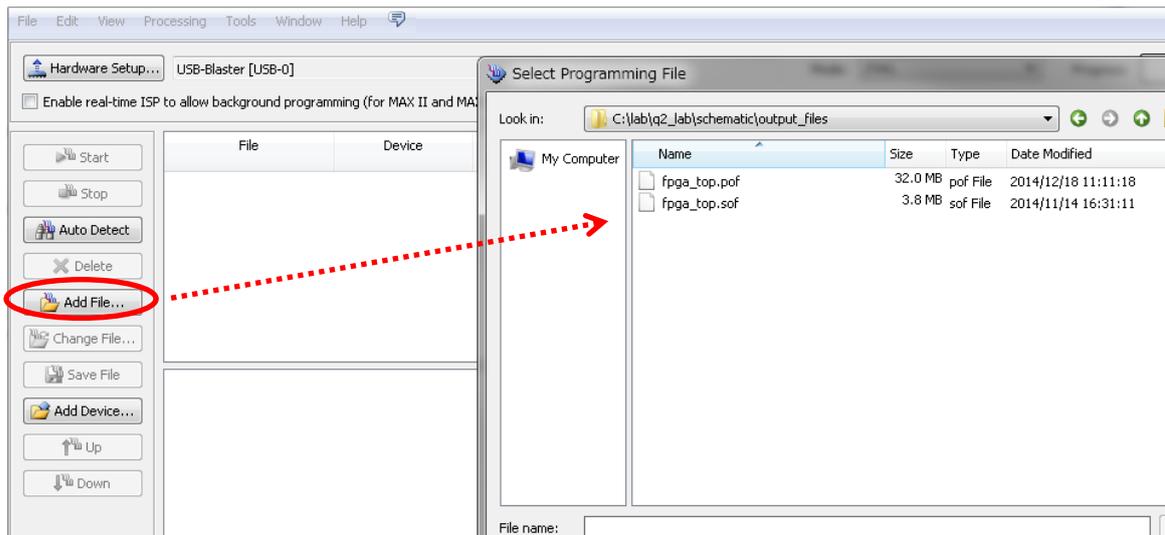


④ プログラミング・ファイルの選択

Add File ボタンをクリックして、デバイスへ書き込むプログラミング・ファイルを選択(追加)します。

JTAG モードで複数のファイルを登録する場合には、基板の接続順と Programmer でのファイルの登録順が一致するように、Up ボタンや Down ボタン(ウィンドウ左)にて調整してください。

ダウンロード・ケーブル用の 10 ピン・コネクタから見て一番はじめにデータが転送されるデバイス用のプログラミング・ファイルが、Programmer 上で一番上に来るように並び替えます。

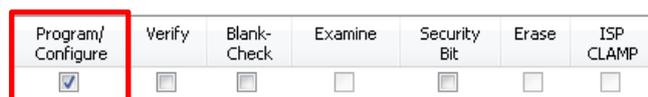


- ※ POF ファイル(*.pof) : MAX[®] シリーズやコンフィギュレーション・デバイス用のプログラミング・ファイル
- ※ SOF ファイル(*.sof) : Stratix[®] シリーズや Arria[®] シリーズ、Cyclone[®] シリーズなどの FPGA 用のプログラミング・ファイル
- ※ JIC ファイル(*.jic) : EPCS/EPCQ 用の JTAG プログラミング・ファイル

(JIC ファイルに関する情報は、本資料を入手された販売代理店の技術情報サイトにて公開中の資料『JTAG Indirect Configuration ユーザ・ガイド』をご覧ください。)

⑤ プログラミング・オプションの選択

実行したいオプションにチェックを入れます。デバイスに書き込むときは Program/Configure にチェックを入れてください。

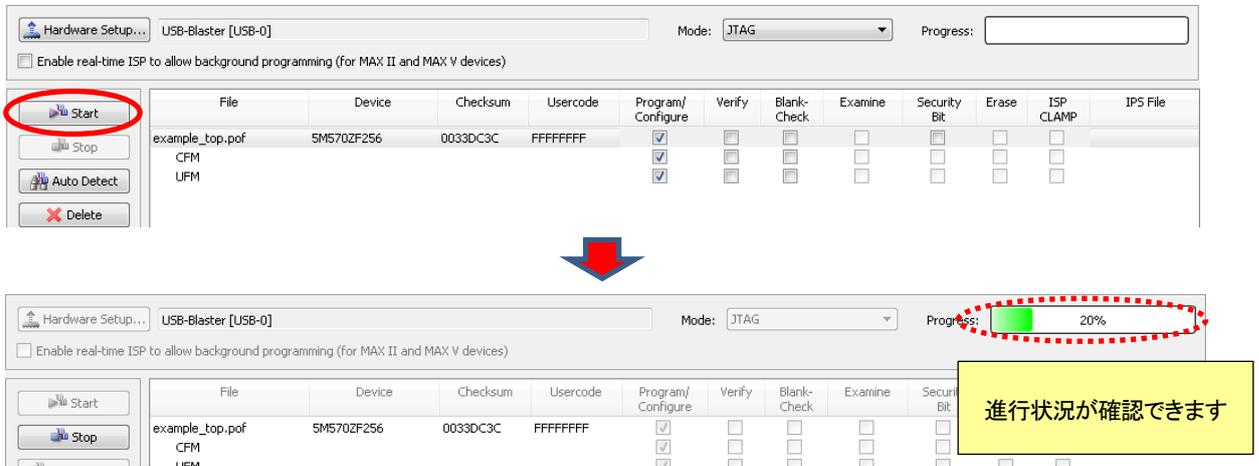


各プログラミング・オプションの内容は、以下の通りです。

- ◆ Program/Configure
デバイスへのプログラミング・データの書き込み(プログラミング)を行います。
- ◆ Verify
Programmer に登録されたプログラミング・データの内容とデバイスに書き込まれたプログラミング・データを比較して検証します。
- ◆ Blank-Check
デバイスの中身が空であること、つまり消去されていることを確認します。
- ◆ Examine
MAX シリーズのデバイスやコンフィギュレーション・デバイスに既書き込まれているプログラミング・データを吸い上げます。吸い上げたデータは、プログラミング・データとして保存することができます。
 - ※ Security Bit オプション(下記)を有効にして書き込んであるデータの場合、正しいデータを吸い出すことができません。
 - ※ Examine を実行しても、デバイス内のデータは消去されません。
 - ※ 吸い出したデータからデザイン・ファイルを吸い出すことはできません。
 - ※ Examine に関する情報は後述の【補足①】または本資料を入手された販売代理店の技術情報サイトにて公開中の資料『Quartus II – デバイスのプログラミング・データ抽出方法』をご参照ください。
- ◆ Security Bit
プログラミングしたデータを正常に Examine することができないプログラミング・ファイル(*.pof)を生成させるオプションです。デザイン情報の保護として使用できます。
- ◆ Erase
MAX シリーズのデバイスやコンフィギュレーション・デバイス内のデータを消去します。
- ◆ ISP CLAMP
IPS ファイル(*.isp)を活用して、プログラミング中の I/O ピンの状態を設定します。(MAX II デバイスと MAX V デバイスでサポート)

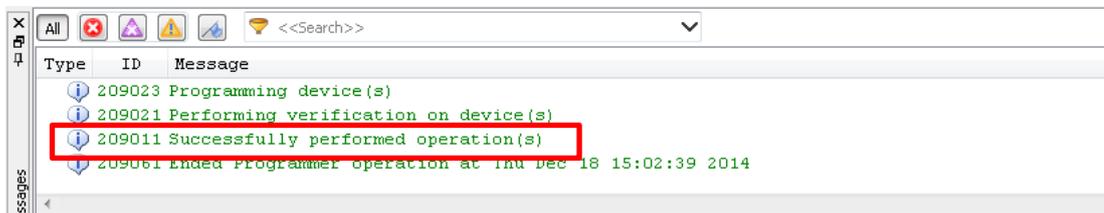
⑥ プログラミングの実行

基板に電源が供給されていることを確認して、データの書き込みをスタートさせます。Start ボタンをクリックすると、プログラミングが開始されます。



⑦ プログラミング完了

Progress が 100% になり、メッセージ・ウィンドウに「Successfully performed operation(s)」の表示が確認できたら、プログラミング完了です。



【補足① : Examine の実行方法】

※ プログラミング・データの抽出方法に関する詳細については、本資料を入手された販売代理店の技術情報サイトにて公開中の資料『Quartus II – デバイスのプログラミング・データ抽出方法』をご参照ください。

Examine を実行する方法として、以下の 2 つがあります。

- ・ デバイスに対して直接データを吸い出す方式
 - ・ FPGA デバイスの Parallel Flash Loader (PFL) または Serial Flash Loader (SFL) を活用して吸い出す方式
- 各方式における Examine の実行方法は、以下の通りです。

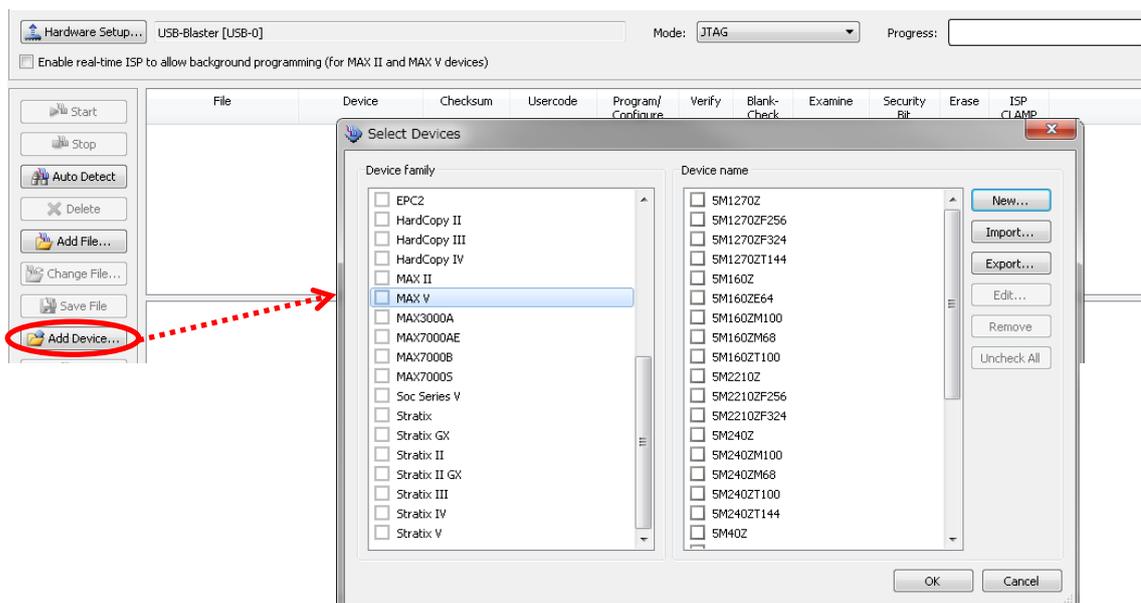
◆ デバイスに対して直接データを吸い出す方式

① プログラミング・ハードウェアの設定

Programmer を起動して、モードを選択した後に、プログラミング・ハードウェアの設定を行います。（“2. プログラミング方法”の操作 ①～③ を参照）

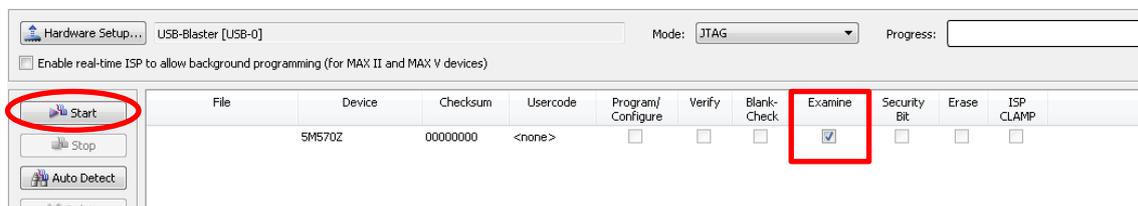
② デバイスを選択

Add Device ボタンをクリックして、Examine を行うデバイスを選択（追加）します。または、Auto Detect 機能を活用してデバイスを検出してください。（Auto Detect 機能については、“3. Auto Detect 機能”を参照）



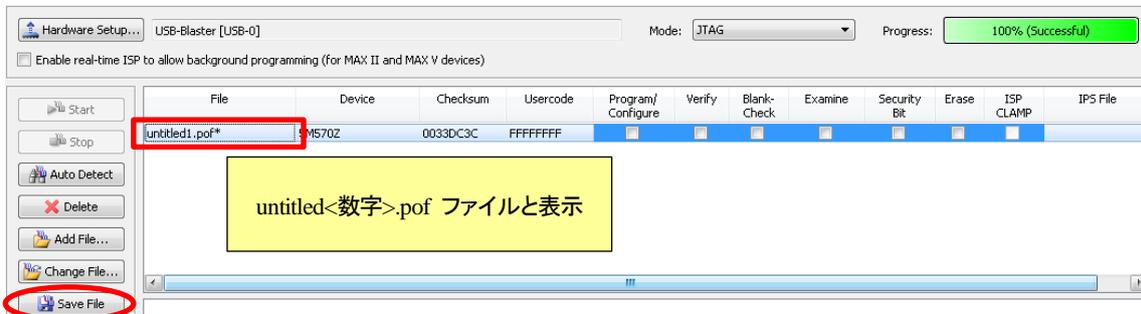
③ Examine の実行

Examine オプションにチェックを入れて、Start ボタンをクリックするとデータの吸い出しが開始されます。



④ ファイルの保存

Examine が完了すると吸い出したプログラミング・データは untitled<数字>.pof ファイルで表示されます。そのデータを Save File ボタンをクリックして保存します。



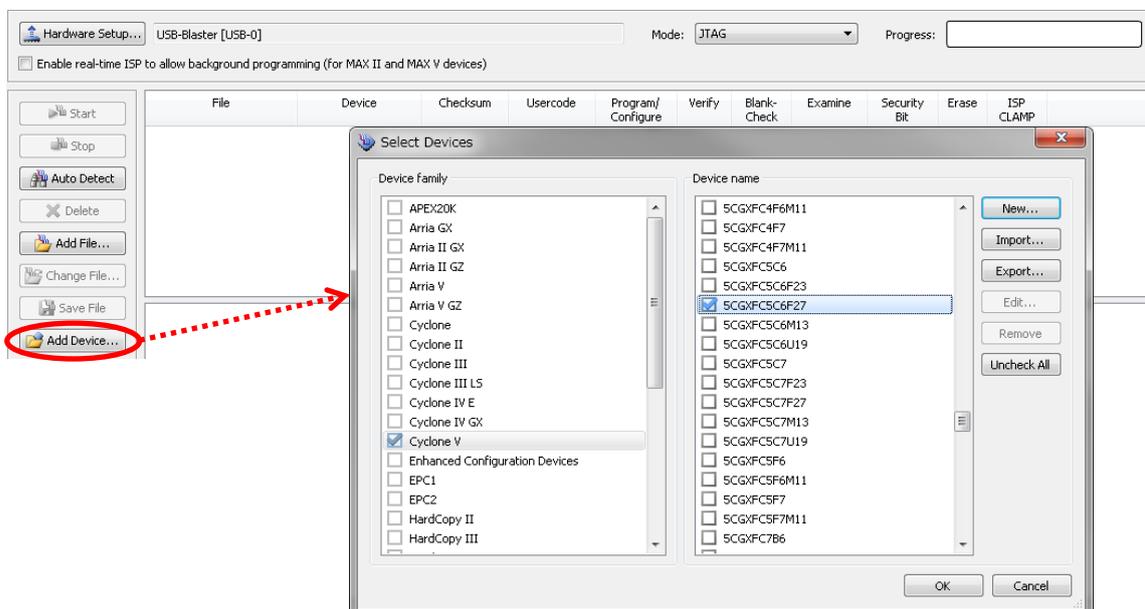
◆ FPGA デバイスの PFL または SFL を活用してデータを吸い出す方式

① プログラミング・ハードウェアの設定

Programmer を起動して、モードを選択した後に、プログラミング・ハードウェアの設定を行います。（“2. プログラミング方法”の操作 ①～③ を参照）なお、この方式のモードは JTAG です。

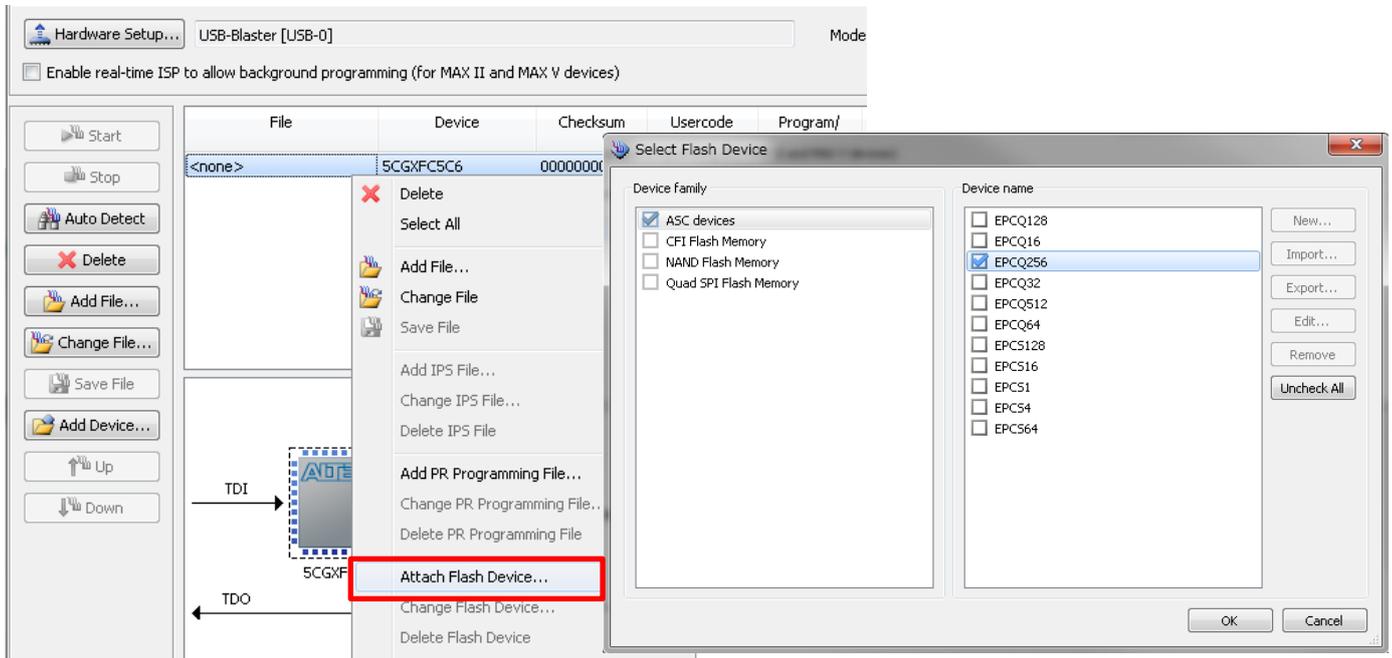
② デバイスの選択

Add Device ボタンをクリックして、Examine を行うデバイスに接続されている FPGA デバイスを選択(追加)します。または、Auto Detect 機能を活用してデバイスを検出してください。（Auto Detect 機能については、“3. Auto Detect 機能”を参照）



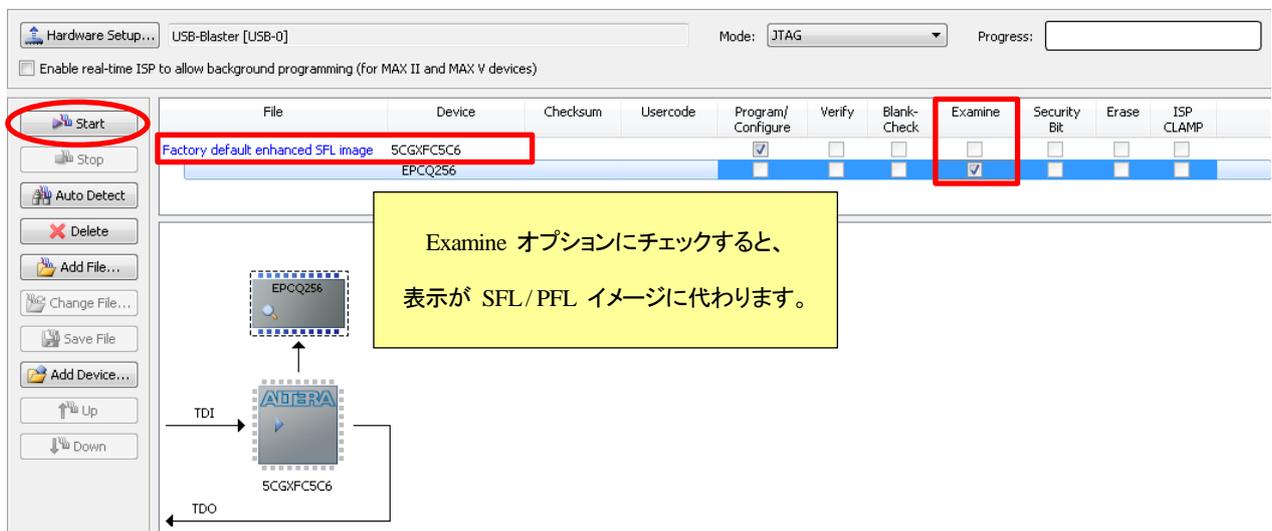
③ Flash デバイスの追加

上記②で選択した FPGA デバイスを右クリックで指定して、プルダウン・メニューから Attach Flash Device を選択します。一覧より該当するデバイスを選択してください。



④ Examine の実行

Examine 実行目的のデバイス用の Examine オプションにチェックします。Start ボタンをクリックすると、データの吸い出しが開始されます。



⑤ ファイルの保存

Examine が完了すると、吸い出したプログラミング・データは untitled<数字>.jic ファイルで表示されます。そのデータを Save File ボタンをクリックして保存します。

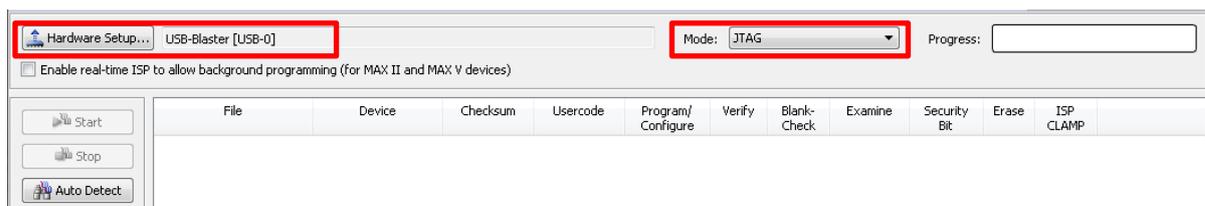
3. Auto Detect 機能

Auto Detect 機能とは、JTAG 接続を活用して基板上に接続されているアルテラ・デバイスの数やそのデバイス名、接続の順番を検出する機能です。

この機能を活用して、検出されたデバイスに応じたプログラミング・ファイルを設定してください。また、JTAG チェーンの TDI - TDO 間における接続不良がないかどうかを簡易的にチェックすることにも利用できます。

① プログラミング・ハードウェアの設定

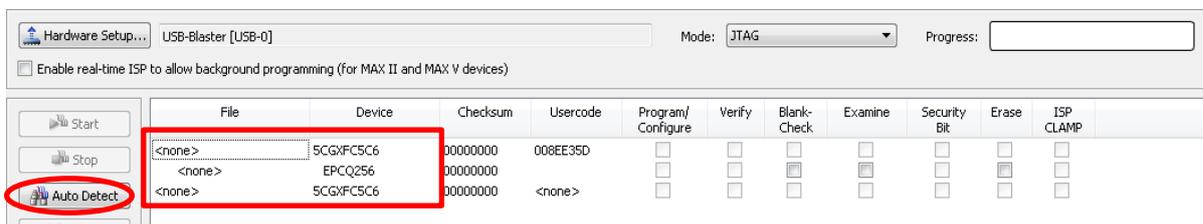
Programmer を起動して、モードを選択した後に、プログラミング・ハードウェアの設定を行います。（“2. プログラミング方法”を参照）



② Auto Detect の実行

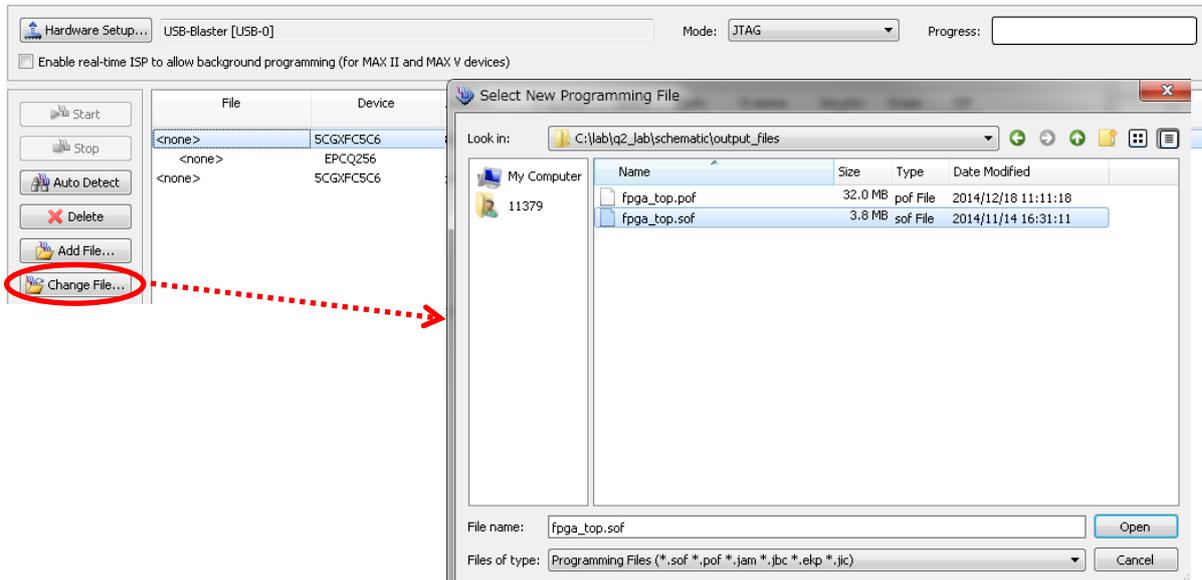
基板に電源が供給されていることを確認して、Auto Detect ボタンをクリックします。

基板上の接続情報が検出されます。プログラミング・ハードウェア用の 10 ピン・コネクタから見て 1 番手前のデバイス（つまり、10 ピン・コネクタの 9 番ピンの TDI が接続されているデバイス）が一番上に表示されます。



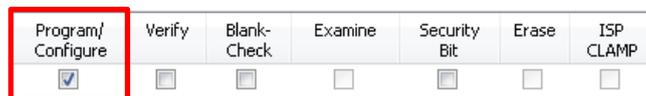
③ プログラミング・ファイルの選択(追加)

書き込みたいデバイスを選択して、Change File ボタンをクリックします。デバイスへ書き込むプログラミング・ファイルを選択(追加)します。



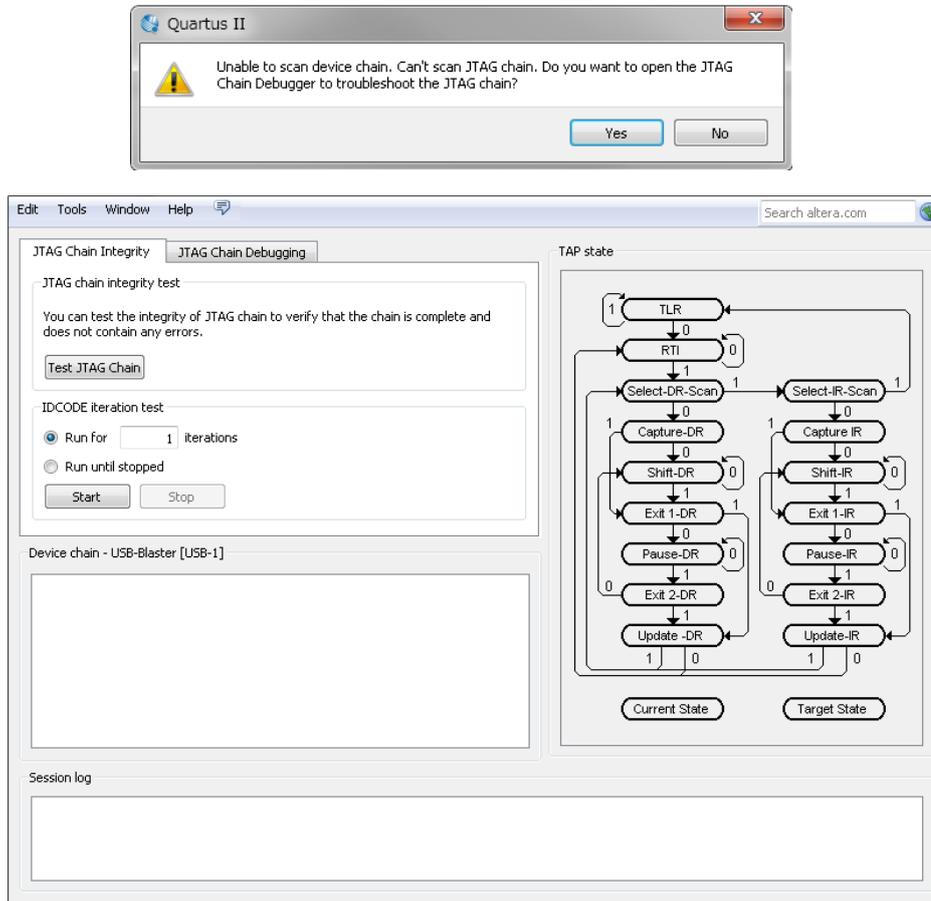
④ プログラミングの実行

プログラミング・オプションを選択して、Start ボタンをクリックします。

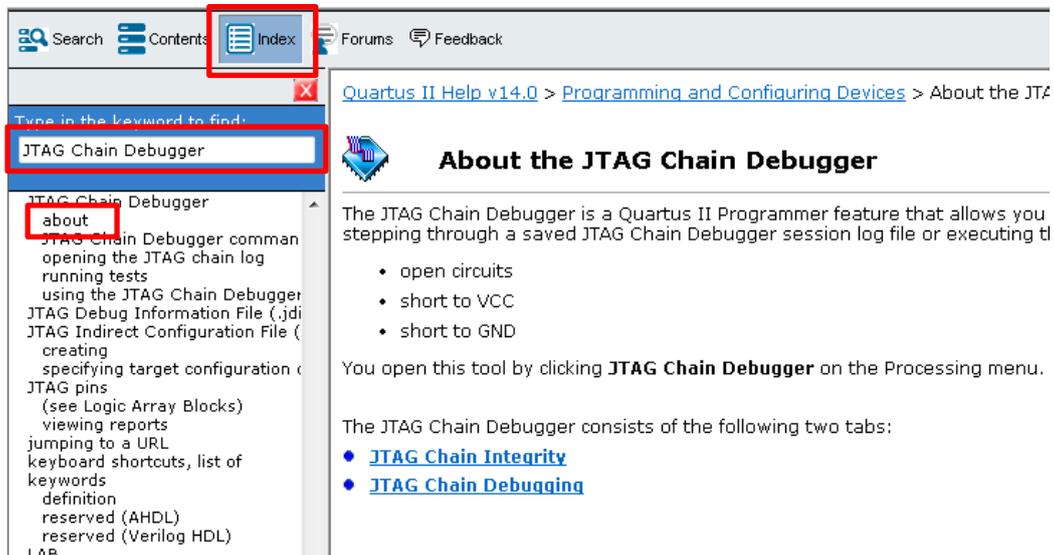


【補足② : JTAG Chain Debugger の実行方法】

Auto Detect で正常に検出されなかった場合(JTAG チェーン内で問題がある場合)、以下のメッセージが表示されます。“はい”をクリックすると、JTAG Chain Debugger が立ち上がります。JTAG Chain Debugger とは JTAG 動作中の間欠的なエラーを発見して、グラフィカルに問題を表現する機能です。



JTAG Chain Debugger の詳細は、Quartus II の Help メニュー ⇒ Search ⇒ Index ⇒ JTAG Chain Debugger で検索して、About the JTAG Chain Debugger をご参照ください。



4. ISP CLAMP 機能

ISP CLAMP 機能は、JTAG でのプログラミング(書き込み)中やバイパス実行中の I/O ピンの状態を IPS ファイル(I/O Pin State File (*.ips))より設定できる機能です。

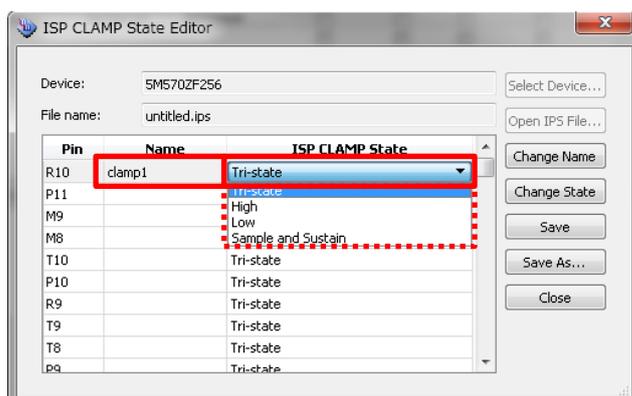
IPS ファイルを新規に作成または編集することで、デザイン内の各ピンに対して Assignment Editor で個別設定(In-System Programming Clamp State) の設定やその後に再コンパイルすることなく、ピンのクランプ状態を指定できます。

この機能は、MAX II / MAX V デバイスでサポートされています。

4.1. IPS ファイルの作成

IPS ファイルは、ターゲット・デバイスに合わせて作成します。ファイルの作成方法は、以下のとおりです。

- ① ターゲット・デバイスをハイライトした状態で Edit メニュー ⇒ ISP CLAMP State Editor を選択します。
- ② ピン名を編集します。希望のピン番号行の Name 欄をマウスでクリックして、Name 欄にピン名を入力します。
- ③ IPS CLAMP の状態を編集します。希望のピン番号行の IPS CLAMP State 欄をマウスでクリックして、プルダウン・リストより希望の状態を選択します。

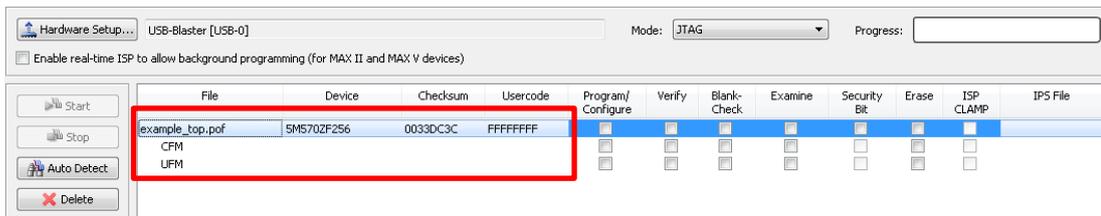


- ④ 同様に編集を行うピンがあれば、②～③ を繰り返します。
- ⑤ Save ボタンをクリックして、ファイル名と保存するディレクトリを指定後、IPS ファイルを保存します。
- ⑥ ダイアログ・ボックスの Close ボタンで IPS ファイルの作成を終了します。

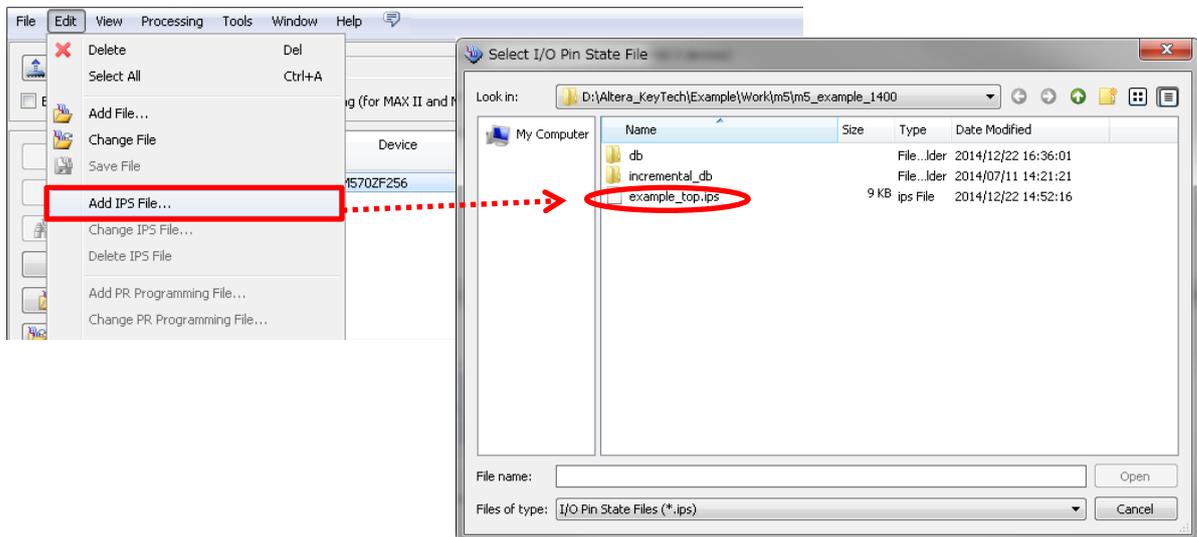
4.2. IPS ファイルの登録

プログラマ・ウィンドウに IPS ファイルを登録する方法は以下のとおりです。

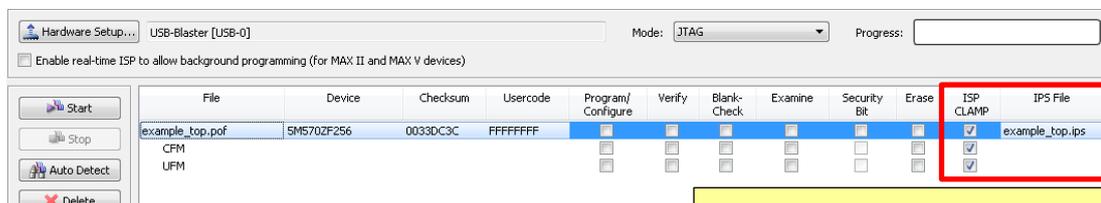
- ① Programmer を起動して、モードを選択した後に、プログラミング・ハードウェアの設定を行います。（“2. プログラミング方法”を参照）
- ② プログラマ・ウィンドウにて、IPS ファイルを設定するデバイスを選択します。（POF ファイルを選択）



- ③ Edit メニュー ⇒ Add IPS File を選択して、IPS ファイルを指定します。



- ④ Programmer で IPS CLAMP オプションにチェックを入れます。



IPS ファイルが登録されたことを確認

- ⑤ Start ボタンをクリックして、プログラミングを実行します。

改版履歴

Revision	年月	概要
1	2015 年 1 月	初版
2	2016 年 3 月	誤記訂正 <ul style="list-style-type: none"> ・ 「2. プログラミング方法」の「④ プログラミング・ファイルの選択」の図の赤枠 誤) Add Device 正) Add File ・ 「3. Auto Detect 機能」の【補足②】 誤) Examine 正) JTAG Chain Debugger

免責およびご利用上の注意

弊社より資料を入手されましたお客様におかれましては、下記の使用上の注意を一読いただいた上でご使用ください。

1. 本資料は非売品です。許可無く転売することや無断複製することを禁じます。
2. 本資料は予告なく変更することがあります。
3. 本資料の作成には万全を期していますが、万一ご不明な点や誤り、記載漏れなどお気づきの点がありましたら、本資料を入手されました下記代理店までご一報いただければ幸いです。

株式会社アルティマ ホームページ: <http://www.altima.co.jp> 技術情報サイト EDISON: <https://www.altima.jp/members/index.cfm>

株式会社エルセナ ホームページ: <http://www.elsena.co.jp> 技術情報サイト ETS : <https://www.elsena.co.jp/elspear/members/index.cfm>

4. 本資料で取り扱っている回路、技術、プログラムに関して運用した結果の影響については、責任を負いかねますのであらかじめご了承ください。
5. 本資料は製品を利用する際の補助的な資料です。製品をご使用になる際は、各メーカー発行の英語版の資料もあわせてご利用ください。