

Nios® II 向け各種 Flash コントローラの紹介

Ver.18.0

Nios® II 向け各種 Flash コントローラの紹介

目次

1. はじめに	3
2. 名称の表記について	3
3. 用語の説明	5
4. SPI / QSPI 系のシリアル Flash メモリを使用する場合	7
4-1. 各種 Flash メモリ・コントローラの概要（対応ツール・バージョンでの区分け）	7
4-2. ターゲット Flash メモリ・デバイスでの区分け	9
4-3. Flash コントローラ内の Flash メモリ・インタフェースについて	11
4-4. Nios® II から見た間接アクセスと直接アクセスについて	12
5. CFI 準拠パラレル Flash メモリを使用する場合	13
6. FPGA 内蔵の Flash メモリを使用する場合	14
7. 関連コンポーネント Serial/ Parallel Flash Loader について	15
8. ファイル・フォーマットの変換と、書き込みフローについて	17
9. FPGA コンフィグレーション・モード別の区分け	19
改版履歴	20

1. はじめに

この資料は、Nios® II プロセッサが利用可能な複数の Flash メモリ・コントローラについて、用途や役割に焦点を絞って分類・整理したものです。各コントローラの名称が似通った名前なのでご注意ください。

2. 名称の表記について

この資料では、複数のコントローラを紹介しますが、各コントローラについてメーカーの公式ドキュメントで使っている名称とは別に、Intel® Quartus® Prime の Platform Designer 上で表示される名称を使用しています。

下記のリストは、各コントローラの詳細が記載された公式ドキュメントの参照先と本資料内での名称です。

公式ドキュメント: Embedded Peripherals IP User Guide	
リンク: https://www.intel.co.jp/content/www/jp/ja/programmable/documentation/sfo1400787952932.html	
	公式ドキュメント内での参照先および名称: EPCS/EPCQA Serial Flash Controller Core
	この資料では、次のように表記します。 ① EPCS Serial Flash Controller または EPCS-Ctr ② EPCS/EPCQx1 Serial Flash Controller または EPCQx1-Ctr ③ Legacy EPCS/EPCQx1 Flash Controller または Old-EPCQx1-Ctr
	公式ドキュメント内での参照先および名称: 参照先: Intel FPGA Serial Flash Controller and Controller II Core 名称: Intel FPGA Serial Flash Controller Intel FPGA Serial Flash Controller II
	この資料では、次のように表記します。 ④ Serial Flash Controller Intel FPGA IP または SF-Ctr ⑤ Serial Flash Controller II Intel FPGA IP または SF-Ctr II
	公式ドキュメント内での参照先および名称: 参照先: Intel FPGA Generic QUAD SPI Controller and Controller II Core 名称: Intel FPGA Generic QUAD SPI Controller Intel FPGA Generic QUAD SPI Controller II
	この資料では、次のように表記します。 ⑥ Generic QUAD SPI controller Intel FPGA IP または QSPI-Ctr ⑦ Generic QUAD SPI controller II Intel FPGA IP または QSPI-Ctr II

公式ドキュメント名: Generic Serial Flash Interface Intel FPGA IP Core User Guide	
リンク: https://www.intel.co.jp/content/www/jp/ja/programmable/documentation/tkt1520669802999.html	
	公式ドキュメント内での名称: Generic Serial Flash Interface Intel FPGA IP Core
	この資料では、次のように表記します。 ⑧ Generic Serial Flash Interface Intel FPGA または SF-I/F
公式ドキュメント名: Avalon Tri-State Conduit Components User Guide	
リンク: https://www.intel.com/content/dam/www/programmable/us/en/pdfs/literature/ug/ug_avalon_tc.pdf	
	公式ドキュメント内での参照先および名称: 参照先: Generic Tri-State Controller Avalon Tri-State Conduit Component 名称: Generic Tri-State Controller Tri-State Conduit Bridge
	この資料では、次のように表記します。 Generic Tri-State Controller + Tri-State Conduit Bridge または TrSteCtr w/ TrSteCdtBrdg
公式ドキュメント名: Intel® MAX® 10 User Flash Memory User Guide	
リンク: https://www.intel.com/content/www/us/en/programmable/documentation/vgo1395753117436.html	
	公式ドキュメント内での参照先および名称: 参照先: On-Chip Flash Intel® FPGA IP Core References 名称: On-Chip Flash Intel® FPGA IP
	この資料では、次のように表記します。 On-Chip Flash Intel® FPGA IP または OC-Flash

3. 用語の説明

この章では、この資料で使用する用語について説明します。

- ・ **Flash メモリ:**

この資料では主に、NOR 型のフラッシュメモリ・デバイスを指します。コンパクト・フラッシュメモリや SD カードについては、この資料では言及しません。例外として、次の On-Chip flash も広義では、こちらに該当するものとします。

※ この資料では、NOR 型に該当するケースを Flash と表現し、広義で一般用語に該当するケースでは、フラッシュメモリと使い分けます。

- ・ **On-Chip flash (OC-Flash):**

インテル® FPGA (以下、FPGA) や CPLD に内蔵されているフラッシュメモリです。この資料では、Nios® II が実装可能な FPGA について説明している為、執筆時点では、事実上 MAX® 10 FPGA (以降、MAX10) に内蔵されている UFM や CFM が OC-Flash の対象となります。

- ・ **シリアル Flash メモリ:**

SPI や Quad SPI (以降 QSPI) インタフェースを持つフラッシュメモリ・デバイスを指します。また、コマンド体系や転送シーケンスが SPI ライクなアクティブ・シリアル・メモリ・インタフェース (Active Serial Memory Interface: ASMI) を持つ EPCS/ EPCQ コンフィグレーション・デバイスについても、こちらに該当するものとします。例外として、QSPI の Quad (x4) インタフェースの場合、厳密にはシリアル・インタフェースではありませんが、この資料では、分類上シリアル・フラッシュ・メモリとして扱います。尚、I²C インタフェースを持つシリアル・フラッシュ・メモリについては、この資料で言及するメモリの対象外とします。

- ・ **CFI 準拠パラレル Flash メモリ:**

8 ビット/ 16 ビット幅のデータ・バスと、容量に応じたアドレス線を持つ非同期メモリ・インタフェースもしくは同期メモリ・インタフェースを持つ Flash メモリを指すものとします。本来、CFI 規格は、デバイス情報を表すレジスタを定義するもので、バス・インタフェースを直接規定する規格ではありませんが、この資料では、便宜上、区分けせずに同一視するものとします。

- ・ **Flash メモリ・コントローラ:**

原則、Nios® II のソフトウェアが Flash メモリを制御でき、且つ、専用のプログラマ・ソフトウェアがデータを書込むことが可能な論理ブロックとして定義します。

- ・ **Flash メモリ・インタフェース:**

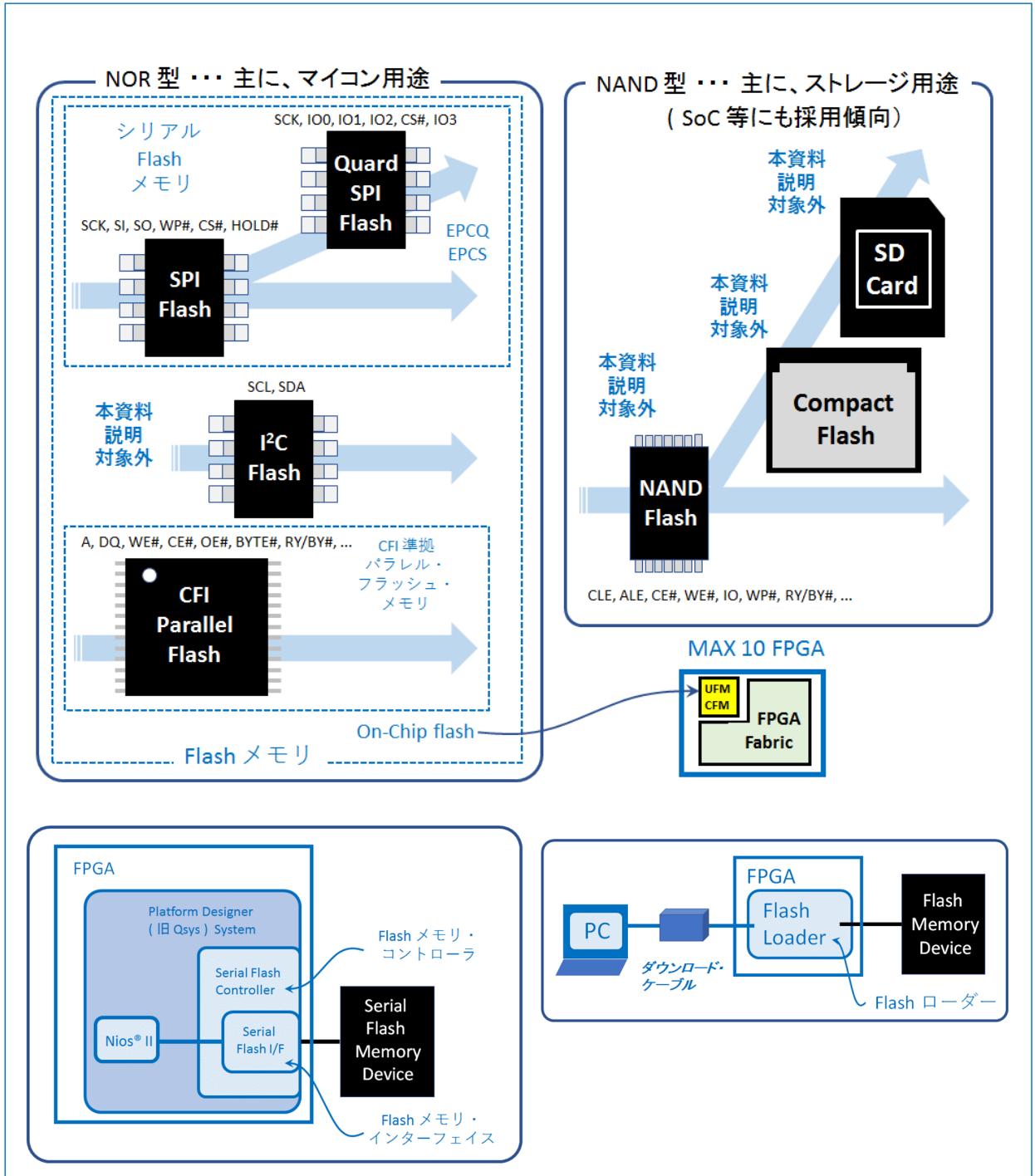
Flash メモリと接続するインタフェースを持ち、且つ、専用のコマンドを発行する機能ブロックとして定義します。

- ・ **Flash ローター:**

基本的には、Quartus® Prime / Quartus® II Programmer が、Flash メモリにデータを書き込む為に、Flash メモリ・インタフェースと JTAG インタフェースを中継する論理ブロックを指します。原則、Nios® II では制御できないものとして定義します。

※ オプション設定によっては、JTAG では無く、ローカル・バスとの接続も可能ですが、この資料では割愛します。

この資料で説明する用語とメモリとの関係は、下図のように区別できます。

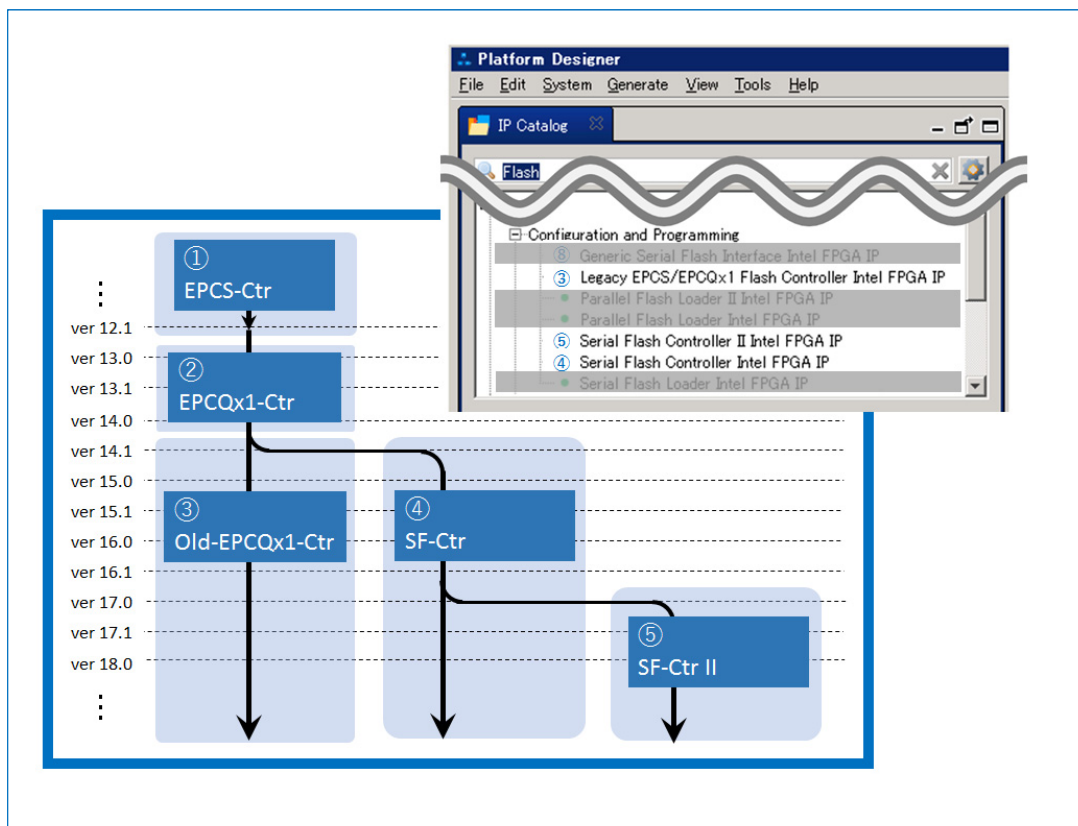


4. SPI / QSPI 系のシリアル Flash メモリを使用する場合

この章では、執筆時点で最も種類の多い、SPI / QSPI 系のシリアル・フラッシュ・メモリを制御する Flash メモリ・コントローラを紹介します。名称が似通っている為、番号表示(①、② 等)を多用しています。

4-1. 各種 Flash メモリ・コントローラの概要 (対応ツール・バージョンでの区分け)

- ① **EPCS Serial Flash Controller** (~ Ver 12.1) :
Ver 12.1 以前から採用されている EPCS 専用のコントローラです。
- ② **EPCS/EPCQx1 Serial Flash Controller** (Ver 13.0 ~ 14.0) :
EPCQ リリースに伴い、EPCQx1 対応が追加されています。
- ③ **Legacy EPCS/EPCQx1 Flash Controller** (Ver 14.1 ~) :
②と同じものです。新コントローラ (④) のリリースに伴い、名称に Legacy が追加されています。
- ④ **Serial Flash Controller Intel® FPGA IP** (Ver 14.1 ~) :
Ver 14.1 からリリースされた QSPIx4 (Quad SPI モード) 対応を視野に入れたコントローラです。最大クロック周波数が 25 MHz までという制限があります。
- ⑤ **Serial Flash Controller II Intel® FPGA IP** (Ver 17.0 ~) :
上記④の制限を改良し、25 MHz 以上のクロックをアサインできます。



⑥ **Generic QUAD SPI controller Intel® FPGA IP (Ver 15.0 ~)** :

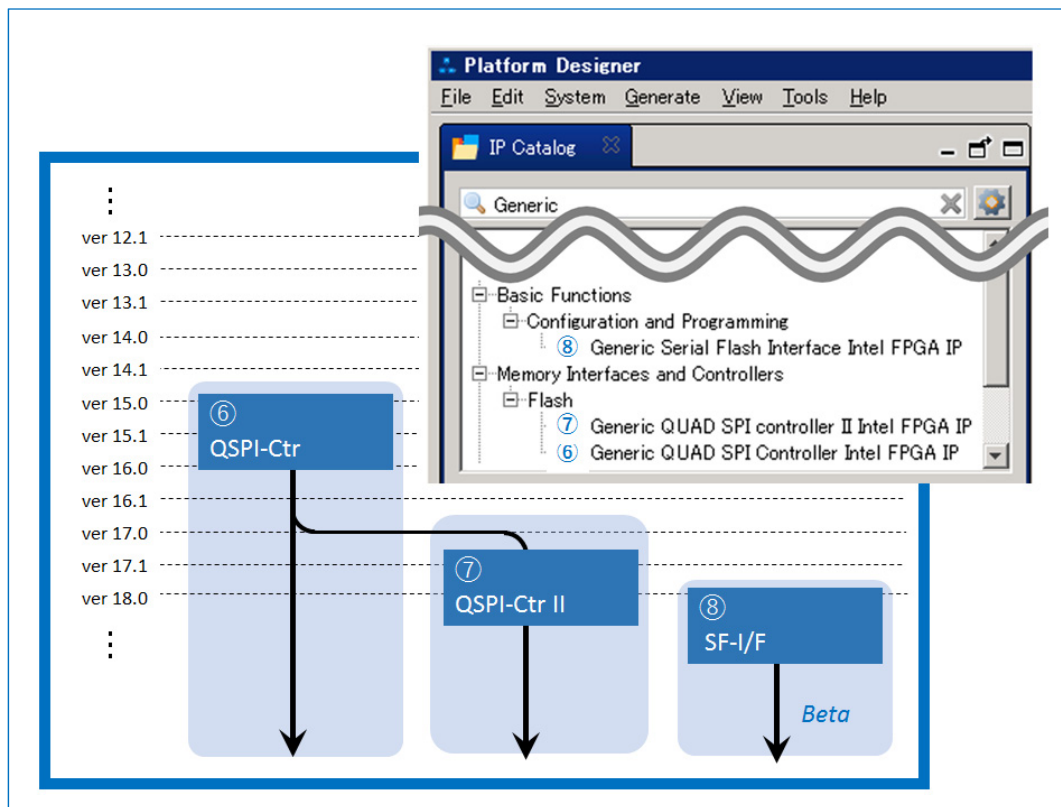
汎用の SPI / QSPI 系 シリアル・フラッシュ・メモリに対して、QSPIx4 (Quad SPI モード)にも対応したコントローラです。汎用デバイスだけでなく、EPCQ についても対応しています。最大クロック周波数が 25 MHz までという制限があります。

⑦ **Generic QUAD SPI controller II Intel® FPGA IP (Ver 17.0 ~)** :

上記⑥の制限を改良し、25 MHz 以上のクロックをアサインできます。

⑧ **Generic Serial Flash Interface Intel® FPGA (Beta) (Ver 18.0 ~)** :

Ver 18.0 より Beta リリースされた新しいコントローラです。



4-2. ターゲット Flash メモリ・デバイスでの区分け

ターゲットの Flash メモリ・デバイス別に、どのコントローラが該当しているのかの一覧表です。

※ 弊社での検証済デバイスだけでなく、未検証デバイスも含まれます。

- ① EPCS Serial Flash Controller
- ② EPCS/EPCQx1 Serial Flash Controller
- ③ Legacy EPCS/EPCQx1 Flash Controller
- ④ Serial Flash Controller Intel FPGA IP
- ⑤ Serial Flash Controller II Intel FPGA IP
- ⑥ Generic QUAD SPI controller Intel FPGA IP
- ⑦ Generic QUAD SPI controller II Intel FPGA IP
- ⑧ Generic Serial Flash Interface Intel FPGA

メモリの型番	①#	② ③#	④#	⑤	⑥	⑦	⑧
EPCS1	✓	✓	✓				
EPCS4	✓	✓	✓				
EPCS16	✓	✓	✓				
EPCS64	✓	✓	✓				
EPCS128	✓	✓	✓				
EPCQ16		✓	✓	✓	✓	✓	
EPCQ32		✓	✓	✓	✓	✓	
EPCQ64		✓	✓	✓	✓	✓	
EPCQ128		✓	✓	✓	✓	✓	
EPCQ256		✓	✓	✓	✓	✓	
EPCQ512		✓	✓	✓	✓	✓	
EPCQL256		✓	✓	✓		✓	
EPCQL512		✓	✓	✓		✓	
EPCQL1024		✓	✓	✓	✓	✓	

(次ページへ続く)

(前ページからの続き)

- | |
|---|
| ① EPCS Serial Flash Controller
② EPCS/EPCQx1 Serial Flash Controller
③ Legacy EPCS/EPCQx1 Flash Controller
④ Serial Flash Controller Intel FPGA IP
⑤ Serial Flash Controller II Intel FPGA IP
⑥ Generic QUAD SPI controller Intel FPGA IP
⑦ Generic QUAD SPI controller II Intel FPGA IP
⑧ Generic Serial Flash Interface Intel FPGA |
|---|

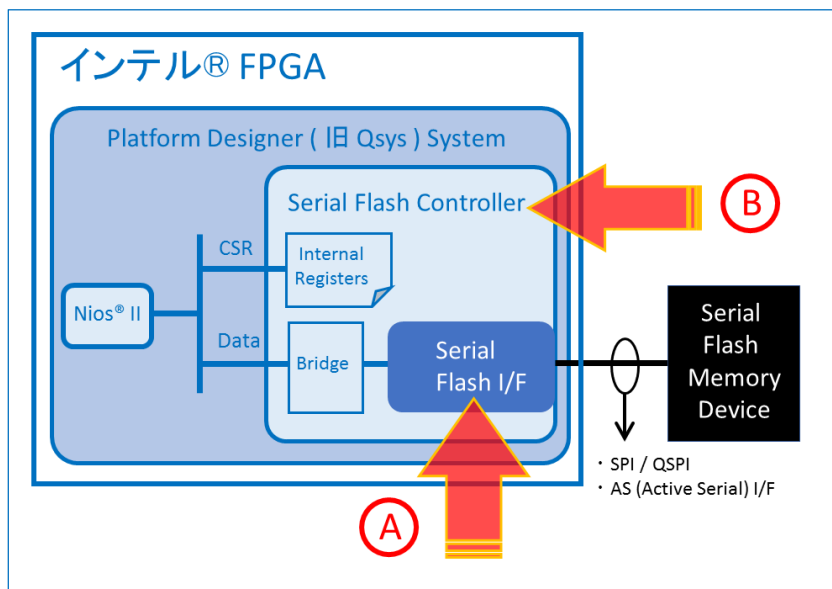
メモリの型番	①	② ③	④	⑤	⑥#	⑦#	⑧
N25Q016A13ESF40					✓	✓	
N25Q032A13ESF40					✓	✓	
N25Q064A13ESF40					✓	✓	
N25Q128A13ESF40					✓	✓	
N25Q256A13ESF40					✓	✓	
N25Q256A11E1240 (low voltage)					✓	✓	
MT25QL512ABA					✓	✓	(✓)
N25Q512A11G1240 (low voltage)					✓	✓	
N25Q00AA11G1240 (low voltage)					✓	✓	
N25Q512A83GSF40					✓	✓	
S70FL01G							✓
MT25Q01G			✓※	✓※	✓※	✓※	✓
MT25Q512							✓
MT25QL256			✓※	✓※	✓※	✓※	#
MT25QL512			✓※#	✓※#	✓※#	✓※#	#
MT25QU256			✓※#	✓※#	✓※#	✓※#	#
MT25QU512			✓※#	✓※#	✓※#	✓※#	#

※ MT25Q 対応 (Ver 17.1 以降) で quartus.ini ファイル (追記内容: pgm_allow_mt25q=on) を追加時

4-3. Flash コントローラ内の Flash メモリ・インタフェースについて

一般的にシリアル Flash メモリを制御する場合、専用のコマンドが規格で定義されています。この章では、これらのコマンドを解釈し、適切なデータ転送を取り扱う機能ブロックを Flash メモリ・インタフェースと定義し、前項で紹介した各種シリアル・フラッシュ・コントローラとの関係を整理します。

下図のように、Flash インタフェースが、SPI / QSPI や SPI ライクな アクティブ・シリアル・メモリ インタフェースを介して、シリアル Flash メモリ・デバイスと接続してコマンドの発行やデータの入出力を行い、ブリッジを介して FPGA 内でローカルの Avalon® Memory Mapped インタフェースに送出されます。Nios® II からは、レジスタを介して制御されます。



各 Flash コントローラには、それぞれ固有の Flash インタフェースが内蔵されています。

A: Serial Flash I/F	B: Serial Flash Controller
SPI (3 Wire Serial)	① EPCS-Ctr
	② EPCQx1-Ctr
	③ Old-EPCQx1-Ctr
ASMI Parallel Intel® FPGA IP	④ SF-Ctr
	⑥ QSPI-Ctr
ASMI Parallel II Intel® FPGA IP	⑤ SF-Ctr II
	⑦ QSPI-Ctr II
Others	⑧ SF-I/F

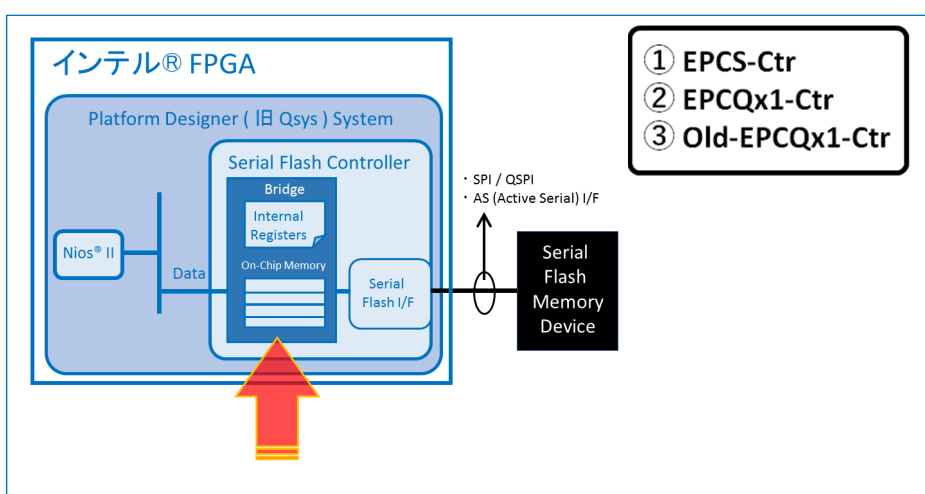
4-4. Nios® II から見た間接アクセスと直接アクセスについて

Nios® II がシリアル Flash メモリにアクセスする際、Flash コントローラが主体的に介在して、間接的にシリアル・フラッシュ・メモリ・デバイスにアクセスするケースと、Flash コントローラが介在せずに、直接アクセスするケースがあります。この章では、これらの概要について説明します。

間接アクセス : ①～③ のコントローラが、この手法を採用しています。

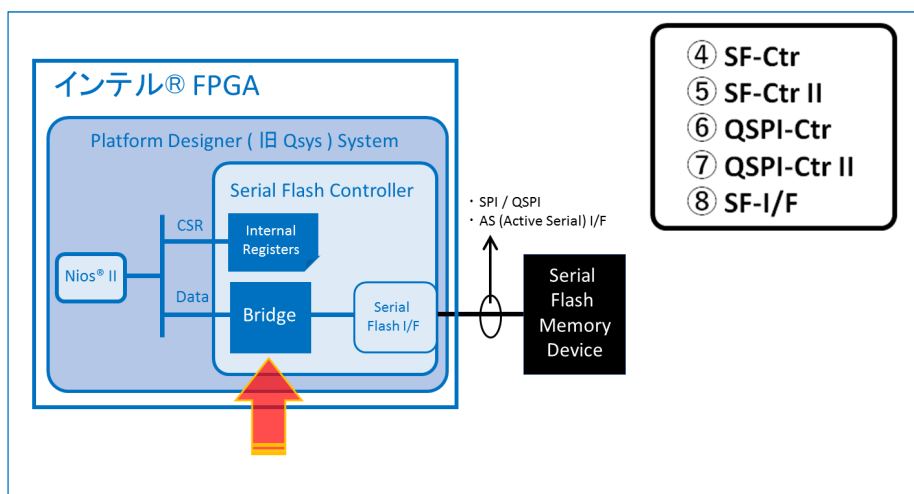
Nios® II から見た場合、Serial Flash Controller のアドレス・マップが、そのままシリアル Flash メモリ・デバイスのアドレス・マップと等価であるように見えますが、実際は Serial Flash Controller 内のレジスタや内蔵メモリへのアクセスであり、内蔵のブート・ローダー・プログラムによって間接的に、シリアル Flash メモリ・デバイスにアクセスしています。

レジスタ・インタフェースとデータ・インタフェースは共通です。尚、レジスタの仕様は非公開です。



直接アクセス : ④～⑧ のコントローラが、この手法を採用しています。

Nios® II から見た場合、Serial Flash Controller のデータ・インタフェースが、シリアル Flash メモリ・デバイスと直接接続されており、アドレス・マップも、そのままシリアル Flash メモリ・デバイスのアドレス・マップと等価です。コントロール・ステータス・レジスタ (CSR) インタフェースが経由で、内蔵レジスタにアクセスできます。レジスタの仕様は公開されています。



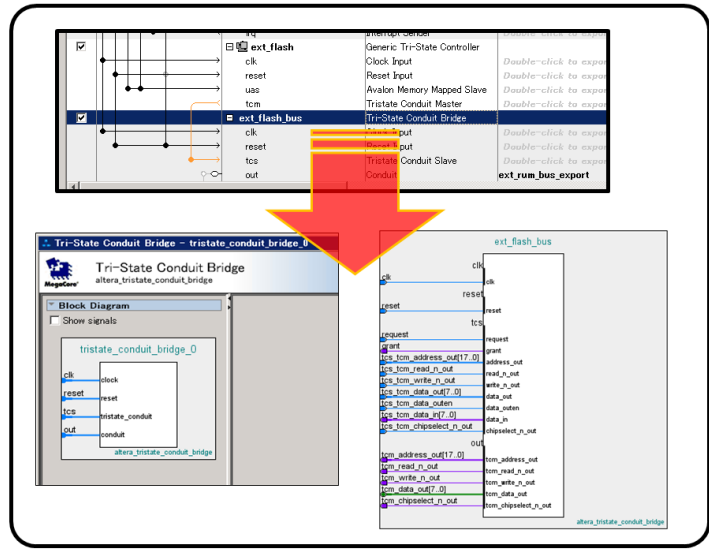
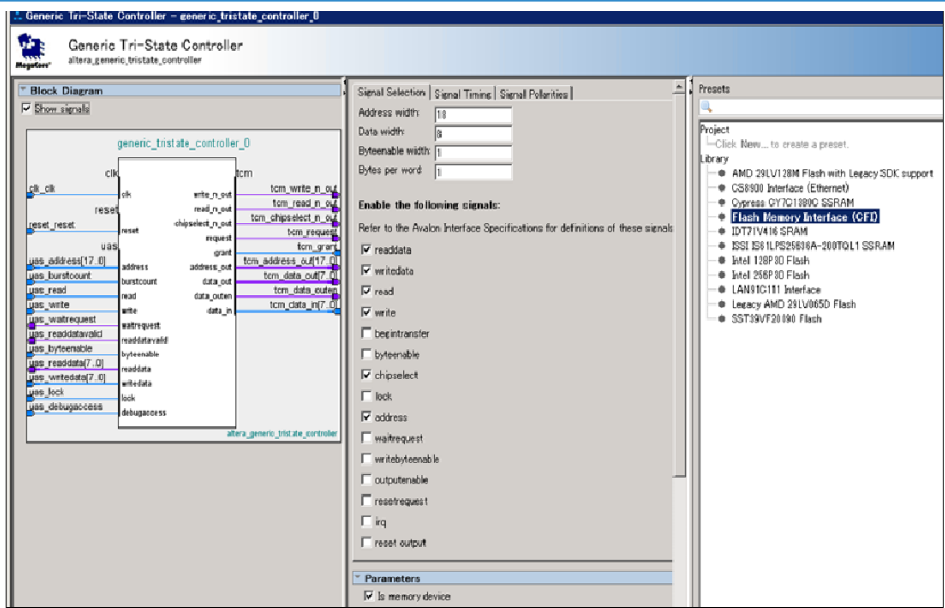
5. CFI 準拠パラレル Flash メモリを使用する場合

Generic Tri-State Controller + Tri-State Conduit Bridge :

全てのバージョンで対応している Flash コントローラです。Generic Tri-State Controller コンポーネント単独ではなく、Tri-State Conduit Bridge との組み合わせとして Platform Designer で実装します。

(Tri-State Conduit Pin Sharer と組み合わせるケースもあります。)

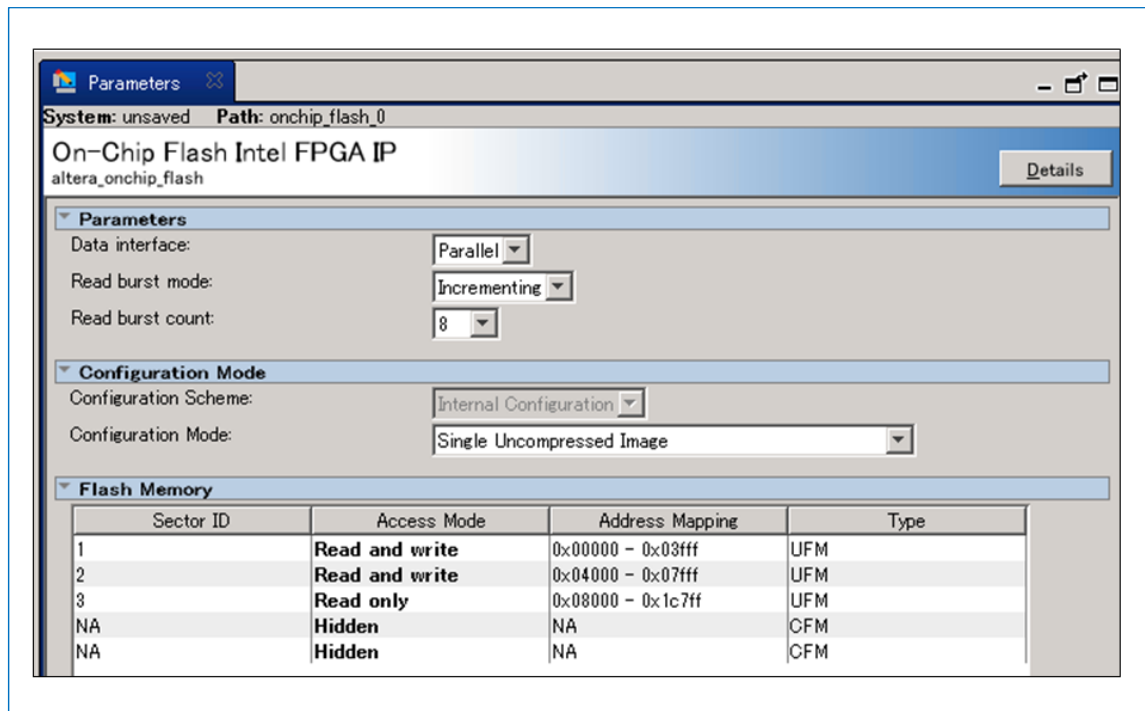
Generic Tri-State Controller は、CFI 準拠 Flash メモリ以外にも、汎用 SRAM (非同期 SRAM/ 同期 SRAM) 等にも対応しているため、Flash コントローラとして使用する場合には Flash 用にパラメータを設定する必要があります。



6. FPGA 内蔵の Flash メモリを使用する場合

On-Chip Flash Intel® FPGA IP :

Ver 15.0 (MAX 10 がリリースされたバージョン)以降から追加された MAX 10 の UFM / CFM 専用の Flash コントローラです。ユーザは、内蔵 Flash メモリの専用コマンドを意識することなく、通常のメモリ・アクセスと同様の感覚でデータのリード/ ライトが可能です。



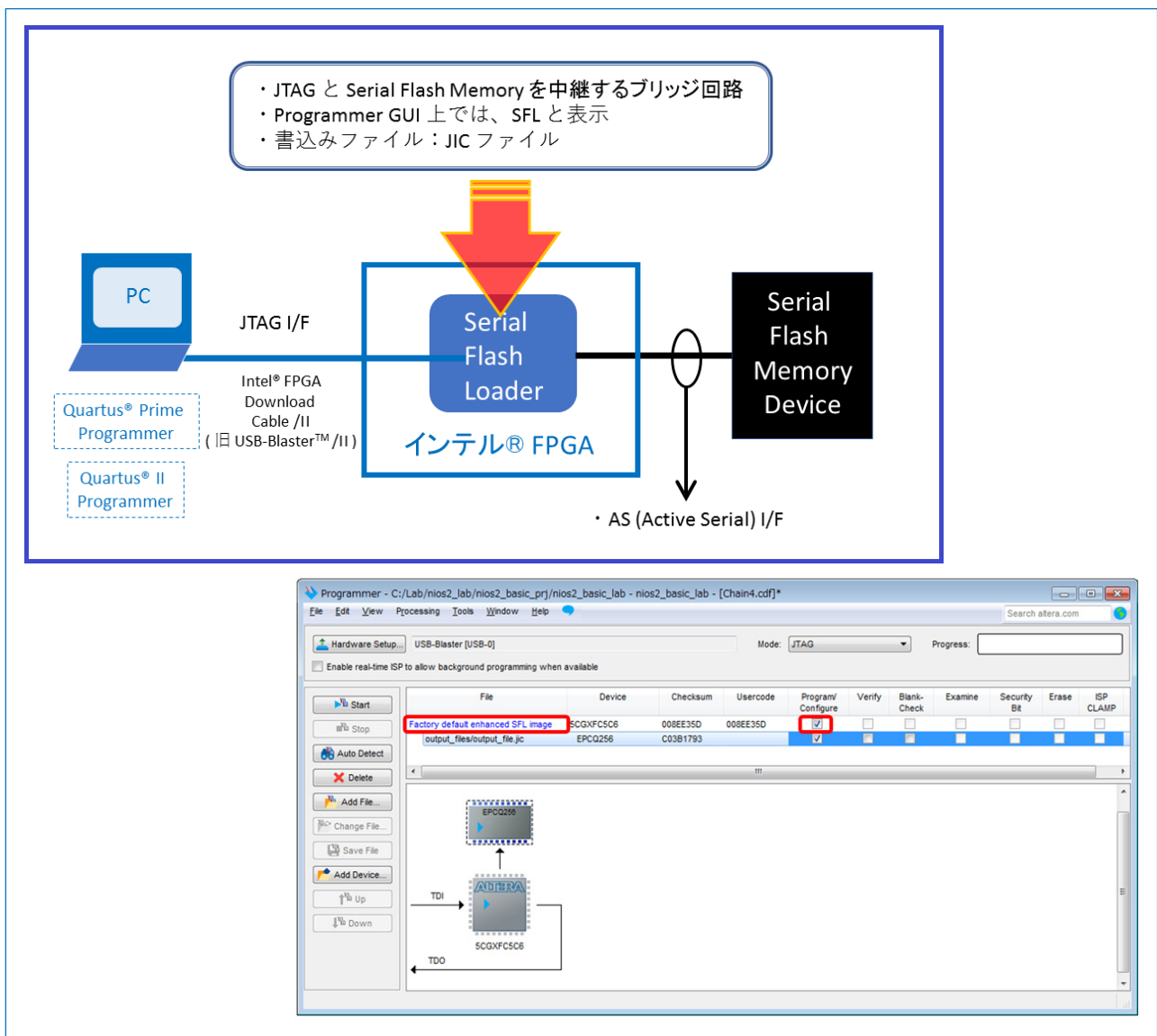
7. 関連コンポーネント Serial/ Parallel Flash Loader について

この章では、Serial Flash Loader と、Parallel Flash Loader について簡単に説明します。

共に Quartus® Prime Programmer や Quartus® II Programmer 上から、書き込み対象のフラッシュメモリ・デバイスが表示できるように、JTAG インタフェースと Flash メモリ間を中継する為のブリッジ回路です。

- ・ **Serial Flash Loader (SFL) :**

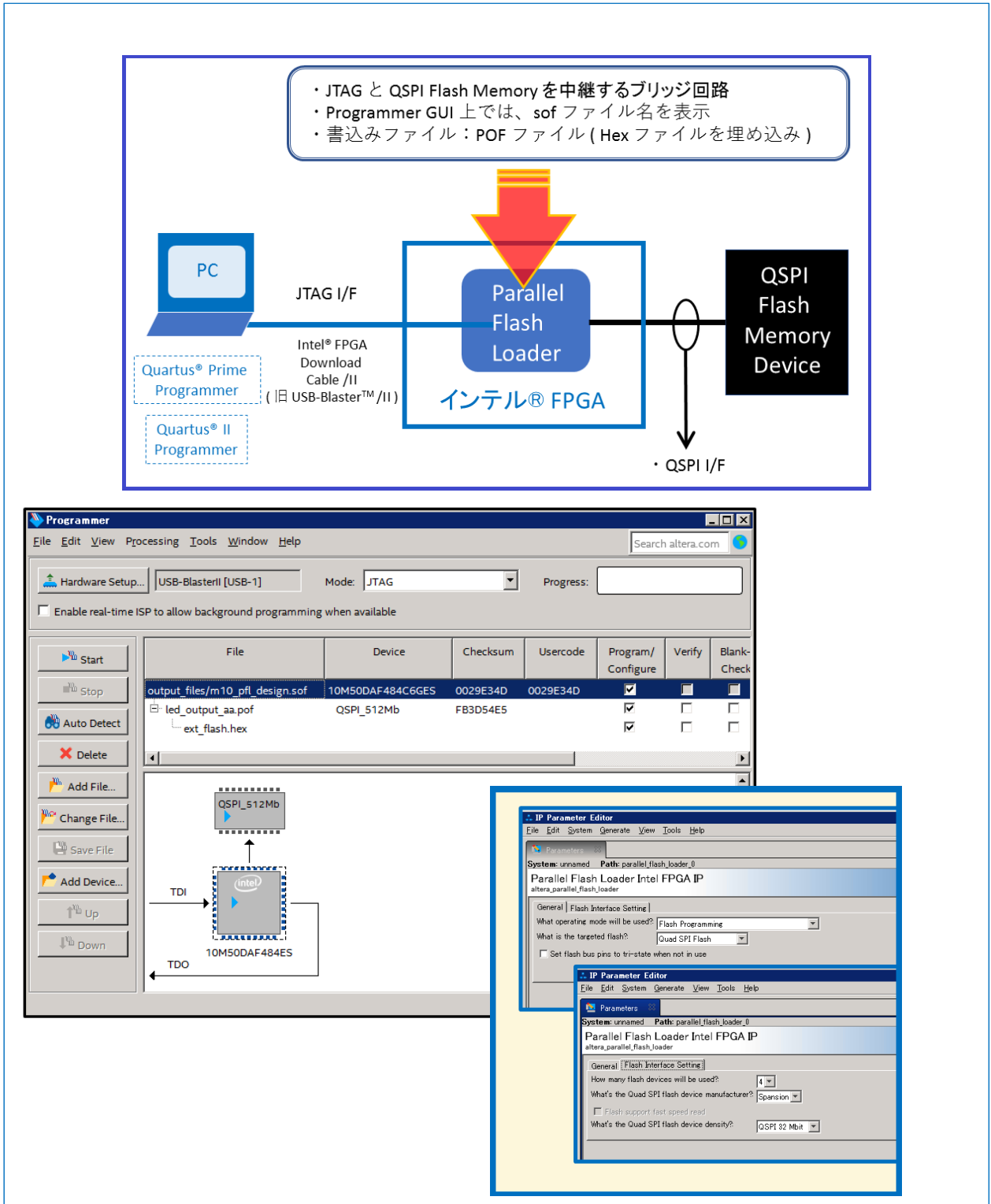
3.項 (SPI / QSPI 系のシリアル Flash メモリを使用する場合) で紹介した ④ および ⑤ と同様の構成を取り、EPCS / EPCQ などのシリアル Flash メモリと、JTAG インタフェースを中継します。Quartus Programmer 上では、通常 SFL と表示されて、Device 欄に EPCQ256 等のターゲット・デバイスの型名が表示されます。JIC ファイルを書込む場合には、デフォルトで SFL デザインが用意されているので、ユーザは、このデザインを意識する必要はありません。



Parallel Flash Loader :

3.項の ⑥ QSPI-Ctr を実装したデザインで書き込み時に利用します。

CFI 準拠の平行 Flash メモリや QSPI Flash メモリと、JTAG インタフェースを中継します。Quartus Programmer 上では、通常 PFL と表示されて、Device 欄に QSPI 等のターゲット・デバイスの型名が表示されます。



8. ファイル・フォーマットの変換と、書き込みフローについて

プログラミングの方法によって、ファイル変換ユーティリティや書き込みツールが異なります。この章では、Flash コントローラを介して、プログラマからデータを書込む際のファイル形式(もしくは、ファイル・フォーマット)について説明します。

尚、説明中の図では、FPGA 特有の事柄(例: sof)については、青色をベースにし、一般的な事柄(例: elf)については、黒色をベースに色分けしています。

(ケース 1) S レコード・ファイル(拡張子 .flash)によるプログラミング:



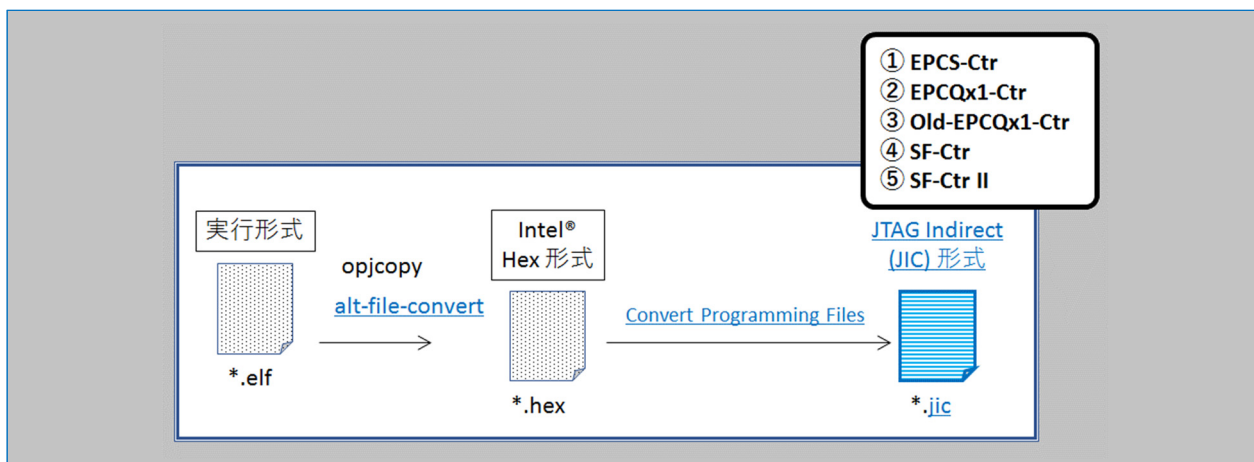
Nios® II Flash Programmer で書き込みを行います。コマンドラインを使用したプログラミングについては Ver 17.0 より Quartus® Prime のコマンド quartus_pgm --nios2 に集約されるようになりました。

例: quartus_pgm --nios2 --program --epcq --base=0x0 hw_x1.flash --csr=0x1041000

S レコード・フォーマットは一般的なフォーマットなので、汎用のプログラマでも書き込みが可能です。

(ケース 2) JIC ファイルによるプログラミング :

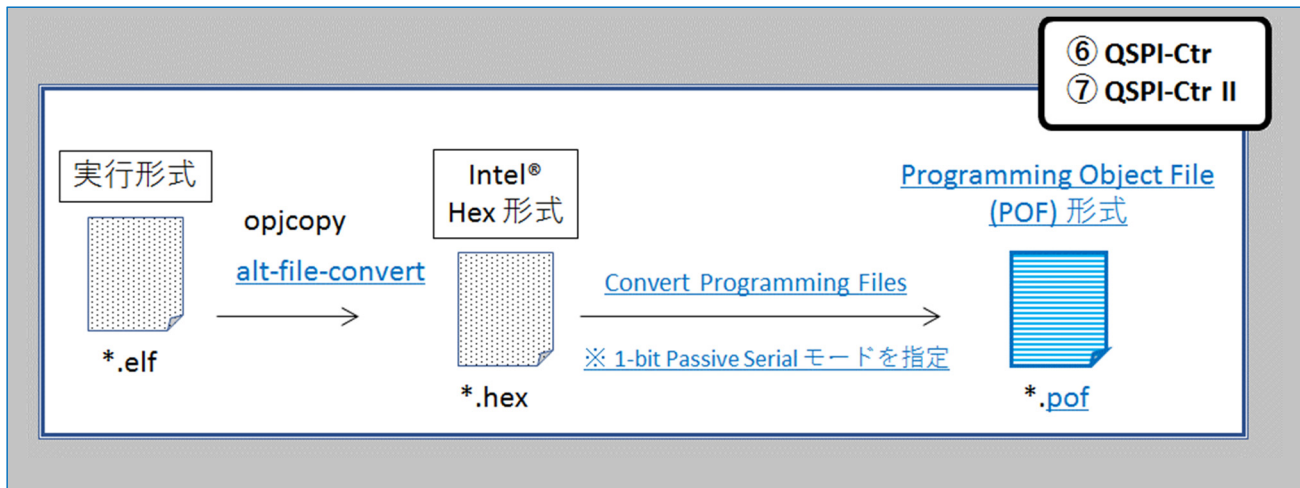
Elf ファイルから Intel® Hex 形式に変換した後、Convert Programming Files を使用して JIC ファイルに変換します。JIC ファイルを Quartus® Prime / Quartus® II Programmer を使用して SFL 経由でプログラミングを行います。



(ケース 3) POF ファイルによるプログラミング :

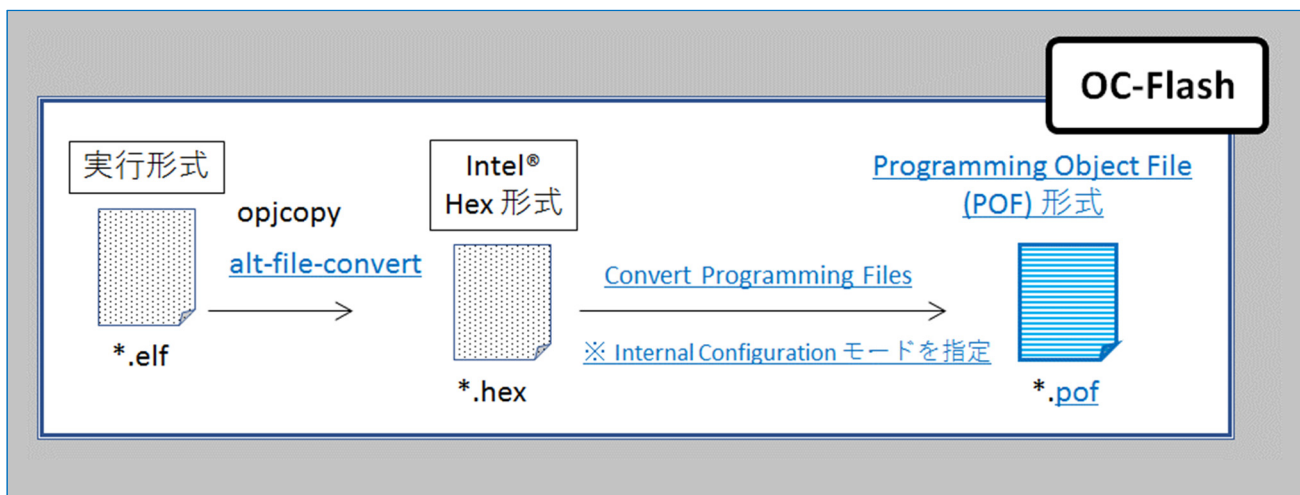
Elf ファイルから Intel® Hex 形式に変換した後、Convert Programming Files を使用して 1-bit Passive Serial モードを選択した状態で POF ファイルに変換します。POF ファイルを Quartus® Prime / Quartus® II Programmer を使用して PFL 経由でプログラミングを行います。

汎用の QSPI Flash メモリへの書込みに使用します。



(ケース 4) MAX 10 内蔵フラッシュメモリへのプログラミング :

Elf ファイルから Intel® Hex 形式に変換した後、Convert Programming Files を使用して、Internal Configuration モードを選択した状態で POF ファイルに変換します。POF ファイルを Quartus® Prime / Quartus® II Programmer を使用して UFM や CFM に直接プログラミングを行います。

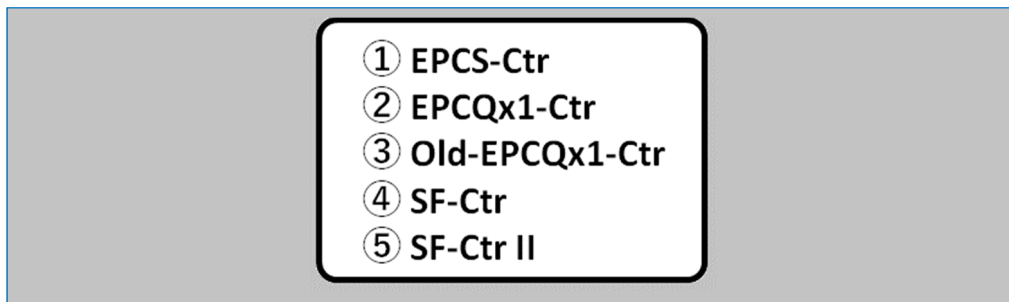


9. FPGA コンフィグレーション・モード別の区分け

この章では、各種 Flash コントローラを実装したデザインにおいて、指定された FPGA コンフィグレーション・モードとの関係性を区分けします。

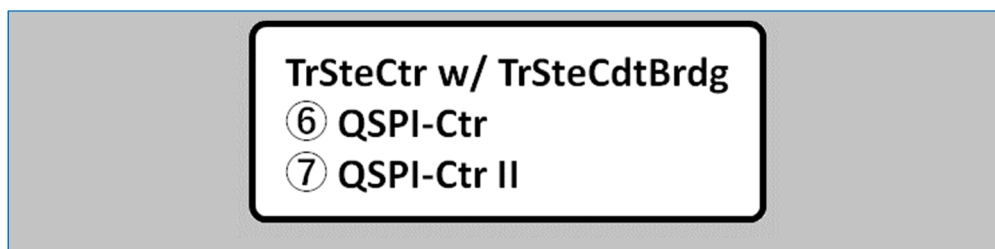
- ・ Active Serial モードに制限されるケース:

このケースでは、①～⑤ の Flash コントローラが該当します。



- ・ FPGA コンフィグレーション・モードに依存しないケース:

このケースでは、⑥、⑦、Generic Tri-State Controller + Tristate Conduit Bridge の Flash コントローラが該当します。



- ・ Internal Configuration モード (MAX 10) に制約されるケース:

このケースでは、MAX 10 の On-Chip Flash が該当します。

改版履歴

Revision	年月	概要
1	2018年11月	初版

免責およびご利用上の注意

弊社より資料を入手されましたお客様におかれましては、下記の使用上の注意を一読いただいた上でご使用ください。

1. 本資料は非売品です。許可無く転売することや無断複製することを禁じます。
2. 本資料は予告なく変更することがあります。
3. 本資料の作成には万全を期していますが、万一ご不明な点や誤り、記載漏れなどお気づきの点がありましたら、本資料を入手されました下記代理店までご一報いただければ幸いです。
株式会社マクニカ アルティマ カンパニー <https://www.alt.macnica.co.jp/> 技術情報サイト アルティマ技術データベース <http://www.altima.jp/members/>
4. 本資料で取り扱っている回路、技術、プログラムに関して運用した結果の影響については、責任を負いかねますのであらかじめご了承ください。
5. 本資料は製品を利用する際の補助的な資料です。製品をご使用になる際は、各メーカー発行の英語版の資料もあわせてご利用ください。