

第7章 Translate Design

本章では Lattice Diamond の Translate Design プロセスのストラテジ (Strategy) 設定方法や、各設定の詳細について説明します。

7.1 Translate Design プロセスの概要

Translate Design プロセスは、論理合成プロセスで生成された EDIF ファイルをバイナリ形式のデータに変換するプロセスです。また、この際に EDIF 内ではブラックボックス扱いとなっている IP コアやマクロを、ネットリストに置き換え両者の結合処理も行います。

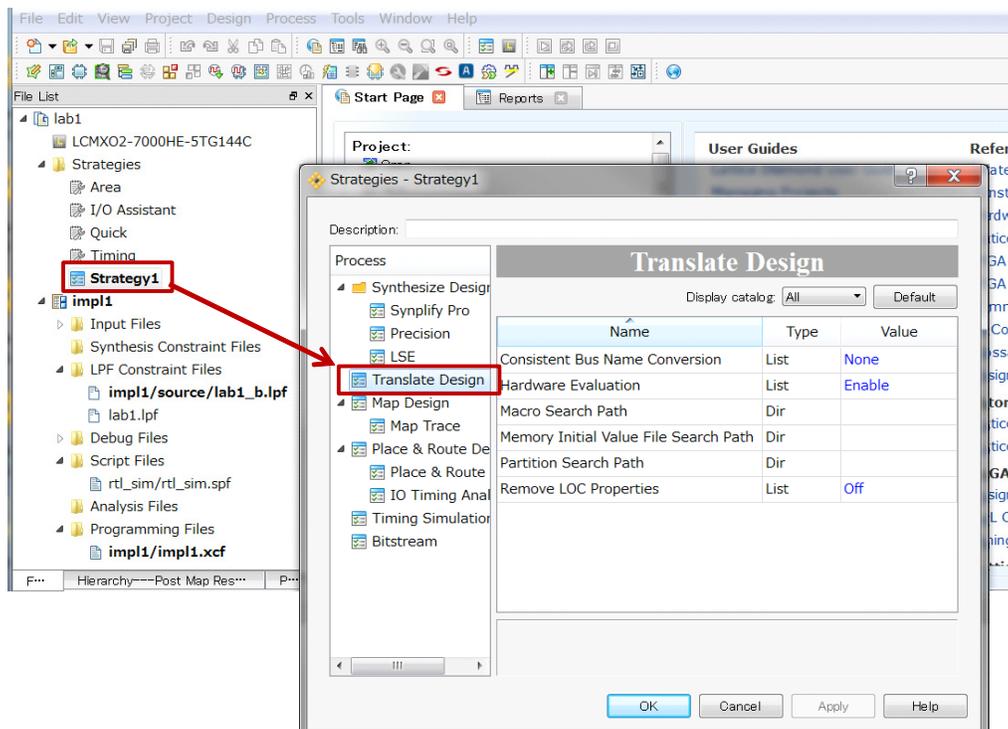
なお、論理合成ツールとして LSE を選択した場合、Translate Design プロセスはスキップされます。

7.2 Translate Design プロセスのストラテジ設定

7.2.1 ストラテジ設定ウィンドウの起動

プロジェクト・ナビゲータ左上に配置されている File List ウィンドウに、プロジェクトにインポートされているストラテジの一覧が表示されています (インプリメンテーションで使用されるのは、太字で表示されている 1 つだけです)。この中から変更したいストラテジ名をダブルクリックすると、ストラテジ設定ウィンドウが開きます。

図 7-1. Translate Design のストラテジ設定 GUI



ストラテジはプロセスごとに表示がされます。Translate Design のストラテジ設定を行う場合は、左側のリストから [Translate Design] を選択します。

7.2.2 設定内容の詳細

以下に各設定の詳細を説明します。

Consistent Bus Name Conversion

パラメータ : None / Synplify / Precision / Lattice デフォルト値 : None

バス記述になっている I/O ピン名の変換に関する設定です。

[None] (デフォルト) を選択した場合は、合成ツールが展開したままのポート名になります。

「None」以外を選択した場合は、使用した合成ツールにかかわらず以下のルールでポート名が展開されます。

選択肢	RTL 記述	展開ルール
Synplify	A[3:0]	A_0, A_1, A_2, A_3
Precision		A (0) , A (1) , A (2) , A (3)
Lattice		A_0_, A_1_, A_2_, A_3_

Synplify Pro と Precision ではバスの展開時のネーミングルールが異なるため、開発途中で合成ツールを変更する場合はネーミングルールの変換を行う必要があります。

Hardware Evaluation

パラメータ : Enable / Disable デフォルト値 : Enable

IP コアの評価に関する設定です。IP をライセンスなしで評価する場合は [Enable] (デフォルト) を選択します。こうすることで、IP コアの動作には電源投入後の動作に時間制限 (数時間) がありますが、有効ライセンスがなくても評価用の書き込みデータを生成することはできますが、生成されるネットリストには、時間制限のために回路リソースが必ず含まれます。

有効ライセンス ("FEATURE" ライセンス) 入手後は [Enable] でも [Disable] でも構いません。時間制限用の回路は組み込まれません。

Macro Search Path

パラメータ : フォルダパス デフォルト値 : ブランク

マクロのライブラリパス設定です。デザインに IP コア (ネットリスト提供) や EPIC で生成したマクロを使用している場合、そのネットリストファイル (*.ngo) またはライブラリファイル (*.nmc) のあるフォルダパスを記述します。IP やマクロを使用していない場合はブランクのままでも問題ありません。

プロジェクトフォルダ内にファイルが置かれている場合は、ブランクのままでも構いません。複数のフォルダにファイルが有る場合は、[;] で区切って全てのパスを記述してください。この際、間にスペースは入れないでください。パスの記述は相対パスにも対応しています。

記述例 : プロジェクトフォルダ、path1 フォルダおよび path2 フォルダにファイルがある場合

path1;path2

Memory Initial Value file Search Path

パラメータ : フォルダパス デフォルト値 : ブランク

EBR (ブロックメモリ) の初期値設定を行う際に、初期値を記述したファイルが保存されているフォルダパスを指定します。何も指定しない場合は、インプリメンテーション・フォルダが参照されます。

EBR の初期値設定を行わない場合は、設定の必要はありません。また、IPexpress で EBR を生成する際に初期値ファイルを指定している場合は、ここで再度指定する必要はありません。

Partition Search Path

パラメータ：フォルダパス デフォルト値：ブランク

デザイン内で定義されているパーティションに対する ngo ファイルのパスを指定します。

Remove LOC Properties

パラメータ：On / Off デフォルト値：Off

HDL ソース内に記述されたピンアサイン情報に関する設定です。

[Off] (デフォルト) を選択した場合、HDL ソース内のピンアサイン情報は以降のプロセスに引き継がれます。

ただし、HDL ソースと制約ファイル (*.lpf) の設定が異なる場合、以降のプロセスでは制約ファイルの設定が優先されます。

[On] を選択した場合、HDL ソース内のピンアサイン情報は以降のプロセスに引き継がれません。

7.3 Translate Design のレポート

7.3.1 レポートファイル

Translate Design プロセスでは専用のレポートファイルが出力されません。処理の経過や Error / Warning といったメッセージは全て Lattice Diamond のログファイルである [automake.log] に出力されます。

7.3.2 Error / Warning メッセージ

本項では良く出る Warning および Error メッセージと、その原因について説明します。

メッセージ ERROR - ngdbuild: logical net ' 信号名 ' has multiple drivers

意味

指定された信号名が複数のインスタンスの出力ポートに接続されている場合に出力されるメッセージです。*.ngo 形式の IP を使用しているデザインにおいて、その IP に I/O バッファが含まれている場合に出力されます。

対策

IO バッファを挿入しないストラテジ設定を行い、論理合成からやり直して ngo ファイルを再生成してください。

*****-----

- ・ I/O バッファを挿入しないようにするには、論理合成のストラテジ [Disable IO Insertion] を [False] に設定します

*****-----

メッセージ WARNING - ngdbuild: logical net ' インスタンス名 / 信号名 ' has no load

意味

指定された信号が、どのモジュールの入力ポートにも接続されていない（出力 open になっている）旨を伝える Warning です。EBR のデータ出力ポートや SLICE のキャリー出力などが未接続な場合に出力されます。

Diamond 2.1 以降では、IPexpress が生成したモジュールに対する当該ウォーニングが生成しないように対処されました。各生成モジュールの RTL にアトリビュート (/ * synthesis NGD_DRC_MASK=1 */) が追加

Lattice Diamond 日本語ユーザガイド

されています。これ以前の版の IPexpress で生成されたモジュールに対しては何も変わりませんので、メッセージを排除したい場合は再生成してください。

対策

論理合成のレポートで想定外の最適化等の問題が無いことを確認している場合は、この Warning は無視します。

メッセージ **ERROR - ngdbuild: logical block ' インスタンス名 ' with type ' モジュール名 ' is unexpanded**

意味

指定されたインスタンス名のモジュールが、ネットリスト内でブラックボックスになっている場合に出力されます。

対策

論理合成時に必要なソースが全てインポートされているか確認してください。*.ngo 形式の IP を使用している場合は、“該当するモジュール名”.ngo ファイルをプロジェクトフォルダ内にコピーすれば解決します。

7.4 改訂履歴

Ver.	Date	page	内容
2.3F	June.30	7-3	7.2.2 Hardware Evaluation、IP ライセンス有りの場合の設定記述を更新
		7-2, 3	図 7-1 差し替え、「Partition Search Path」項目について追記
3.3	Mar.2015	--	図の見直し、更新

--- *** ---