Microchip FPGA FAQ

https://www.macnica.co.jp/business/semiconductor/support/faqs/microchip/<ID番号>/

ID	Question	FAQ URL	最終更新日
_	FAQ一覧	https://www.macnica.co.jp/business/semiconductor/s	
_		upport/faqs/query/?kw=Microchip%20FPGA	-
1/6717	PolarFire SoCにてベアメタルのデモはどのように動かせばいいですか?	https://www.macnica.co.jp/business/semiconductor/s	2025/2/20
140717		upport/faqs/microchip/146717/	2023/2/20
146642	Libero SoCのI/O editorにてTransceiverのPLLはどのように配置したらいいですか?	https://www.macnica.co.jp/business/semiconductor/s	2025/1/28
140043		upport/faqs/microchip/146643/	2023/1/20
1/6821	PolarFire SoC使用時MSS DDRのトレーニング状況はどのように確認できますか?	https://www.macnica.co.jp/business/semiconductor/s	2025/1/28
140021	TolaiTile 300使用時M33 DDNのドレーフク1人がはとのように唯能できょうが!	upport/faqs/microchip/146821/index.html	2023/1/20
146820	PolarFire SoCのMSS(Microprocessor Sub-System)のレジスタの状態はどこから確	https://www.macnica.co.jp/business/semiconductor/s	2025/1/28
140020	認できますか?	upport/faqs/microchip/146820/index.html	2025/1/28
146737	PolarFire SoC MSS ConfiguratorのDDR ControllerタブにあるDQ Drive、DQS	https://www.macnica.co.jp/business/semiconductor/s	2025/1/28
140737	Drive、ADD/CMD Drive、Clock Driveはどのように設定したら良いですか?'	upport/faqs/microchip/146737/index.html	2023/1/20
145763	PolarFire SoC MSS ConfiguratorのDDR ControllerタブにあるVref CAやVref dataは	https://www.macnica.co.jp/business/semiconductor/s	2025/1/28
143703	どのように設定したら良いですか?	upport/faqs/microchip/145763/index.html	2023/1/20
145895	PolarFire SoCにてMSS(Microprocessor Sub-System)へ供給するクロックをFabric	https://www.macnica.co.jp/business/semiconductor/s	2025/1/28
143033	側でも使えますか?	upport/faqs/microchip/145895/index.html	
146697	LVDSを使いたいです。デザイン作成やピンアサインは何を参考にしたらいいです	https://www.macnica.co.jp/business/semiconductor/s	2025/1/28
140037	か?	upport/faqs/microchip/146697/index.html	2023/1/20
145745	Libero SoCのDesign Hierarchyにて頭に「elab0:」と記載されるHDLがあります	https://www.macnica.co.jp/business/semiconductor/s	2025/1/28
143743	が、どのような意味合いを持ちますか?	upport/faqs/microchip/145745/index.html	2023/1/20
146621	Libero SoCのプロジェクトを置く階層に制約はありますか?	https://www.macnica.co.jp/business/semiconductor/s	2025/1/28
140021		upport/faqs/microchip/146621/index.html	2023/ 1/ 20
145882	IGLOO2やProASIC3について5Vトレラントの情報はどこに記載されていますか?	https://www.macnica.co.jp/business/semiconductor/s	2025/1/28
143002		upport/faqs/microchip/145882/index.html	2023/ 1/20

	有償ライセンスを更新します。更新したいライセンスのIDとして代理店へ何を知ら	https://www.macnica.co.jp/business/semiconductor/s	
146606	相関が「ピンスを更新します。更新したい)」「ピンスのDC して10年店、内を知り せたらいいですか?	upport/fags/microchip/146606/index.html	2025/1/28
145970	Libero SoCにてDDR3やDDR4はどのようにピンアサインしたらいいですか?	https://www.macnica.co.jp/business/semiconductor/s	2024/12/16
		upport/faqs/microchip/145970/index.html	
146575	DDRコントローラを使用します。IPから動作評価やシミュレーション用のExample	https://www.macnica.co.jp/business/semiconductor/s	2024/12/16
	Designを生成できますか?	upport/faqs/microchip/146575/index.html	
145941	デモのデザインファイル(mpf_xxxx_df.zip)をダウンロードし、tclを実行するとエ	https://www.macnica.co.jp/business/semiconductor/s	2024/12/16
	ラーになりました。対処方法を教えてください。	upport/faqs/microchip/145941/index.html	,
146425	Evaluation Licenseを取得しようとしましたが一覧にありませんでした。ライセンス	https://www.macnica.co.jp/business/semiconductor/s	2024/12/16
140423	の取得方法は変わりましたか?	upport/faqs/microchip/146425/index.html	2024/12/10
146560	Libero SoCの有償ライセンスの期間が切れました。ライセンスが切れた後もライセ	https://www.macnica.co.jp/business/semiconductor/s	2024/12/16
140300	ンスが切れた時のバージョンまでは今後も使えますか?	upport/fags/microchip/146560/index.html	2024/12/10
146107	FPGAへ書き込んでいるデータを吸い上げる(ダンプ、Examineする)ことはできま	https://www.macnica.co.jp/business/semiconductor/s	2024/12/16
146107	すか?	upport/fags/microchip/146107/index.html	2024/12/16
1.460.40	PolarFireにてDDRを使用する際、内部VREFや外部VREFについて推奨はあります	https://www.macnica.co.jp/business/semiconductor/s	0004/10/16
146249	か?	upport/fags/microchip/146249/index.html	2024/12/16
1.40071	- !! - O O o - プーン - 5 クリホティナナル O	https://www.macnica.co.jp/business/semiconductor/s	2024/12/16
146371	Libero SoCのプロジェクト名は変更できますか?	upport/fags/microchip/146371/index.html	2024/12/16
1.10070	型番違いのデバイスに書き込みができました。この場合書き込みファイルを共通使	https://www.macnica.co.jp/business/semiconductor/s	0004/10/10
146379	用できますか?	upport/fags/microchip/146379/index.html	2024/12/16
		https://www.macnica.co.jp/business/semiconductor/s	
145658	Libero SoCでCCC IPを使う際Basicタブ内にあるExact Value設定とは何ですか?	upport/fags/microchip/145658/index.html	2024/12/16
	Synthesisを行った際、最適化によって不要配線や信号が消されないように設定する	https://www.macnica.co.jp/business/semiconductor/s	
145890	ことはできますか?	upport/fags/microchip/145890/index.html	2024/9/10
		https://www.macnica.co.jp/business/semiconductor/s	
145894	PolarFireの書き込み時間を教えてください。	upport/fags/microchip/145894/index.html	2024/9/10
		https://www.macnica.co.jp/business/semiconductor/s	
145888	料はありますか?	upport/fags/microchip/145888/index.html	2024/9/10
	7 7 6 7 10 17 17 17 17 17 17 17 17 17 17 17 17 17	apport, rago, illicrocilip/ 143000/ illiacx.illilli	

		https://www.macnica.co.jp/business/semiconductor/s	
145880	IGLOO2やProASIC3はCPLDですか?FPGAですか?	upport/faqs/microchip/145880/index.html	2024/9/10
145871	IGLOO2にて3.3V LVCMOSを使用したい場合どのIOを使用したらよいでしょうか?	https://www.macnica.co.jp/business/semiconductor/s	2024/9/10
		upport/faqs/microchip/145871/index.html	2024/9/10
1/5702	Libero SoCにて差動信号入力はどのように接続したらいいですか?	https://www.macnica.co.jp/business/semiconductor/s	2024/9/10
145735		upport/faqs/microchip/145793/index.html	2024/ 9/ 10
145768	Microchip FPGA: DQビットスワッピングを際おこなう際Libero SoCでの対応は必要ですか?	https://www.macnica.co.jp/business/semiconductor/s	2024/9/10
143700		upport/fags/microchip/145768/index.html	2024/ 3/ 10
1/15791	PolarFireのIBIS モデルはどこから入手できますか?	https://www.macnica.co.jp/business/semiconductor/s	2024/9/10
143731		upport/faqs/microchip/145791/index.html	2024/ 3/ 10
145900	FlashProを用いたデバイス書き込み時間を早くする方法を教えてください。	https://www.macnica.co.jp/business/semiconductor/s	2024/9/10
143300	Tidsiii 10を用いた力・「八百で色吟呵雨と中くする力体を扱んとください。	upport/faqs/microchip/145900/index.html	2024/ 3/ 10
145684	CoaXPress IPはどのデバイスファミリーで使用できますか?	https://www.macnica.co.jp/business/semiconductor/s	2024/8/8
1+300+		upport/faqs/microchip/145684/index.html	2024/0/0
1/15683	同時に開くことができるLibero SoCウィンドウの数に上限はありますか?	https://www.macnica.co.jp/business/semiconductor/s	2024/8/8
143003		upport/fags/microchip/145683/index.html	2024/0/0
145682	2 MPF300-VIDEO-KITとMPF300-VIDEO-KIT-NSの違いは何ですか?	https://www.macnica.co.jp/business/semiconductor/s	2024/8/8
110002		upport/faqs/microchip/145682/index.html	2021/0/0
145681	ソフトCPU Mi-Vを組み込んだ際の最大動作周波数について、デバイス毎で記載され	https://www.macnica.co.jp/business/semiconductor/s	2024/8/8
110001	ている資料はありますか?	upport/faqs/microchip/145681/index.html	202 17 07 0
145673	Identify DebuggerでFPGAの電源投入時の信号を観測できますか?	https://www.macnica.co.jp/business/semiconductor/s	2024/8/8
110070		upport/faqs/microchip/145673/index.html	2021/0/0
145660	Chip Oscillators IPのOn-chip 25/50 MHz RC Oscillator設定について、IGLOO2の場	https://www.macnica.co.jp/business/semiconductor/s	2024/8/8
113000	合25MHz、50MHzどちらになりますか?	upport/faqs/microchip/145660/index.html	202 17 07 0
145657	Libero SoCにバンドルされているModelSim ME Proは、ModelSim PE/SE/DEのど	https://www.macnica.co.jp/business/semiconductor/s	2024/8/8
173037	れに相当しますか?	upport/faqs/microchip/145657/index.html	2021/0/0
145656	Libero SoCで論理合成や配置配線を行う際、PCのマルチコア使用に対応しています	https://www.macnica.co.jp/business/semiconductor/s	2024/8/8
	か?	upport/fags/microchip/145656/index.html	202 1/ 0/ 0

		https://www.macnica.co.jp/business/semiconductor/s	
145655	VHDL、Verilog混在のシミュレーションはできますか?	upport/fags/microchip/145655/index.html	2024/8/8
		https://www.macnica.co.jp/business/semiconductor/s	
145654	演算IPはどのようなものがありますか?	upport/fags/microchip/145654/index.html	2024/8/8
	「D ACIC2 FDCA I ナ 間 ※ 十 ヵ 担 人 「 ど の 間 ※ ハ 、 u ナ 利 田 十 ヵ ム 救 ミ マ ノ ギ ナ		
140869	「ProASIC3 FPGA」を開発する場合、どの開発ツールを利用するか教えてくださ	https://www.macnica.co.jp/business/semiconductor/s	
		upport/fags/microchip/140869/	
140878	「ARM Cortex-M1 プロセッサ・ソフトIPコア」を使う場合、実装可能なデバイス・	https://www.macnica.co.jp/business/semiconductor/s	
	ファミリを教えてください。	upport/fags/microchip/140878/	
140880	「ARM Cortex-M1 プロセッサ・ソフトIPコア」を実装した場合、ModelSim MEで	https://www.macnica.co.jp/business/semiconductor/s	
	ブート・シーケンスのシミュレーションは可能ですか?	<u>upport/faqs/microchip/140880/</u>	
140450	他社FPGAメーカーはロジックアナライザーを開発ツールで使用可能ですが、	https://www.macnica.co.jp/business/semiconductor/s	
140430	Microchip社Liberoにロジックアナライザーは付いてますでしょうか?	upport/fags/microchip/140450/	
140712	PolarFireをJTAGで書き込む場合、書き込み時間はユーザデザイン (回路規模等)に	https://www.macnica.co.jp/business/semiconductor/s	
140712	依存しますでしょうか。	upport/fags/microchip/140712/	
120645	Libero SoCで古いバージョンのIPを使用する方法を教えてください。	https://www.macnica.co.jp/business/semiconductor/s	
139045		upport/fags/microchip/139645/	
	FPGA Fabric (LE) 内、FFの初期値。 電源挿入直後のFF(フリップ・フロップ)の初		
136751	期値は"0"ですか? 同期/非同期のリセットは接続されていないことを前提としてい	https://www.macnica.co.jp/business/semiconductor/s	
	ます。	upport/fags/microchip/136751/	
	I/O Editor のピン配置に関して。I/O Editorで"DDRIO"に割り当てられている端子に		
136818	アサインできません。 実際は通常のLVCMOS2.5Vで使用したいのですが	https://www.macnica.co.jp/business/semiconductor/s	
	「LVCMOS18」しかリストされません。	upport/faqs/microchip/136818/	
	I/O Editor の"slew"設定に関して。「SLOW、MEDIUM、MEDIUM FAST、FAST」	https://www.macnica.co.jp/business/semiconductor/s	
136820	の違いを教えてください。	upport/fags/microchip/136820/	
		<u> </u>	
	デバイスのデータ保持期間について。FlashタイプのROMは、データの保持期間が	https://www.macnica.co.jp/business/semiconductor/s	
136729	15年程度経過すると遅延の増加やデータが消去されてしまう可能性があるというの	upport/fags/microchip/136729/	
	が一般的だと思います。 Microchip社のFPGAに関しても当てはまりますか?	apport/ rags/ microcinp/ 130723/	

136732	SmartFusion2/IGLOO2のCLK専用入力Pinについて。 例えばPinoutsファイル「"M2GL005(S)-FG484_Pin_Assignment_Table.xlsx"」からCLK専用pinを抽出した場合、"****/CCC.NEx.CLKIx" と記載してある端子で認識は正しいですか? また"****/CCC.NE0.CLKI0"、"****/CCC.NE1.CLKI0"と記載があった場合、NE0とNE1の相違は何を意味していますか?	https://www.macnica.co.jp/business/semiconductor/s upport/faqs/microchip/136732/	
136725	Libero SoC のレポート・ファイルについて。「xxx.mindelay_repair_report.rpt」に ついて、何のレポートか教えてください。	https://www.macnica.co.jp/business/semiconductor/support/faqs/microchip/136725/	
136723	SmartFusion2/IGLOO2でデバイス規模別のピン・コンパチ品における未使用端子の処理について。 例えば、FG484のPKGはデバイスがM2GL005~M2GL090まではUserI/Oがアッパー・コンパチとなっていると理解しました。 最初にM2GL005をターゲットとしてUserI/Oの209pinの配置を行っていたと仮定し、M2GL010に変更した場合は増えた"24pin分"のUserI/Oをどのように処理すればよいですか?	https://www.macnica.co.jp/business/semiconductor/s upport/faqs/microchip/136723/	
136708	PolarFireのプログラミング中のIOピン状態について。 プログラミング中のIOピンの 状態(H/L/Z)について、IOピンやバンク毎にピン状態を設定することは可能ですか? それとも、他社FPGAのようにウィーク・プルアップやその他の値で固定となるので しょうか?		
136717	Libero SoC の最新版をインストールしましたが、"Catalog"タブのライブラリーが不足しているようです。 "Reload Catalog"を実行しましたが改善されませんでした。 正しい手順があれば教えてください。	https://www.macnica.co.jp/business/semiconductor/s upport/faqs/microchip/136717/	
136718	SmartFusion2/IGLOO2で使用する電源系について。Transceiver等の特殊IPを使用しない場合、 コアの1.2VとI/O用電源(VDDIx)以外に必須となる電源系はありますか?		
136696	REFCLK の配置制約規則について。Libero SoC のI/O Editor => XCVR ViewタブのGUIを使用した場合、最上段にあるREFCLKを使用すると全てのTXPLL及びLane_Quadにクロックが供給できる。 REFCLKの配置に依存して接続できないlane quadがあります。この制約条件について正確な情報を教えてください。	https://www.macnica.co.jp/business/semiconductor/support/faqs/microchip/136696/	

			1
136688	XCVRのREFCLKのルーティング制限について。現在、XCVRのREFCLKクロックを		
	FPGA_Fabric側のシステムクロックとして使用出来ればと考えております。 XCVR	https://www.macnica.co.jp/business/semiconductor/s	
	用REFCLK(PF_XCVR_REF_CLKの出力)をFPGA_Fabric用クロックとして供給し	upport/fags/microchip/136688/	
	CCCに入力して分周したクロックを出力することは可能ですか?		
	TXPLL の配置制約規則について。XCVRの各Lane_Quadには1つのTXPLL_SSCと 2		
	つのTXPLLがあり、4Laneすべてに配線する場合は、TX_PLL_SSCを使用する必要		
	があります。 また、各Lane_Quadの上側に配置されているTXPLLは上側2laneに配	https://www.macnica.co.jp/business/semiconductor/s	
	線可能、下側に配置されているTXPLLは下側2Laneに配線可能となっている。 この	upport/fags/microchip/136695/	
	制約条件について正確な情報を教えてください。		
100401	各デバイス・ファミリーのFIT値はいくつですか?	https://www.macnica.co.jp/business/semiconductor/s	
130431		upport/fags/microchip/136431/	
136433	開発ツールのPC要求スペックに関する質問です。IGLOO2を開発する場合のメモ	https://www.macnica.co.jp/business/semiconductor/s	
130433	リー容量の推奨値を教えてください。	upport/fags/microchip/136433/	