

## 第 21 章 ECO エディター

### 21.1 概要と起動

ECO (Engineering Change Order) エディターは、**論理合成から配置配線などのプロセスを再実行せずに** ネットリストレベルでデザインの修正を可能にするツールです。修正が可能な項目は次のとおりです。

- ・ I/O ポートの属性
- ・ PLL の一部パラメータ
- ・ EBR 初期化ファイルの設定・更新
- ・ 内部ノードのポートへの引き出し

起動するには図 21-1 内の赤枠で示すアイコン  をクリックするか、メニューバーで [Tools] → [ECO Editor] とたどりま。

図 21-1. ECO エディターの起動



### 21.2 I/O 属性の変更

ウィンドウ下部には、冒頭に列記した項目ごとにタブが用意されています。[sysIO Setting] タブを選択して I/O 属性を編集します (図 21-2)。黒色文字表記の属性 (I/O タイプなど) ではなく、薄緑文字表記の属性 (プル設定やドライブ強度、スルーレート、オープンドレイン設定、ヒステリシスなど) が変更できます。

図 21-2. ECO エディターの起動後の画面例～ sysIO 設定タブ

Type	Name	Pin	Bank	IO_TYPE	PULLMODE	DRIVE	SLEWRATE	PCICLAMP	OPENDRAIN	DIFFRESISTOR	DIFFDRIVE	MULTDRIVE	EQ_CAL	
1	Input	uart_rxd	G19	8	LVC MOS33	UP	NA	FAST	ON	OFF	OFF	NA	NA	0
2	Input	in_sim	E22	2	LVC MOS33	UP	NA	FAST	ON	OFF	OFF	NA	NA	0
3	Input	reset_n	A21	8	LVC MOS33	UP	NA	FAST	ON	OFF	OFF	NA	NA	0
4	Input	in_clk	L5	7	LVDS25	NONE	NA	FAST	ON	OFF	OFF	NA	NA	0
5	Bidi	i2cm_sda	A13	1	LVC MOS33	UP	12	SLOW	ON	OFF	OFF	NA	NA	0
6	Bidi	i2cm_scl	B12	1	LVC MOS33	UP	12	SLOW	ON	OFF	OFF	NA	NA	0
7	Output	seg[0]	V6	6	LVC MOS33	UP	12	SLOW	ON	OFF	OFF	NA	NA	NA
8	Output	uart_txd	G20	8	LVC MOS33	UP	12	SLOW	ON	OFF	OFF	NA	NA	NA
9	Output	dp	W5	6	LVC MOS33	UP	12	SLOW	ON	OFF	OFF	NA	NA	NA
10	Output	seg[13]	AA5	6	LVC MOS33	UP	12	SLOW	ON	OFF	OFF	NA	NA	NA
11	Output	seg[12]	AA4	6	LVC MOS33	UP	12	SLOW	ON	OFF	OFF	NA	NA	NA
12	Output	seg[11]	V5	6	LVC MOS33	UP	12	SLOW	ON	OFF	OFF	NA	NA	NA

sysIO Setting | PLL Programming | Memory Initialization | Signal Probes

註：本 Lattice Diamond 日本語マニュアルは、日本語による理解のため一助として提供しています。作成にあたっては各トピックについて可能な限り正確を期しておりますが、必ずしも網羅的あるいは最新でない可能性や、オリジナル英語版オンラインヘルプや各種ドキュメントと不一致がある可能性があります。疑義が生じた場合は技術サポート担当者にお問い合わせ頂くか、または最新の英語オリジナル・ソースを参照するようお願い致します。

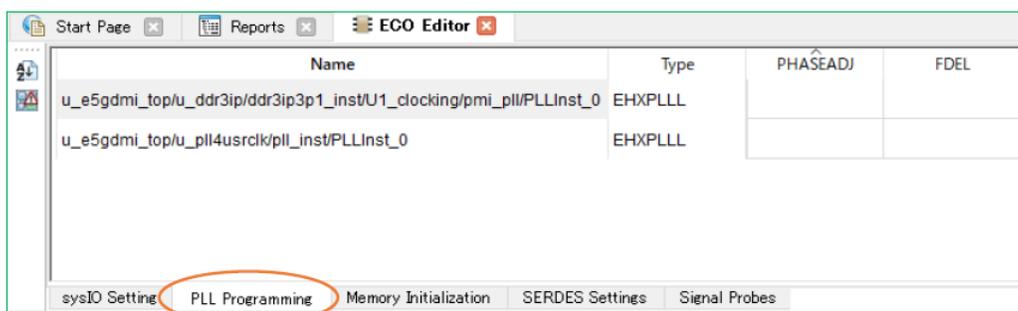
変更する値は各セルをクリックすると現れるプルダウン表示のみが許容されています（その他のタブでも同様です）。“NA”表示のセルは変更できません。また、属性として表示される項目はデバイス・ファミリーごとに異なります。

何らかの変更をした後は必ず保存します。

### 21.3 PLL 設定の変更

[PLL Programming] タブを選択して編集します。図 21-3 に ECP5 の例を示します。何らかの変更をした後は保存します。

図 21-3. PLL 設定タブの例 (ECP5)



### 21.4 メモリー初期化ファイルの更新

デザインでメモリーを用いていて、かつ（コンフィグレーション時に）初期化する場合、[Memory Initialization] タブを選択して更新・編集できます。例えばモジュール生成ツールで ROM を生成して（第 4.2.3.2 節）組み込んだ場合が該当します。また、（Risc-V や Lattice Mico8/Mico32 などの）組み込みコントローラを実装した場合で、プログラムやデータのみを変更する場合などは、論理合成から配置配線までの処理時間を省略できるため、特に有用です。

図 21-4 のように、意図するメモリーの（“EBR Components” 行か）元々の初期化ファイル（拡張子 .mem）が表示されている “Memory File” 行のどこかをダブルクリックすると、図 21-5 の設定ウィンドウ “Update Initial Memory” が立ち上がります。

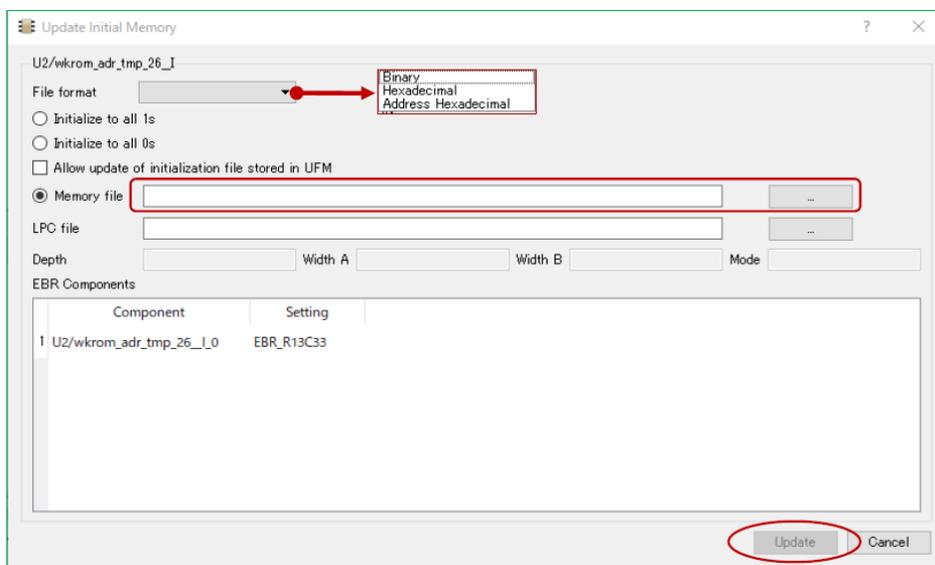
図 21-4. メモリー初期化タブの例 (表示調整の操作後)



特に初期化しているメモリー・インスタンスが複数ある場合などは、タブを切り替え直後には表示されていない [Setting] カラムを見えるようにしたり、少なくない行数で表示される [EBR Components] セクションを

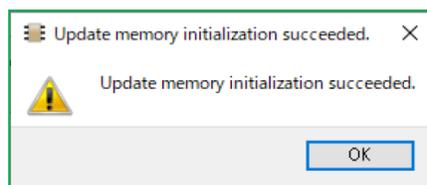
畳む（行頭の”V”印をクリックする）などの操作で見やすくすることで、意図する .mem の対象メモリーを特定することが容易になります。

図 21-5. ”Update Initial Memory” ウィンドウ（ブランク時）



「File Format」としては3種類が選択できます。初期化データを保持するファイルをブラウザ後に指定して（「Memory File」セルを満たし）、有効になる Update ボタンをクリックします。問題が無ければ図 21-6 のような確認画面がポップアップします。指定フォーマットが異なる場合や、サイズが対象メモリーと不整合の場合はエラーが通知されます。変更をした後は必ず保存しておきます。

図 21-6. メモリー初期化ファイル更新の成功通知



## 21.5 内部ノードの引き出し

[Signal Probes] タブを選択して内部ノードを未使用ピンに引き出す編集をします。引き出すために配線が付加されますので、当該ノード（ネット、バス）へのタイミングの影響や、引き出し信号自体の遅延が生じることを理解しておく必要があります。

図 21-7 の例のように、意図するノード行の ”Available IO” セルをクリックして選択後、ダブルクリックします。するとプルダウン形式で、候補となる空きピンがリストされますので、この中から選択します。図 21-7 では 125 番の信号を引き出そうとしています。

全てのピンを決定した後、左側のアイコン **SP** をクリックして編集内容を適用させ、その後に  アイコンで DRC を実行します。コンソールをチェックして DRC エラーがないことを確認します。

図 21-8 例では引き出したポートが最下段に追加されています。ピンの色付き表示の属性は第 21.2 節と同じように編集が可能です。編集が全て完了したら、保存して ECO エディターを終了します。

最後に、書き込みファイル生成プロセスのみを再実行します。図 21-9 のように ”Export Files” プロセスを選択して右クリック後、”Rerun”を選択する、または ”Export Files” 行をダブルクリックします。後者の場合

は、意図する出力ファイル・サブプロセスのチェックボックスをクリックして有効にしておきます。

図 21-7. Signal Probes タブによる内部ノードの引き出し例

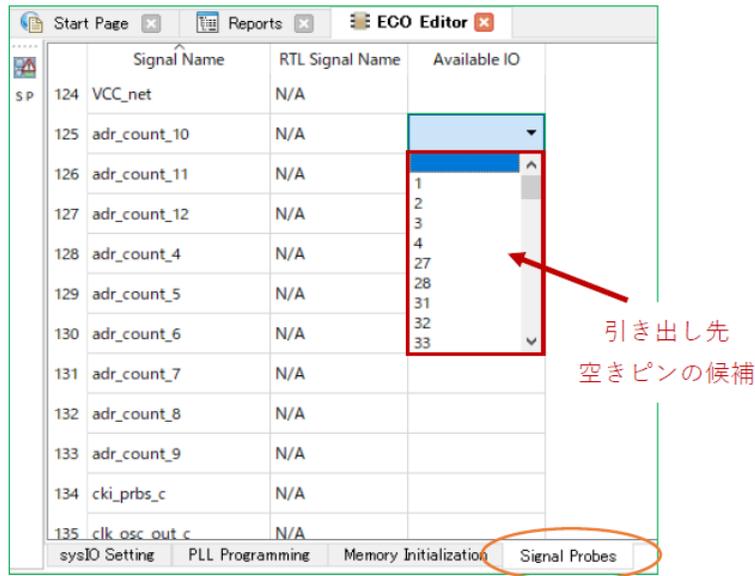


図 21-8. 追加された引き出しポートの表示例

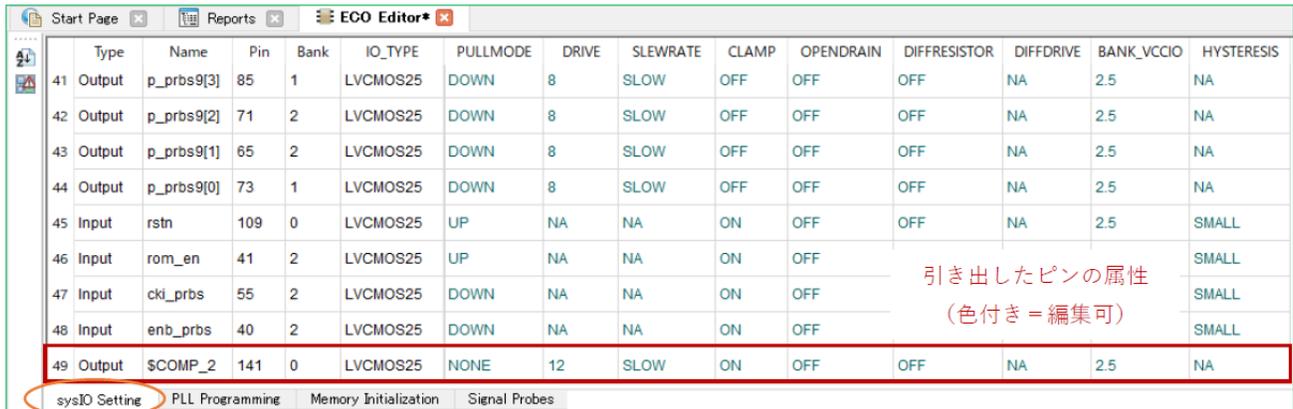
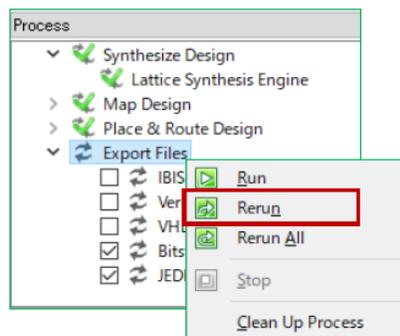


図 21-9. Export Files の再実行



--- \*\* ---