

第 12 章 パワー・カリキュレーター

12.1 概要

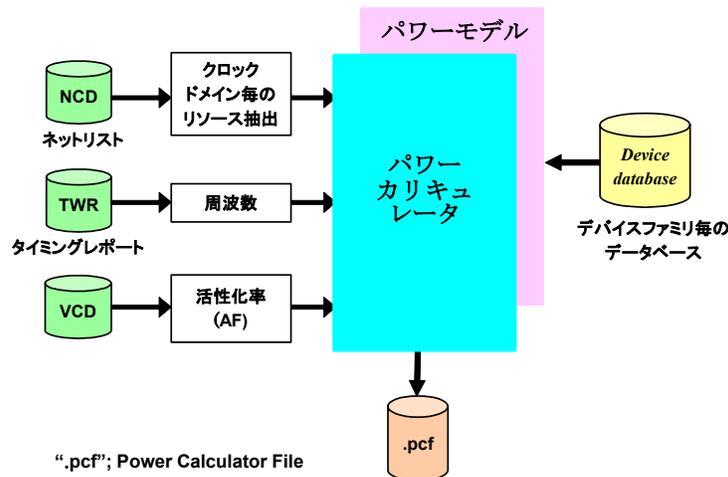
パワー・カリキュレーター (Power Calculator) は、デザインの見積もり段階、配置配線後、さらにシミュレーション結果を使用したシミュレーション後の 3 つの設計フェーズでの消費電力見積もりに対応します。デバイス内のリソース毎、そしてクロックドメイン毎に各パラメータを与えることで算出します。

消費電力見積もりのために必要な数値・パラメータとしては、ハードウェア・リソース使用数、クロック周波数、そして内部ノードがクロックエッジでトグルする割合である活性化率 AF (Activity Factor) が必要です (図 12-1)。

リソース使用数のうち、デバイス内にある配線リソースのみについては、ユーザーから判別できませんので特別です。各リソースに対する各パラメータを元にしてツールが自動で算出します。

配置配線 (PAR) 後のネットリストを用いれば使用リソース数、クロック周波数、温度、動作電圧などは正確に与えることができますので、見積もり結果に影響を与える不確定性は活性化率の指定です。RTL レベルのモジュール単位ではなく、クロックドメイン単位で扱うこともあり、現実の動作に即した、正確な AF 値を入力することは、現実的には極めて困難です。本ユーザーガイドではこの点については扱いません。

図 12-1. パワー・カリキュレーターの概要



12.2 見積もりのフェーズとモード

各設計フェーズでの見積もり、ならびにその入力ソースと見積もりの精度について、以下に示します。

1. 初期設計段階

ツールの動作モードは、“Estimation” (見積もり) です。設計初期はネットリストがないフェーズでの作業ですので、(配線リソース以外の) 見積もりに必要な情報を全てユーザーが入力します。

2. PAR 終了後

ツールの動作モードは、“Calculation” (計算) です。PAR 後にネットリスト (.ncd) を読み込むことにより、配線を含めて全リソースの使用数を正確に取り込みます。これ以外の情報 (周波数、AF) は

註: 本 Lattice Diamond 日本語マニュアルは、日本語による理解のため一助として提供しています。作成にあたっては各トピックについて可能な限り正確を期しておりますが、必ずしも網羅的あるいは最新でない可能性や、オリジナル英語版オンラインヘルプや各種ドキュメントと不一致がある可能性があります。疑義が生じた場合は技術サポート担当者にお問い合わせ頂くか、または最新の英語オリジナル・ソースを参照するようにお願い致します。

ユーザーが入力します。リソース使用数という観点では誤差がありませんので、相対的に見積もり精度は向上します。

3. ゲートレベル・シミュレーション後

ゲートレベル・シミュレーション実行時に各ノードのトグル情報を VCD (value change dump) ファイルに書き出し、これからツールに AF 値をロードさせます。シミュレーション・パターンが実動作に近いほど、より現実に即した見積もり精度を得ることも可能ですが、精度を高めようとするに従って長いパターンが必要となり、トレードオフと言えます。RTL シミュレーションでは適用できません。

表 12-1. 各設計フェーズごとの入力ソースと見積もり精度

モード	見積もりフェーズ	コア・リソースの使用率	配線リソースの使用率	クロック周波数	活性化率 (AF)	見積もり精度
Estimation	見積もり時や設計初期段階	ユーザー入力	ツールが推定	ユーザー入力	ユーザー入力	概算
Calculation	配置配線後	ネットリストより抽出	ネットリストより抽出	ユーザー入力	ユーザー入力	一般的な期待精度
	Gate Level Sim 後			VCD ファイルより抽出	VCD ファイルより抽出	高精度も可

注意：

Calculation モードの際にインポートしたファイルから抽出されたパラメータは、水色の背景で表示されます。活性化率 AF の定義については、第 12.6.1 項をご参照下さい。

Calculation モードで幾つかのセルの値やパラメータを変更すると、モードが Estimation に自動的に変わります。この場合、表示されるリソース数など与えられた値が全く同じでも、見積もり結果は異なります。これはツールが自動で判別する配線リソース数の扱いが両モード間で異なるためです。

Calculation モードから一度 Estimation モードに意図せず変わった場合でも、その直後であれば [Edit] → [Revert to Calculation Mode] を選択することで Calculation モードに戻ることができます。ただし、その時点まで入力・編集した数値は（ウォーニングが表示され）元に戻ることに留意します。

12.3 基本操作

12.3.1 パワー・カリキュレーターの起動

Diamond ツールバーのアイコン  をクリックするか、メニューバーで [Tools] → [Power Calculator] を選択します (図 12-2)。

図 12-2. パワー・カリキュレーターの起動



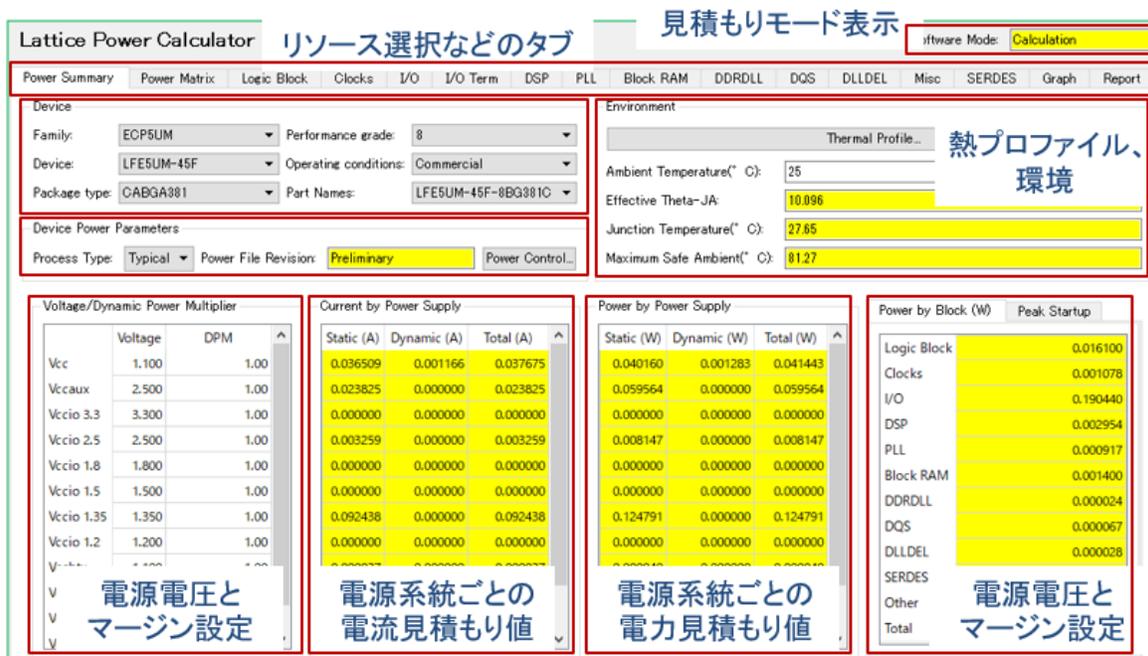
当該インプリメンテーションで、既にパワー・カリキュレーターによる作業結果を保存している場合は、ファイルリスト・ビュー内の "Analysis Files" 部にパワーカリキュレータ・ファイル ".pcf" が登録されますので、これをダブルクリックすることでも起動できます。

12.3.2 メインウィンドウ

パワー・カリキュレーターが起動すると図 12-3 のようなウィンドウが表示されます。図 12-3 はネットリストを読み込んだ状態のため、ウィンドウ右上の "Software Mode" が "Calculation" 表示になっています。そうでない場合は、"Estimation" 表示になります。

- ・ 白色のセルは、任意の値を入力することができます
- ・ 黄色のセルはリードオンリーで、パワー・カリキュレーターが算出した値です
- ・ 水色のセルは、ネットリストから抽出して自動的にロードされた値です

図 12-3. パワー・カリキュレーターのメインウィンドウ



水色セルの値を編集すると Calculation モードから Estimation モードに自動的に変わることにご留意ください。一度 Estimation モードに変わっても、メニュー [Edit] → [Revert to Calculation Mode] を選択することで Calculation モードに戻ることができます。各項目については、第 12.4 節で記述します。

12.3.3 パワーカリキュレータ・ファイル

パワーカリキュレータ・ファイル .pcf に作業（プロジェクト）を保存できます。パワー・カリキュレーターがアクティブな状態で、File メニューより "Save ***** as" メニューから任意の名前で保存します。

保存された .pcf は、インプリメンテーションごとにファイルリスト・ビューで登録・管理されます。アクティブに設定された（太字表示の）.pcf が存在する場合、パワー・カリキュレーター起動時にその属性で起動します。アクティブな .pcf が存在しない場合、その時点のデザインをロードして起動します。インポートされている .pcf をダブルクリックして起動することも可能です。アクティブ化するには、.pcf ファイルを選択後に右クリックして、[Set as Active] を選択します。非アクティブ化には同様に [Set as Inactive] を選択します。

12.4 プロジェクト設定

12.4.1 パラメータのグローバル設定

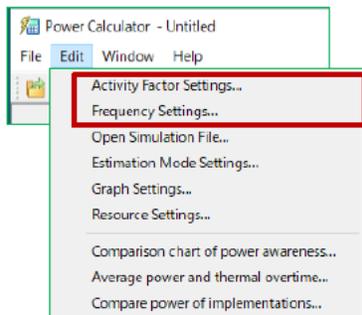
新規プロジェクトでは、活性化率 AF とクロック周波数はデフォルト値として AF=10 [%]、0 [MHz] が入力された状態で起動します。作業時にこうした値は通常、ロジックやメモリーなど個々のリソース設定タブで、個別に入力しますが、全リソースに共通の（グローバルな）パラメータ値として設定することが可能です。

デフォルト状態、或いはこれらにグローバル値を設定した状態では、各タブ内の該当セルはそれぞれ青色の文字で表示されます。各タブ内のセルに、直接特定の値を一度でも入力・編集した後に以下に説明する操

作をしたとしても影響はなく、上書きされることはありません。

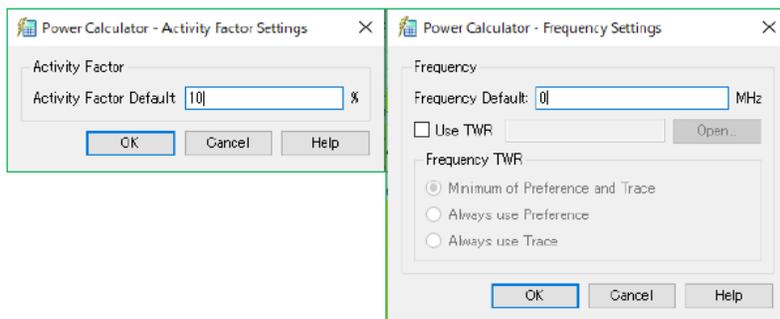
パワー・カリキュレーターをデタッチ（Detach= 単独表示に）した状態で、メニューバーから [Edit] からプルダウンで選択できるようになります。

図 12-4. パラメータのグローバル設定メニューの選択



- * Activity Factor Settings [%]: ロジックの活性化率 AF です (図 12-5、左)
- * Frequency Default [MHz]: クロック周波数です (図 12-5、右)。クロック (ドメイン) が複数ある場合でも、全てに同じ値が設定されます。各リソースタブで表示される値は、この設定値が適用されますが、クロックネットごとに上書きして所望の値にすることが可能です。

図 12-5. 設定ウィンドウ : Activity Factor (左)、Frequency (右)



”Frequency Setting ウィンドウ”では、以下に示す方法でタイミングレポートからクロック周波数の設定をすることが可能です。

Use TWR:

クロック周波数をタイミングレポート・ファイル (.twr) からロードして指定する場合にチェックをし、ファイル名を指定します。 .twr には、デフォルト周波数値を与えたいクロック名を含んでいる必要があります。ロード時に何を有効な値とするかに関して、以下の三つのオプションがあります。

Minimum of Preference And Trace:

PAR のタイミング制約として与えた周波数と、PAR 結果 ”Actual Frequency” の低い値を取り込みます

Always Use Preference:

PAR のタイミング制約として与えた周波数を取り込みます

Always Use Trace:

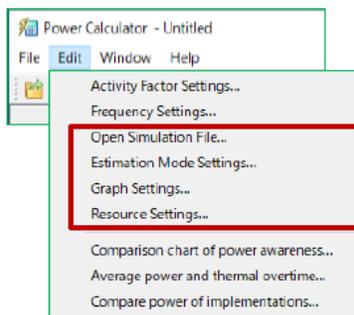
PAR 結果の ”Actual Frequency” 値を取り込みます

12.4.2 これ以外のプロジェクト設定

これ以外のプロジェクト全体に係わる設定があります。図 12-6 は図 12-4 と同じ、Edit メニューからのプ

ルダウン表示です。

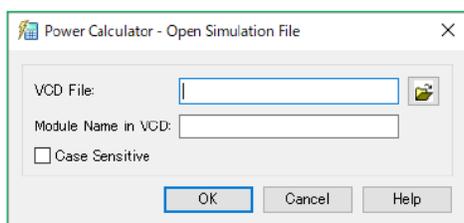
図 12-6. Edit メニュー



12.4.2.1 Open Simulation File...

論理シミュレーションのダンプファイル VCD を読み込むことで (図 12-7)、各タブ内の “Frequency” および “AF%” フィールドに周波数と AF 値をロードする場合に設定します。

図 12-7. VCD ファイルの読み込み設定

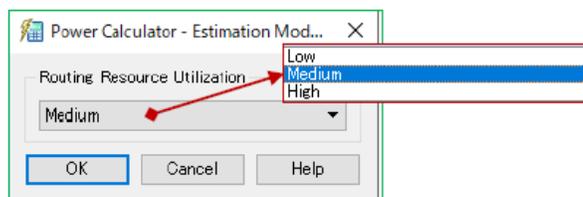


ファイル名を入力すると「Module Name in VCD」が入力可能となりますので、周波数と AF 値を与える対象モジュール名を指定します。「Case Sensitive」をクリックすることで、大文字小文字の識別ができます。

12.4.2.2 Estimation Mode Settings...

Estimation モードにおける配線リソースの使用度を指定します。デフォルトは [Medium] ですが、[Low] や [High] が選択できます (図 12-8、右)。通常は、デフォルトの [Medium] を使用します。例えば、ブロックメモリー (EBR) を多用する場合や、演算回路・信号処理回路の多い実装では [High] を選択すると、より Calculation モードに近い見積もりになることがあります。

図 12-8. “Estimation Mode Setting” ウィンドウによる配線リソース使用度の設定



12.4.2.3 Graph Settings

パワー・カリキュレーターは、消費電力が電圧、温度、そしてデザインの周波数の変化により、受ける影響をグラフで表示できます。X 軸、Y 軸のレンジとステップを Power vs. VCC Supply Voltage, Power vs. Ambient Temperature、そして、Power vs. Frequency の 3 つに対して、設定することができます (図 12-9)。グラフはそれぞれに対して、typical と worst case の 2 つが表示されます。

Power by Section:

Y 軸としては、[Total Power] (デフォルト)、もしくは [Logic Block] などのブロックが選択可能です。

X 軸は、[VCC]、もしくは各電源が選択可能です。

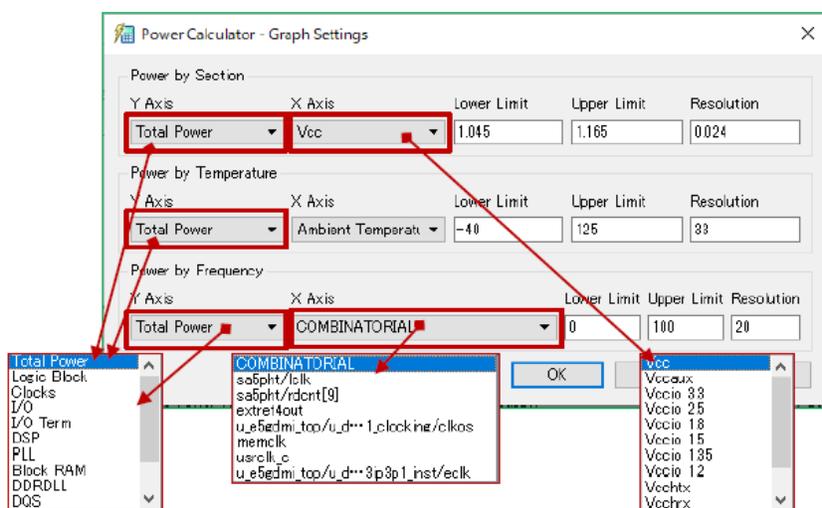
「Lower Limit」と「Upper Limit」でグラフの X 軸の上下限の設定を行い、「Resolution」でグラフの分解能を設定します。電圧値の Lower/Upper Limit 上下限は、Nominal 値の +/-5% です。Resolution 値を小さく設定するほど、より滑らかなグラフを得ることができますが、表示までの時間が遅くなりますのでご注意ください。

Power by Temperature:

Y 軸は「Power by Section」と同じです。X 軸は[Ambient Temperature] (FPGA 周囲温度) のみが選択できます。

Lower Limit、Upper Limit、Resolution も同上です。デフォルト値は Lower Limit と Upper Limit が選択しているデバイスのグレード相当です (Commercial は 0 / 85、Industrial は -40 / 100)。Resolution 値を小さく設定するほど、より滑らかなグラフを得ることができますが、表示までの時間が遅くなりますのでご注意ください。

図 12-9. Graph Settings の表示例



Power by Frequency:

Y 軸は「Power by Section」と同じです。

X 軸はクロック周波数を設定します。クロックのリストには、クロックタブに入力されたクロックが候補として表示されます。デフォルトは、クロックタブで最初にリストされているクロックです。クロックタブでクロックが何も入力されていない場合は、「No Clocks Found!」となります。

Lower Limit、Upper Limit、Resolution は同上です。デフォルトは Lower Limit が 0MHz、Upper Limit が 100MHz で、Resolution が 20 です。Resolution 値を小さく設定するほど、より滑らかなグラフを得ることができますが、表示までの時間が遅くなりますのでご注意ください。

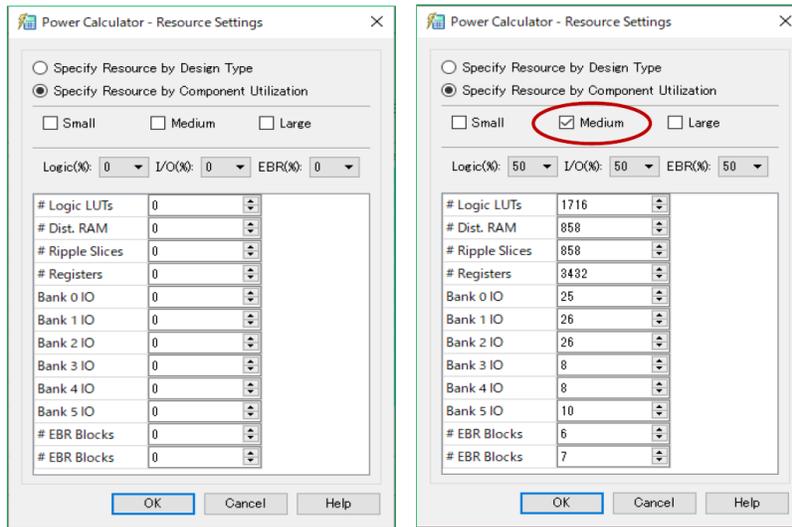
12.4.2.4 Resource Settings...

Estimation モードの際に、各リソースの使用率・数を入力するために使用できます。各タブで作業もできますが、一括して作業ができます。

デフォルトでは図 12-10 左のように全て "0" です。上部 Small/Medium/Large のいずれかを選択すると、その下に Logic / IO / EBR 各項に規定の % 値が入り、各セルにこれに相当するターゲットデバイスでの数値が満たされます。Small=30%、Medium=50%、Large=85% です (図 12-10 右は Medium/MachXO3LF の例)。この % 値は 5% ステップでプルダウン設定できます。

また、その下に下部の各リソース毎の各セル入力を直接手編集することが可能ですし、セル右端の上下矢印をクリックすることで 1% ずつ増減できます。

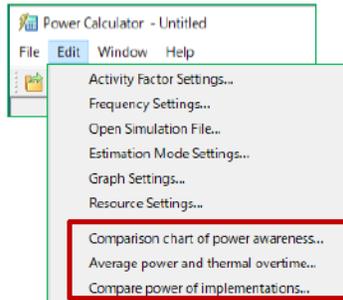
図 12-10. Resource Settings ウィンドウ (左: デフォルト、右: "Medium" 選択後)



12.4.3 電力見積もり結果の比較・検討機能

見積もり結果を比較評価する際の支援となる機能があります (図 12-11)。

図 12-11. Edit メニュー : 電力比較機能の選択



12.4.3.1 Comparison chart of power awareness...

図 12-12. Comparison chart of power 表示例

	Standby On	Standby Off
Logic Block	0.004379	0.004392
Clocks	0.000164	0.000165
I/O	0.000131	0.000132
EFB	0.000004	0.005364
Other	0.000047	0.003676
Block RAM	0.000158	0.000159
PLL	0.000001	0.000001
DQS DLL	0.000005	0.000005
DQS	0.000003	0.000003
DLL DEL	0.000005	0.000005
Total	0.004897	0.013902

これはパワーマネジメント機能をサポートするデバイスのみに関する機能です ("パワーコントローラ"

と呼びます)。MachXO2 / MachXO3L / MachXO3LF が対応します。図 12-12 は MachXO2 の例で、スタンバイ機能がオンとオフ時の差分がリソース毎に表示されます。

12.4.3.2 Average power and thermal overtime...

これも前項同様にパワーマネジメント機能をサポートするデバイスに関する機能です。

図 12-13. Average power and thermal overtime 表示例



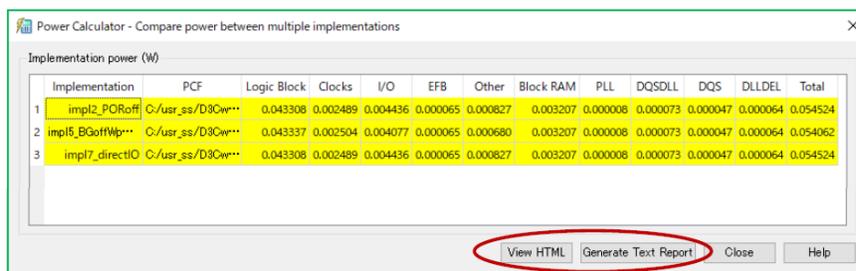
図 12-13 は MachXO2 の例で、アプリケーションとしてオフモード (Shutdown) とスタンバイ、そして通常動作の 3 モード間で動作切り替えする場合、その時間比率がトータル 100[%] になるように入力すると、平均の電力消費を自動的に計算して表示します。

12.4.3.3 Compare power of implementation...

Diamond の特徴の一つである、単一プロジェクト内に複数のインプリメンテーション (Implementation) で実装比較する場合に、それぞれの電力をリソース毎の表形式で比較する機能です。複数のインプリメンテーションが定義されていれば、デバイスに制限はありません。図 12-14 にインプリメンテーションが 3 つある場合の例を示します。ただし、本比較を有効にするためには個別にフィッティングが完了し、それぞれ pcf ファイルを生成しておく必要があります。

ウィンドウ下部にある『View HTML』をクリックすると、HTML 形式で同じ表を閲覧することができます。また『Generate Text Report』をクリックすると、テキストファイルに保存できます。

図 12-14. Compare power of implementation 表示例



12.5 各タブ表示の詳細

パワー・カリキュレーターの本メインウィンドウは、複数のパラメータ設定タブとグラフタブならびにレポートタブによって構成されています。それぞれのタブについて、以下のセクションで記述します。

12.5.1 Power Summary タブ

図 12-3 は [Power Summary] タブ表示例です。デバイスファミリ・規模やパッケージなどの選択、プロセスの選択、環境の選択と設定、電源電圧の設定および、算出結果のまとめを表示します。

12.5.1.1 Device : デバイスの選択・属性

図 12-3 の左上部、Device セクションで対象デバイスについて選択します。

- Family: デバイスファミリの選択・表示
- Device: デバイス規模の選択・表示
- Package Type: パッケージタイプの選択・表示
- Speed Grade: スピードグレードの選択・表示
- Operating Condition: Commercial / Industrial グレードの選択・表示
- Part Name: デバイス型式の選択・表示

12.5.1.2 Device Power Parameters : プロセス条件の選択とパワーコントロール

図 12-3 の左中央部のセクションで条件について選択します。

- Process Type Typical もしくは Worst の選択・表示
- Power File Revision パワー・カリキュレーターのデータ・ステータス表示です。Final は量産ステータスのデバイス、Preliminary は ES ステータスを意味します。

図 12-15. 省電力機能の指定ウィンドウ表示例

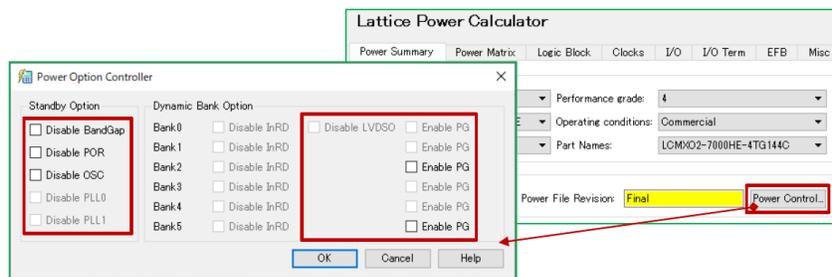
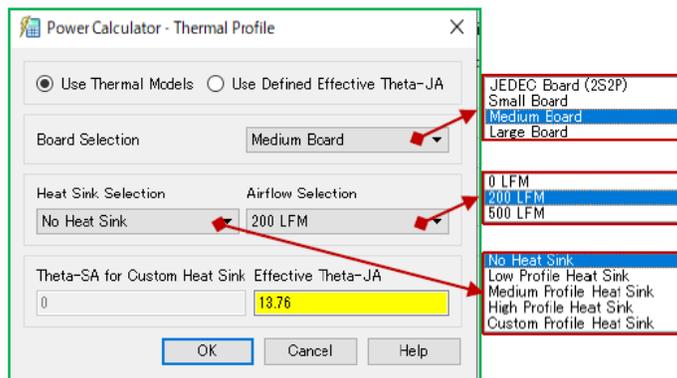


図 12-15 は、パワーコントローラ・マクロがインスタンスされている、また入力ポートに対してパワーガード・マクロがインスタンスされている場合の例です。図 12-15 各チェックボックスのオプションを使用(チェックあり)するか不使用か(チェックなし)を指定して『OK』をクリックすると、それぞれの条件下でツールが見積もり値を算出します。

12.5.1.3 Environment : 動作環境条件の設定

図 12-3 の右上部の Environment セクションでは動作環境条件について設定します。「Ambient Temperature (°C)」セルには予想される、或いは満たすべきデバイスの周囲温度を摂氏で入力します。このセクションで直接入力できるのはこのセルのみです。

図 12-16. Thermal Profile 設定ウィンドウ例と各プルダウン・オプション



『Thermal Profile』ボタンをクリックすると、図 12-16 のウィンドウが立ち上がりますので、熱プロファイルを設定します。ユーザーが算出する θ_{JA} を使用する場合は、“Use Defined Effective Theta-JA”を選択します。「Effective Theta JA」セルが黄色から白色に変わり、入力可能になります。

デフォルトは“Use Thermal Models”が選択されていて、ボードとヒートシンク、およびエアフローの各デフォルト設定、およびプルダウン候補は図の通りです。

各設定が完了して『OK』をクリックすると、[Power Summary] タブ表示 Environment 内に “Effective Theta JA”, “Junction Temperature”, “Maximum Safe Ambient” の各算出結果が出力されます。

Board Selection:

JEDEC Board (2S2P)

JEDEC の規格通り電源・グラウンドを含めて 4 層基板、対象のボードのサイズは、パッケージサイズが 27mm 未満の場合は 3 x 3 インチ、27mm 以上の場合は 4 x 4 インチです。パワー・カリキュレーターは、ヒートシンクを使用しない場合は Theta JA (Junction-to-Ambient) を、使用しない場合は Theta JC (Junction-to-Case) を使用します。

Small Board

小さなボードの場合で、ボードサイズは 6 ~ 8 x 6 ~ 8 インチです。この設定ではボードの熱抵抗に Theta JB が加算されます。

Medium Board

中程度のボードの場合で、ボードサイズは 8 ~ 12 x 8 ~ 12 インチです。この設定ではボードの熱抵抗に Theta JB が加算されます。

Large Board

大きなボードの場合で、ボードサイズは 14 x 14 インチ以上です。この設定ではボードの熱抵抗に Theta JB が加算されます。

Heat Sink Selection:

No Heat Sink

ヒートシンクを使用しない場合に選択します。この時 Theta JA が使用されるので、“Airflow Selection” からエアフロー値を選択する必要があります。デフォルトでは [No Heat Sink] になります。

Low-Profile Heat Sink

低い高さのヒートシンクを使用する場合に選択します。想定するヒートシンクの高さは、12mm です。

Medium-Profile Heat Sink

中程度の高さのヒートシンクを使用する場合に選択します。想定するヒートシンクの高さは、21mm です。

High-Profile Heat Sink

高さのあるヒートシンクを使用する場合に選択します。想定するヒートシンクの高さは、25mm です。

Custom-Profile Heat Sink

ユーザー固有のヒートシンクを使用する場合に選択します。「Theta-SA For Custom Heat Sink」と表記があるセルに、実際に使用するヒートシンクの θ_{SA} を入力します。この時、エアフロー値の選択はできませんので、 θ_{SA} にはエアフローを考慮した値を入力します。

Airflow Selection:

FPGA デバイスへのエアフローを LFM (Linear Feet per Minute) で定義します。0 LFM (0 m/s) , 200 LFM (1 m/s) , 500 LFM (2.5 m/s) の 3 つが選択可能です。ヒートシンクの選択で [Custom-Profile Heat Sink] を選択した場合は、この項目は選択できません。

12.5.1.4 Voltage/Dynamic Power Multiplier : 電源電圧値の設定

図 12-3 の左下部のセクションで設定します。[Voltage] カラムにはそれぞれの電源電圧ごとに所望の値を設定します。デフォルトでは、Typical 値が入力されています。最悪値を算出したい場合、この値を +5% した値を入力します。なお、各システムともに入力値は +/-5% 以内に収める必要があります。これ以上は受け付けませんのでご注意ください。

[DPM] カラムには設計として確保したいマージンを、係数として電源システム毎に指定します。ダイナミック電流にのみ作用します。AF、周波数、リソース数などネットリストベースの見積もり (Calculation モード) の場合でも、それぞれのシステムのトータル・ダイナミック電流 (電力) 値にこの係数が乗じられます。マージンを付加するという意図から、せいぜい 1.10 ~ 1.20 程度までの値とする (10 ~ 20%) ことが一般的です。

尚、VCC12 については、ボード設計時に 1.2V の I/O 電源が必要ということではありません。コア電圧に係わる DC アイドル電流分が便宜上、ここに表記されます。

12.5.1.5 Current by Power Supply : 算出電流値

図 12-3 の中央下部のセクションが各電源システムの消費電流サマリーです。スタティックとダイナミック電流、およびトータル電流がレポートされます。

12.5.1.6 Power by Power Supply : 算出電力値

図 12-3 の中央下部のセクションのもう一つが各電源システムの消費電力サマリーです。スタティックとダイナミック電力、およびトータル電力がレポートされます。

12.5.1.7 Power by Block (W)、Peak Startup : ブロックごと電力と電源投入時電流

図 12-3 右下部セクションの [Power by Block (W)] タブでは、各ブロックの電力サマリーがレポートされます。[Peak Startup] タブでは、電源立ち上がり時の初期化電流 (Initialization Current) が電源システムごとにレポートされます。リソース使用率には依存せず、デバイスによって一定です。PVT バラつきや電源シーケンスを全て考慮した、最悪ケースでの値が表示されます。

12.5.2 Power Matrix タブ

各電源システムに対するリソースごとの消費電流と電力をマトリクス表示するものです (図 12-17)。

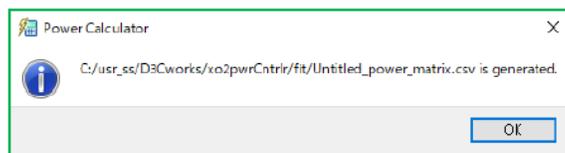
図 12-17. Power Matrix タブ表示例

	Logic Block	Clocks	I/O	EFB	Other	Block RAM	PLL	DQSDLL	DQS	DLI/DEL	Total
Vcc	0.003660	0.000137	0.000101	0.004470	0.003064	0.000132	0.000001	0.000004	0.000003	0.000004	0.011576
Vccio 3.3	0.000000	0.000000	0.000000	0.000000	0.000000	0.000000	0.000000	0.000000	0.000000	0.000000	0.000000
Vccio 2.5	0.000000	0.000000	0.000004	0.000000	0.000000	0.000000	0.000000	0.000000	0.000000	0.000000	0.000004
Vccio 1.8	0.000000	0.000000	0.000000	0.000000	0.000000	0.000000	0.000000	0.000000	0.000000	0.000000	0.000000
Vccio 1.5	0.000000	0.000000	0.000000	0.000000	0.000000	0.000000	0.000000	0.000000	0.000000	0.000000	0.000000
Vccio 1.2	0.000000	0.000000	0.000000	0.000000	0.000000	0.000000	0.000000	0.000000	0.000000	0.000000	0.000000
Total	0.003660	0.000137	0.000105	0.004470	0.003064	0.000132	0.000001	0.000004	0.000003	0.000004	0.011580

本タブ内で、[Block Current by Power Supply (A)] タブを選択すると電流値が、[Block Power by Power Supply (A)] タブを選択すると電力値が表示されます。

右上の『View HTML Report』ボタンをクリックすると、ブラウザが起動しレポートが表示されます。また『Generate CSV File』ボタンをクリックすると、以下のようなポップアップが表示され、csv ファイルにエクスポートされたことが通知されます (図 12-18)。なお、csv には電流と電力の両方が書き出されます。

図 12-18. csv ファイルへのエクスポート通知



12.5.3 Clocks タブ

[Clocks] タブでは、クロック周波数の指定を行います。見積もり作業のフローとしては、最初にクロック周波数の設定をすることを推奨します。ロジックや I/O など、その他のタブでの作業にも共通に適用されるためです。

必要になる行数は、Estimation モードでの初期見積もりでは、ドメイン数ではなく周波数毎に切り分けることもあります。基本的にデザインに存在するクロックドメイン（周波数が異なるクロックシステム）の数に等しくなります。ネットリスト ncd を読み込んだ場合は、ツールが自動的に全てのドメインを認識して表示します。これらすべてに周波数を入力します。タイミングレポート twr を読み込んだ場合は、周波数は自動的にロードされます。

図 12-19. Clock タブの表示例

Clock Name	Freq. (MHz)	CLKEN Duty Cycle (%)	DCC	Dyn. Pwr (W)
COMBINATORIAL	0.0000	100	None	0.000000
sa5pht/lclk	0.0000	100	None	0.000000
sa5pht/rdcnt[9]	0.0000	100	None	0.000000
u_sgtmac6gvsp/u_sgmi/sgmii_ip_inst/serdes_recovered_clk	0.0000	100	None	0.000000
u_sgtmac6gvsp/u_sgmi/sgmii_ip_inst/u_sgmi/pcs/tx_pclk	0.0000	100	None	0.000000
clk125m	0.0000	100	None	0.000000

Total Dynamic Power (W)	
Total Dyn. Pwr (W)	Total Pwr (W)
0.000000	0.001063

これに加えて“COMBINATORIAL”の行が必ずデフォルトで存在します。これは特定ドメインに属さない、またはドメイン間にまたがるために属するドメインを特定できない組み合わせ論理のリソースです。何らかの適切な周波数を入力します。

Clocks セクション

- Clock Name: クロック (=クロックドメイン) の名称
- Freq. (MHz) : クロック周波数
- CLKEN Duty Cycle (%) : クロックが連続(常時オン)でない場合の有効な時間率(デフォルトは 100%)

Total Dynamic Power セクション

- Dyn. Pwr (W) : 算出されたクロックネットのダイナミック電力

行の追加方法は全てのリソースタブに共通の操作です (図 12-19)。新規に行を追加する場合、リストされている行の下で空白の領域を右クリックすると “Add Row” シンボルがポップアップされます。これを左クリックすることで、新しい行が追加されます。行の削除も同様ですが “Remove Row” を選択します。

12.5.4 Logic Block タブ

[Logic Block] タブでは、クロックドメイン毎にロジックリソースの周波数と AF 値の設定を行います。

表示（必要になる）行数は Clocks タブと同様です。クロックが同名の場合で、かつ他のタブで既に周波数値を入力している場合、ツールが自動的に連携して周波数値をロードします（図 12-20）。通常、クロック名が異なる行はありませんが、別名で編集することも可能です。

図 12-20. Logic Block タブの表示例

Clock Name	Freq. (MHz)	AF (%)	# Logic LUTs	# Dist. RAM	# Ripple Slices	# Registers	Dyn. Pwr (W)
COMBINATORIAL	0.0000	10.0000	1179	0	200	0	0.000000
sa5pht/lclk	0.0000	10.0000	3	0	5	13	0.000000
sa5pht/rdcnt[9]	0.0000	10.0000	18	0	11	35	0.000000
u_sgtmac6qvsp/u_sgmii/sgmii_ip_inst/serdes_recovered_clk	0.0000	10.0000	23	0	14	108	0.000000
u_sgtmac6qvsp/u_sgmii/sgmii_ip_inst/u_sgmii_pcs/tx_pclk	0.0000	10.0000	7	0	23	53	0.000000
clk1z5m	0.0000	10.0000	1128	0	220	2204	0.000000

Total Dynamic Power (W)

Total Dyn. Pwr (W)	Total Pwr (W)
0.000000	0.015786

行の追加はブランク領域で右クリックして Add

シミュレーション結果の VCD ファイルを読み込む場合、AF 値が自動的にロードできます。

Logic セクション

- Clock Name: クロック (=クロックドメイン) の名称
- Freq. (MHz) : 動作クロック周波数
- AF (%) : 活性化率 (デフォルトは 10%)
- # Logic LUTs: ロジック LUT 数
- # Dist RAM Slices: 分散メモリーとして用いられるスライス数
- # Ripple Slices: リプルモードとして用いられるスライス数
- # Registers: レジスタ数
- Dyn. Pwr (W) : 算出されたダイナミック電力

Total Dynamic Power (W) セクション

- Total Dynamic Power (W) : 算出されたロジック部のダイナミック電力の合計

12.5.5 I/O タブ

[I/O] タブでは I/O タイプ毎、I/O バンク毎、そして関係するクロック毎に行が分割され、それぞれにパラメータを入力します（図 12-21）。I/O のトグル率の考え方は内部ロジック部で定義する活性化率 AF と同一です。[Logic] タブと同様に、他のタブで既に周波数値を入力していて、クロックが同名の場合、自動的にツールがリンクして値がロードされます（逆も同様）。

Inputs and Outputs セクション

- Clock Name: 当該入力または出力に関するクロック名
- Type: I/O タイプ（選択したバッファタイプによって “# I/P” と “# O/P”、および “# Bidi” の各セルは、入力可能な場合は黒字で、入力不可の場合は赤字で表示）
I/O タイプにより出力ドライブ電流値 (“-8” など) が I/O タイプ名の後に付加されているものが出力、もしくは双方向バッファ。付加されていないものは入力バッファ。選択可能なタイプはデバイスファミリごとに異なります。
- I/O Register: I/O レジスタ有無とタイプ指定 (none, sdr, ddr, ddr2)
- Freq. (MHz) : 動作周波数
- AF (%) : 活性化率

- # I/P: 入力ポートの本数
- # O/P: 出力ポートの本数
- Cloud (pF) : 出力ポートの出力負荷
- Dyn. Pwr (W) : 算出されたダイナミック電力

Bidirectional I/Os セクション

- Input Clock Name: 当該入力に関するクロック名
- Input Freq. (MHz) : 入力ポートの動作周波数
- # Bidi: 双方向ポートの本数
- Output Freq. (MHz) : 出力ポートの動作周波数
- Duty Cycle (%) : I/O が入力として動作する時間率
- Bank: I/O バンク
- Input AF (%) : 入力ポートの活性化率
- Output Clock Name: 出力に関するクロック名
- Output AF (%) : 出力ポートの活性化率

図 12-21. I/O タブの表示例

Clock Name	Type	I/O Register Mode	Freq. (MHz)	AF (%)	# I/P	# O/P	Cloud (pF)	Bank	Dyn. Pwr (W)
memclk	SSTL135_1-8mA-SLEW:FAST	ddr	333.0000	10.0000	0	15	5	7	0.013851
memclk	SSTL135_1-8mA-SLEW:FAST	ddr	333.0000	10.0000	0	8	5	6	0.008524
usrclk_c	LVCMS25	none	125.0000	10.0000	1	0	5	0	0.000070
u_e5gdm1_top/u_ddr3ip/ddr3ip1_inst/clk	SSTL135_1-8mA-SLEW:FAST	none	100.0000	10.0000	0	1	5	6	0.000155
u_e5gdm1_top/u_ddr3ip/ddr3ip1_inst/clk	SSTL135_1-8mA-SLEW:SLOW	none	100.0000	10.0000	0	1	5	6	0.000155

Clock Input Name	Type	Register M	Input Freq. (MHz)	Input AF (%)	# Bidi	Clock Output Name	Output Freq. (MHz)
COMBINATORIAL	LVCMS25-8mA-SLEW:SLOW	none	167.0000	10.0000	1	N/A	100.0000
COMBINATORIAL	LVCMS25-8mA-SLEW:SLOW	none	167.0000	10.0000	2	N/A	100.0000
N/A	SSTL135_1-8mA-SLEW:FAST-TERMINATEVT7/5	mdrr2	100.0000	10.0000	8	u_e5gdm1_top/u_ddr3ip/ddr3ip3...	100.0000
N/A	SSTL135_1-8mA-SLEW:FAST-TERMINATEVT7/5	mdrr2	100.0000	10.0000	8	u_e5gdm1_top/u_ddr3ip/ddr3ip3...	100.0000
N/A	SSTL135D_1-8mA-SLEW:FAST	mdrr2	100.0000	10.0000	2	u_e5gdm1_top/u_ddr3ip/ddr3ip3...	100.0000

Bank	Voltage	Allow InRD Shut-off	Allow LVDSO Shut-off
0	Vccio 2.5	N/A	N/A
1	Vccio 2.5	N/A	N/A
2	Vccio 2.5	No	No

Total Dyn. Pwr (W)	Total Pwr (W)
0.059323	0.249865

Bank Voltage セクション

- 各 I/O バンクの公称電圧値

Total Dynamic Power セクション

- Total Dynamic Power: 算出された I/O 部のダイナミック電力の合計

12.5.6 I/O Term タブ

図 12-22. I/O Term タブの表示例

Type	# I/P	# O/P	# Bidi	Duty Cycle (%)	Bank	Rth (Ohm)	Vth (V)	Dyn. Pwr (W)
LVCMS25	1	0	0	0.0	0	100	1.25	0.000000
LVDS	2	0	0	0.0	6	100	1.25	0.000000
LVCMS25	1	0	0	0.0	8	100	1.25	0.000000
LVCMS25	7	0	0	0.0	1	100	1.25	0.000000
LVCMS25-8mA-SLEW:SLOW	0	1	0	0.0	8	1.0E12	0	0.000000

Total Termination Pwr (W)	Total Pwr (W)
0.000000	0.000000

[I/O Term] タブでは、入力ポートの終端に係わる電力算出のためのパラメータ入力を行います(図 12-22)。

Termination セクション

- Type: I/O タイプ。選択可能なタイプはデバイスファミリごとに異なります
- # I/P: I/O タブで入力された入力ポート数
- # O/P: I/O タブで入力された出力ポート数
- # Bidi: I/O タブで入力された双方向ポート数
- Duty Cycle (%) : I/O が入力として動作する時間率
- Rth (Ohm) : 出力ポートもしくは、双方向ポートの出力抵抗
- Vth (V) : 電圧閾値
- Dyn. Pwr (W) : 算出されたダイナミック終端電力

Total Termination Power (W) セクション

- Total Termination Pwr (W) : 算出された I/O 部の終端電力の合計

12.5.7 Block RAM タブ

[Block RAM] タブでは、ブロックメモリー (EBR) に係わる電力算出のためのパラメータ入力を行います。メモリータイプ毎にセクションが分かれています(図 12-23)。EBR に対する AF の定義はロジック部等とやや異なるので、注意が必要です。第 12.6.1 項をご参照ください。

図 12-23. Block RAM タブの表示例

Rd Clock Name	RdCLK Freq. (MHz)	Rd AF (%)	# EBR Blocks	Wr Clock Name	WrCLK Freq. (MHz)	Wr AF (%)	Dyn. Pwr (W)
clk125m	0.0000	10.0000	1	clk125m	0.0000	10.0000	0.000000

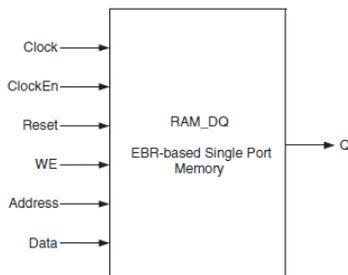
Clock A Name	CLK A Freq. (MHz)	CLK A AF (%)	# EBR Blocks	Clock B Name	CLK B Freq. (MHz)	CLK B AF (%)	Dyn. Pwr (W)
clk125m	0.0000	10.0000	11	clk125m	0.0000	10.0000	0.000000
u_sgtmac6gvsp/u_sgmii/sgmii_ip_inst/serdes_recovered_clk	0.0000	10.0000	1	clk125m	0.0000	10.0000	0.000000

Total Dyn. Pwr (W)	Total Pwr (W)
0.000000	0.001373

Single Port RAM セクション

- Clock Name: クロック名
- Freq. (MHz) : クロック周波数
- Dyn. Pwr (W) : 算出されたダイナミック電力
- # EBR Blocks: 該当 EBR 数
- AF (%) : 活性化率

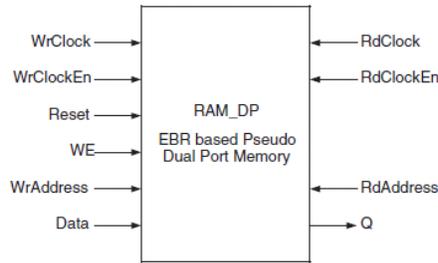
図 12-24. Single Port RAM マクロ



Dual Port RAM セクション (疑似デュアルポート)

- Rd Clock Name: リードクロック名
- Rd Clk Freq. (MHz) : リードクロック周波数
- Rd AF (%) : リードアクセスの活性化率
- # EBR Blocks: 該当 EBR 数
- Wr Clock Name: ライトクロック名
- Wr Clk Freq. (MHz) : ライトクロック周波数
- Wr AF (%) : ライトアクセスの活性化率
- Dyn. Pwr (W) : 算出されたダイナミック電力

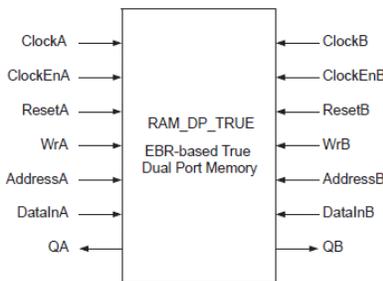
図 12-25. Pseudo Dual Port RAM マクロ



True Dual Port RAM セクション (真のデュアルポート)

- Clock A/B Name: A/B ポートのクロック名
- CLK A/B Freq. (MHz) : A/B ポートのクロック周波数
- CLK A/B Rd AF (%) : A/B ポートのリードアクセスの活性化率
- CLK A/B Wr AF (%) : A/B ポートのライトアクセスの活性化率
- # EBR Blocks: 該当 EBR 数
- Dyn. Pwr (W) : 算出されたダイナミック電力

図 12-26. True Dual Port RAM マクロ



Total Dynamic Pwr (W) セクション

- Total Dynamic Power: 算出された EBR メモリーのダイナミック電力の合計

12.5.8 DSP タブ

[DSP] タブでは演算マクロ sysDSP に係わる電力算出のためのパラメータ入力を行います。マクロの構成モードごとに別セクションで表示されます (図 12-27)。マクロがないデバイスではタブがありません。

M9X9 / M18X18 / ALU54 セクション

- Clock Name: クロック名
- Freq. (MHz) : クロック周波数
- AF (%) : 活性化率

- Dyn. Pwr (W) : 算出されたダイナミック電力
- Total Dynamic Power (W) セクション**
- Total Dynamic Power: 算出された DSP 部のダイナミック電力の合計

図 12-27. DSP タブの表示例

Power Summary	Logic Block	Clocks	I/O	I/O Term	Block RAM
M9X9					
Clock Name	Freq. (MHz)	AF (%)	# M9X9	Dyn. Pwr (W)	
clk_c	0.0000	10.0000	1	0.0000	
M18X18					
Clock Name	Freq. (MHz)	AF (%)	# M18X18	Dyn. Pwr (W)	
clk_6	0.0000	10.0000	0	0.0000	
ALU54					
Clock Name	Freq. (MHz)	AF (%)	# ALU54	Dyn. Pwr (W)	
clk_7	0.0000	10.0000	0	0.0000	
Total Dynamic Power (W)					
Total Dyn. Pwr (W)				0.0000	

12.5.9 PLL / DQSDLL / DQS 各タブなど

PLL / DQSDLL (DDRDLL) / DQS などに係わる電力算出のためのパラメータ入力を行います。図 12-28 右上の枠内タブ表示はデバイスによって若干異なります。

図 12-28. PLL タブの表示例

Power Summary	Power Matrix	Logic Block	Clocks	I/O	I/O Term	EFB	Misc	Block RAM	PLL	DQSDLL	DQS	DLLDEL
PLL												
Output Clock Name	Input Freq. (MHz)	N	V	M	# PLL	Allow Standby	Dyn. Pwr (W)					
clk_pll_out_c	0.0000	4	5	1	1	No	0.000000					
Total Dynamic Power (W)												
Total Dyn. Pwr (W)							Total Pwr (W)					
0.000000							0.007682					

PLL / DQSDLL / DQS セクション

それぞれのリソースごとに入力します。

- Clock Name: 入力 (リファレンス) クロック名
- Freq. (MHz) : 入力クロック周波数
- PLL/DQSDLL (DDRDLL)/DQS: 該当するリソース数
- Dyn. Pwr (W) : 算出されたダイナミック電力

Total Dynamic Power (W) セクション

- Total Dynamic Power (W) : 算出されたダイナミック電力の合計

12.5.10 SERDES タブ

[SERDES] タブは、マクロ搭載のファミリーを選択した場合に表示され、PCS/SERDES に係わる電力算出のためのパラメータ入力を行います。図 12-29 は ECP5 の場合の例です。

図 12-29. ECP5 SERDES タブの表示例

Power Summary	Power Matrix	Logic Block	Clocks	I/O	I/O Term	DSP	PLL	Block RAM	DDRDLL	DQS	DLLDEL	Misc	SERDES	Graph	Report
PCS															
Dual_Channel	Mode	Receive Max Data Rate (Gbps)	Rx Rate	Tx Max Data Rate (Gbps)	Tx Rate	Differential Amplitude	Output Termination	De-emphasis Pre-cursor Select	De-emphasis Post-cursor Select	Receive Loss-of-Signal Port	Dyn. Pwr (W)				
D0CH0	Rx and Tx	2.5000	Div2	2.5000	Div2	6	75 ohms	Disabled	Disabled	Disabled	0.018198				
SERDES AUX															
Dual_TXPLL	Dyn. Pwr (W)														
D0	ON	0.010267													
Total Dynamic Power (W)															
Total Dyn. Pwr (W)	Total Pwr (W)														
0.028465	0.106061														

PCS セクション

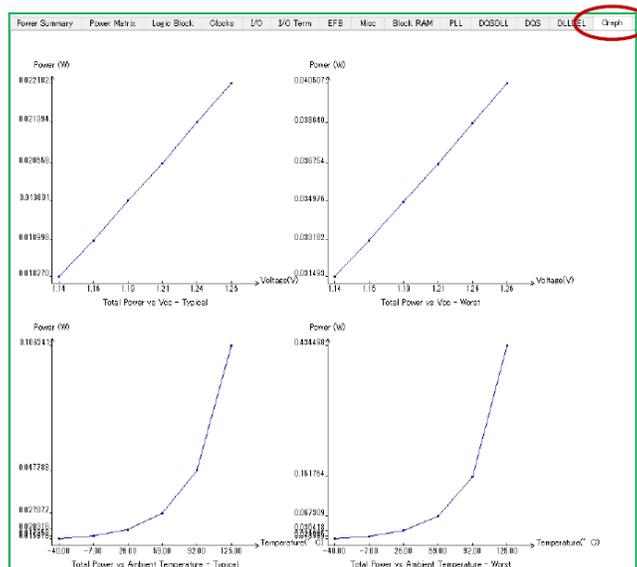
- Dual_Channel Dual0/1、Channel0/1 のプルダウン。Dual0-Channel0 の場合は ”D0CH0”
- Mode “Rx and Tx”、”Rx Only”、”Tx Only”、”Disabled” からプルダウン
- Receive Max Data Rate (Gbps) 最大受信データレート
- Rx Rate “Full”、”Div2”、”Div11” からプルダウン
- Tx Max Data Rate (Gbps) 最大送信データレート
- Tx Rate “Full”、”Div2”、”Div11” からプルダウン
- Differential Amplitude 差動振幅
- Output Termination “50 ohms”、”75 ohms”、”5k ohms” からプルダウン
- De-emphasis Pre-cursor Select “Disable”、”0” ~ ”11” からプルダウン
- De-emphasis Post-cursor Select “Disable”、”0” ~ ”11” からプルダウン
- Receive Loss-of-Signal Port “Disabled”、”Enabled” からプルダウン
- Dyn. Pwr (W) : 算出されたダイナミック電力

Total Dynamic Power (W) セクション

- Total Dynamic Power: 算出されたダイナミック電力の合計

12.5.11 Graph タブ

図 12-30. Graph タブの表示例



[Graph] タブを選択すると、入力されたデザイン情報から消費電力を計算し、グラフで表示します。グラフ設定によっては、クリックしてから表示されるまでの処理時間が非常に長くなることにご留意ください。

12.5.12 Report タブ

[Report] タブを選択すると、それまでに設定したパラメータに基づいて算出された結果が詳細にレポートされます(図 12-31)。右上のボタン『View HTML Report』をクリックすると、ブラウザが起動します(図 12-32)。

図 12-31. Reports タブの表示例

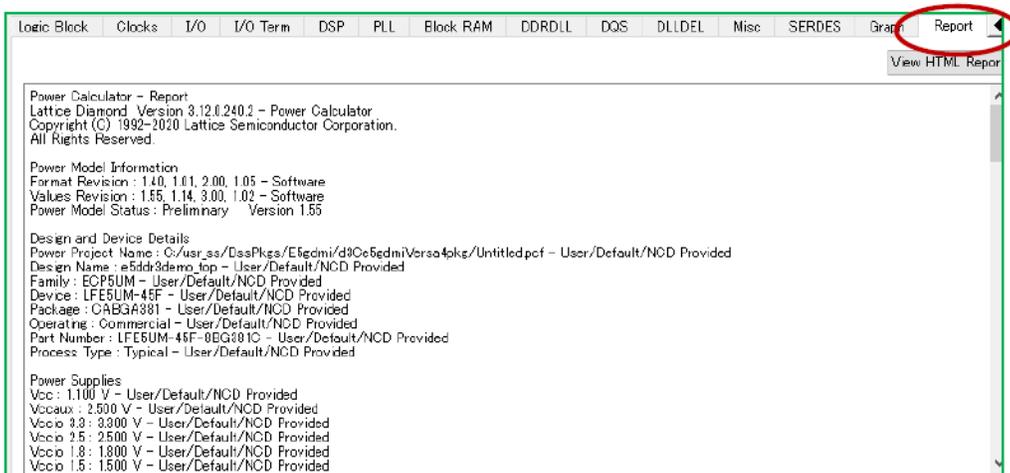
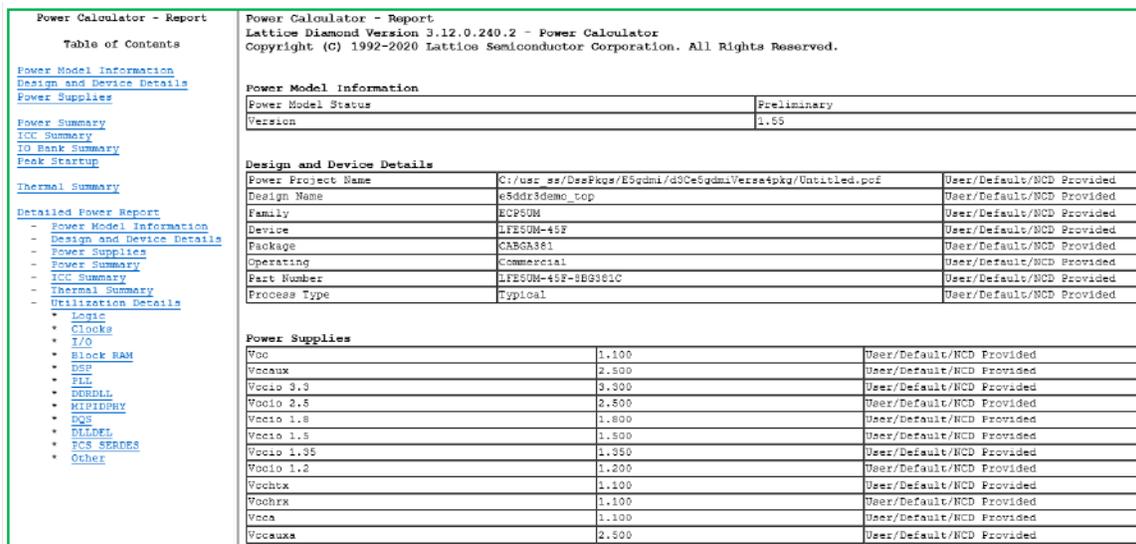


図 12-32. HTML フォーマットのレポート例



12.6 補 足

12.6.1 Activity Factor の考え方

AF (Activity Factor, 活性化率) の考え方

動作クロックの有効エッジに対して、以下の定義です。

毎クロックで論理レベルが反転するノードの AF は 100%

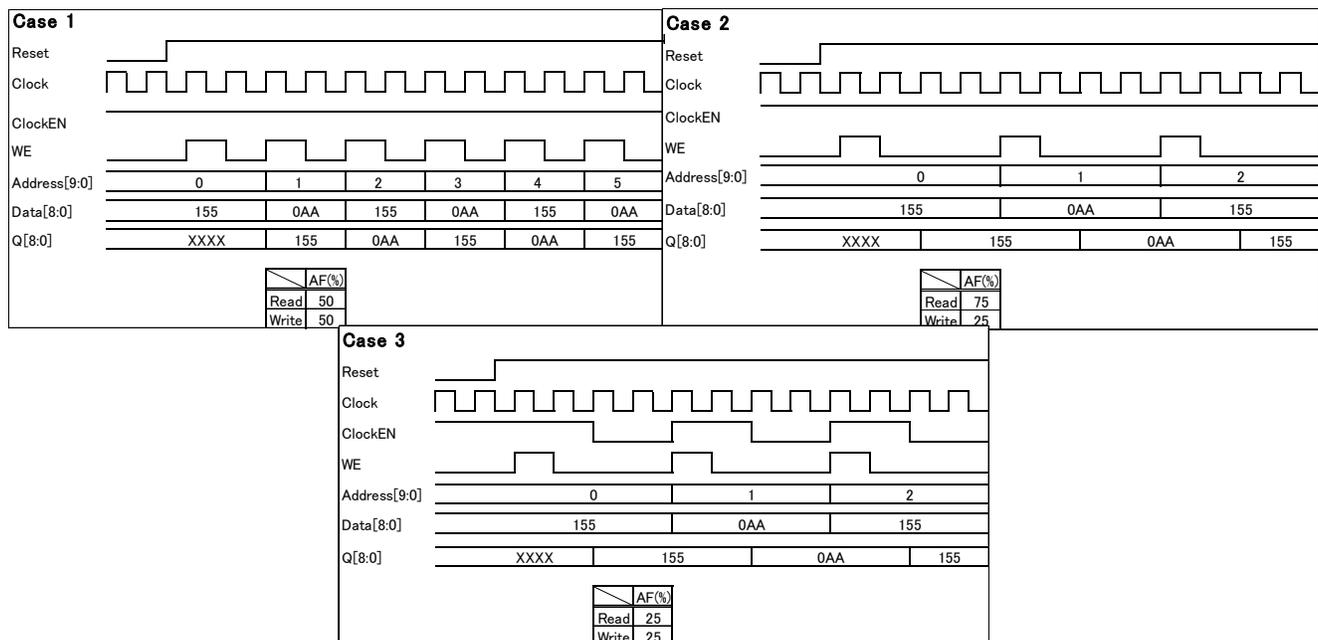
2クロックに一度、論理レベルが反転するノードの AF は 50%
 AF は内部ロジック（PFU・スライス）や配線リソース、I/Oなどに適用されます。
 一般的に妥当な値としては、ランダムロジックやコントロールプレーンでは 10%～15%以下、データパス系は 15%～25%程度（多ビット幅データの場合は平均するとこれ以下）です。

EBR（組み込みブロックメモリー）の Activity Factor の考え方（図 12-33 参照）

AF の値は有効なリード / ライトクロックに依存し、アドレスやデータ、WE の変化ならびにトグル率にはよりません。

クロックイネーブル CE でクロックをマスクする場合、その時間割合の分 AF から減らします。
 シングルポート、デュアルポートいずれも同じです。

図 12-33. EBR の AF の考え方



12.6.2 VCD ファイルの作成方法

VCD (Value Change Dump) ファイル・フォーマットは、IEEE 1364 で定義され、当初は Verilog テストベンチの記述で VCD システムタスクによってサポートされましたが、現在は VHDL でも VCD コマンドでサポートされています。

以下に ModelSim LatticeEdition で VCD を生成するためのコマンド例を示します。

```
# Generate VCD file
vcd file output.vcd           : VCD 出力ファイル名を指定
vcd add/top_testbench/top/*   : VCD の生成 /top_testbench/top/* は、ダンプ対象の指定
run -all                       : シミュレーションの実行
quit -f                       : シミュレーションの終了とダンプファイル出力
```

コマンドなどの詳細については、メニューから [Help] → [PDF Documentation] → [User's Manual] とたどりドキュメントを開き、当該章 (Value Change Dump Files) をご参照ください。

なお、Diamond 3.11 まで付属している ALDEC 社の Active-HDL でも同様な手順で実行できます。ただし

Diamond 無償版の Active-HDL Lattice Web Edition では、VCD ダンプは未サポートです。

<注意（重要）>

VCD ファイルの作成において、シミュレーション実行時に読み込まれるネットリストの内部ノードをフルにダンプしますので、そのファイルサイズはデザインの規模にもよりますが、膨大になります。また、パワー・カリキュレーターでは、読み込まれた VCD のすべての期間を平均し、各ノードの平均の活性化率を算出します。よって、ユーザーは適切な期間のシミュレーション結果をその出力されるファイルサイズに留意して、ダンプする必要があります。例えば、スタートアップ時などの期間を含むシミュレーション結果はワーストケースの消費電力の計算を求める際には適切とはいえません。このような場合、実使用にできるだけ即したシミュレーション結果を用いることをお勧めします。尚、VCD ファイルの作成では、ダンプする期間を指定することも可能です。詳しくは、各シミュレーターのマニュアルなどをご参照ください。

--- *** ---