



MACNICA

I/O Register制約(NDC制約)

V2.0

技術統括部

Libero SoC v12.3

2020年4月

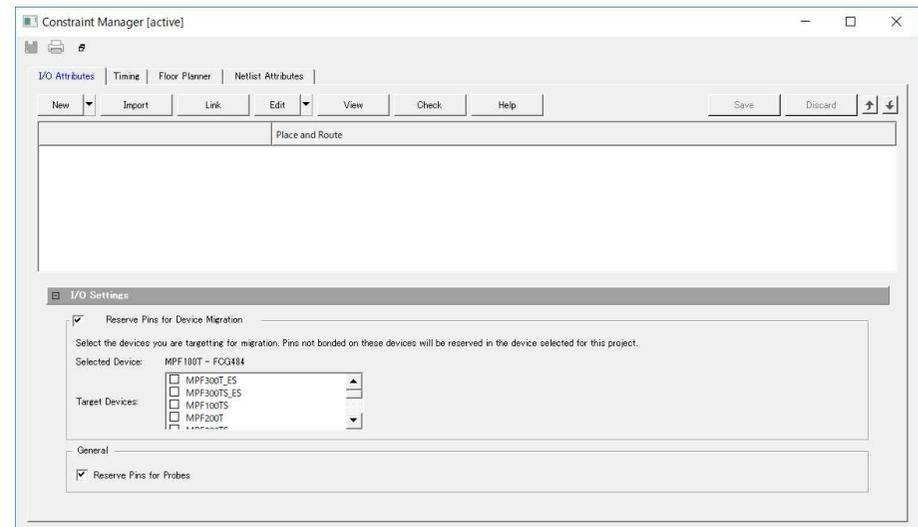
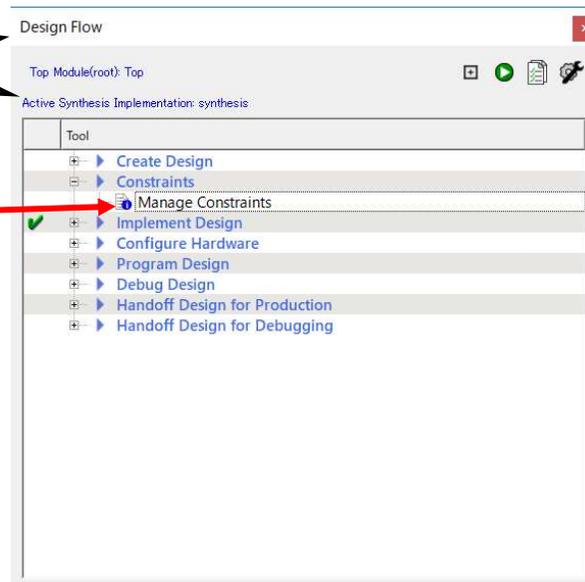
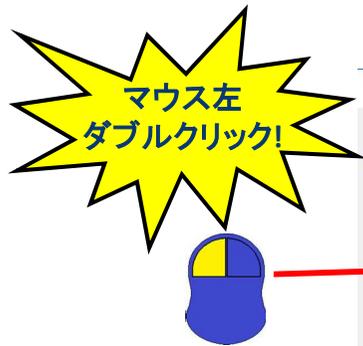
Confidential

NDC(Compile netlist constraint)

- I/O Registerの制約
 - Libero SoCを起動後、Project をオープン
 - Constraint Manager を起動し、Netlist Attribute タブにてNDCを作成
 - ダブルクリックでオープンしテキストで編集
- NDC(Compile netlist constraint)ファイルとして保存

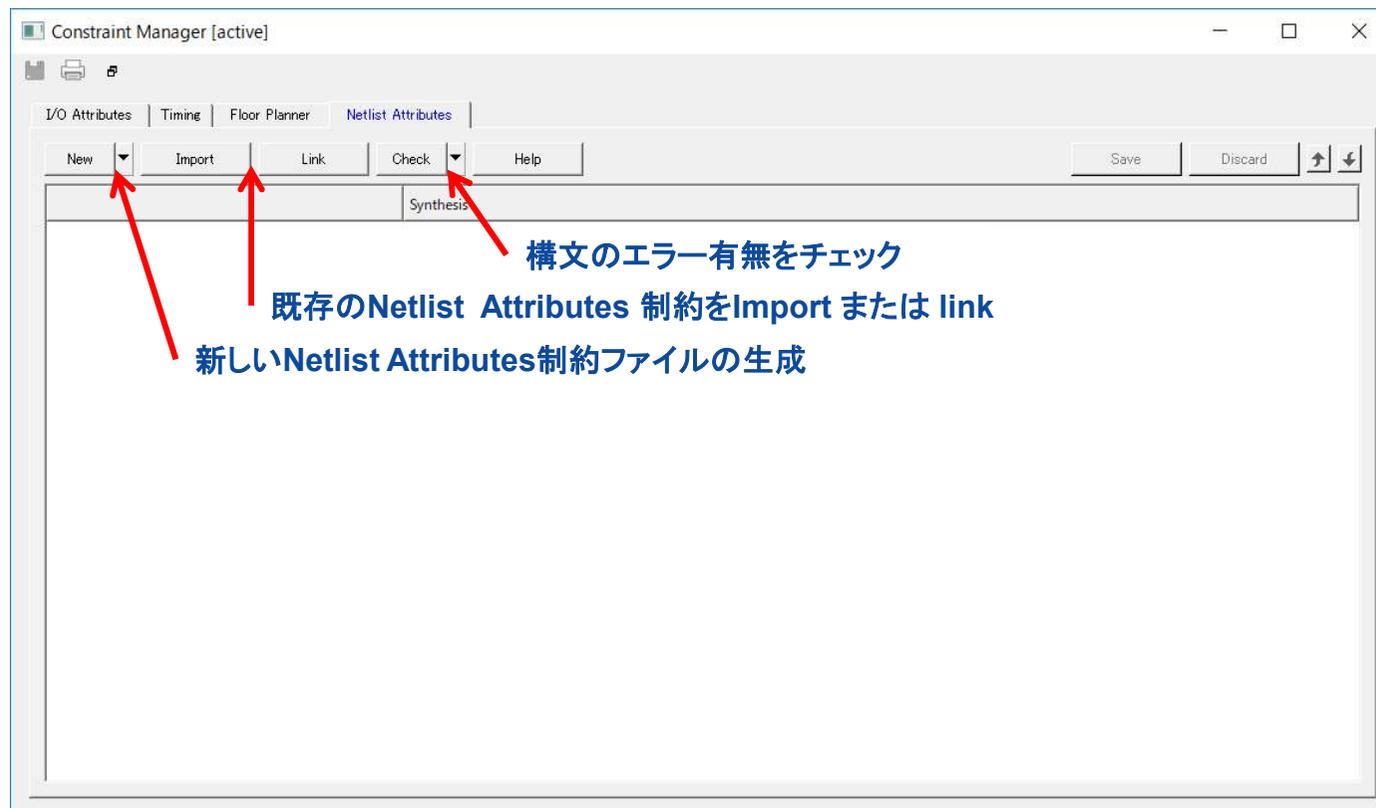
Constraint Managerの起動

- Libero SoC を起動後、Projectをオープン
- Synthesizeのみ実施
- “Design Flow”タブ => “Constraints” => “Manage Constraints” をマウス左ダブルクリック



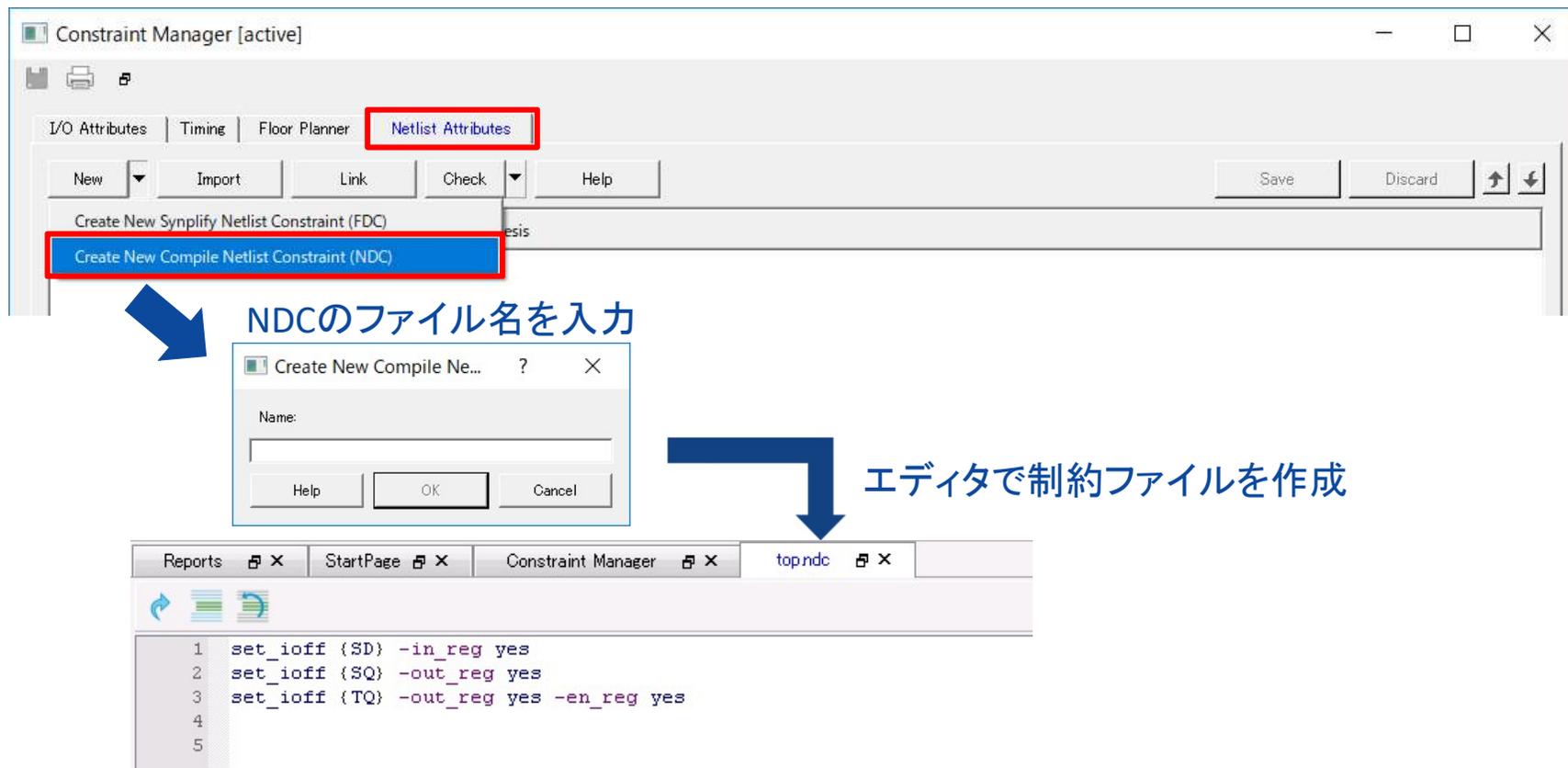
Netlist Attributes制約

- “Constraint Manager” => “Netlist Attributes”タブ
- Netlist Attributes制約ファイルの生成
 - 既存ファイルをImportまたはLink、またはテキストで編集
 - 複数のNDCファイルの自動生成をサポート



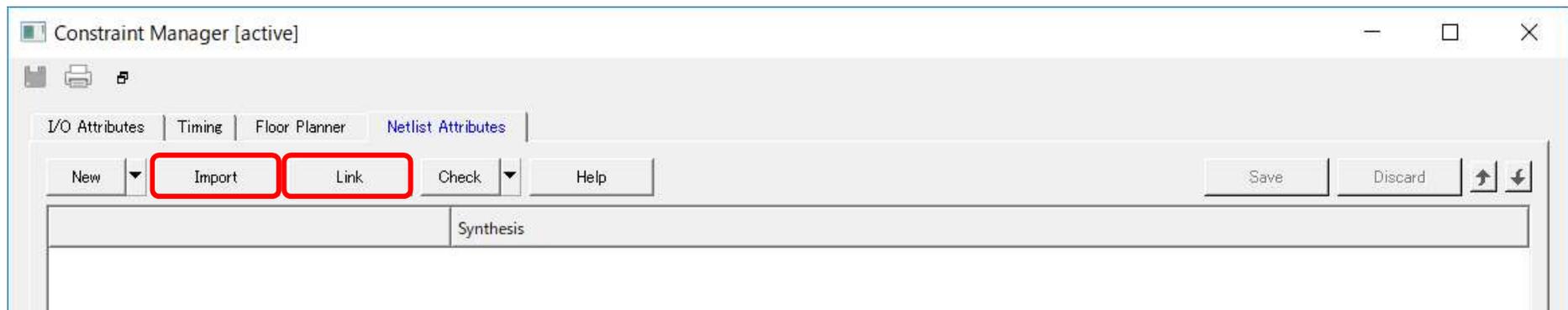
Netlist Attributes制約

- Create New Compile Netlist Constraint(NDC)
- Netlist Attributes制約ファイルの生成
- エディタでNDCファイルを作成



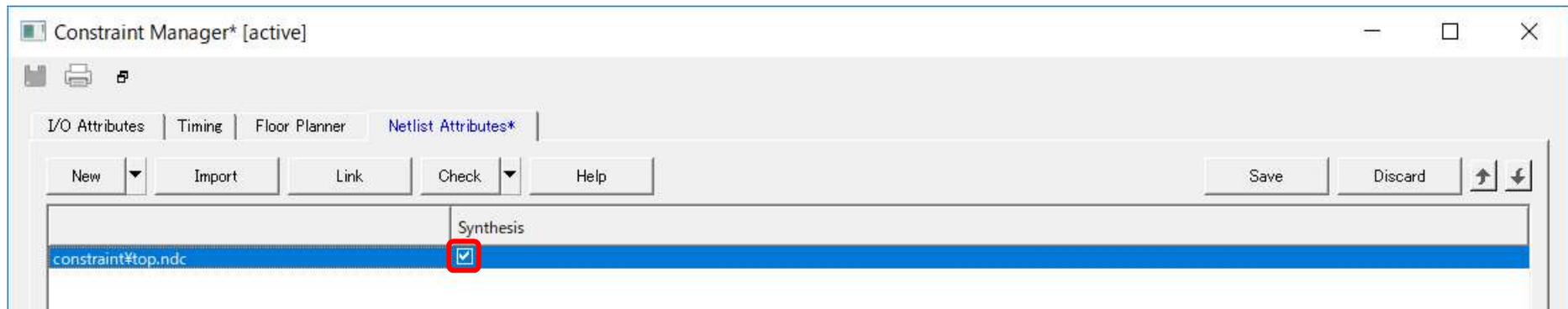
Netlist Attributes制約

- ImportとLink
- 既存のNetlist Attributes制約ファイルをImportまたはLink



Netlist Attributes制約

- `***.ndc`の有効化
- Synthesisをチェックで有効、ブランクで無効に設定



I/O Register制約

- PolarFire ファミリのI/O Register 制約
- 詳細は下記URL、UG0715 PDC Commands User Guide 参照
 - https://www.microsemi.com/document-portal/doc_download/1244557-pdc-commands-user-guide-for-libero-soc-v12-3-for-polarfire
- set_ioff より抜粋

set_ioff

This command specifies whether or not a register is combined with an I/O during Synthesis. I/Os are combined with a register to achieve better clock-to-out and input-to-clock timing. This command is placed in a Compile Netlist Constraint (*.ndc) file that the Constraint Manager passes to Synthesis as a constraint in the Libero SoC Constraint Flow.

```
set_ioff -port_name <portname> \  
[-IN_REG true/1|false/0] \  
[-OUT_REG true/1|false/0] \  
[-EN_REG true/1|false/0]
```

- 例 :
set_ioff -port_name D -IN_REG true -OUT_REG false -EN_REG false
set_ioff -port_name Q -IN_REG 0 -OUT_REG 1 -EN_REG 0

I/O Register制約

- G4(SmartFusion2、IGLOO2) ファミリのI/O Register 制約
- 詳細は下記URL、UG0688 PDC Commands User Guide 参照
 - https://www.microsemi.com/document-portal/doc_download/1244559-pdc-commands-for-libero-soc-v12-3-user-guide-for-smartfusion2-igloo2-and-rtg4
- set_ioff より抜粋

set_ioff

This command specifies whether or not a register is combined with an I/O after synthesis. This command is placed in a Compile Netlist Constraint (*.ndc) file and passed to the Libero SoC Compile engine for netlist optimization after synthesis.

```
set_ioff {<portname>} \  
    [-in_reg yes|no] \  
    [-out_reg yes|no] \  
    [-en_reg yes|no]
```

- 例：
set_ioff {D} -in_reg yes -out_reg no -en_reg no
set_ioff {Q} -in_reg no -out_reg yes -en_reg no

I/O Register制約

- 結果の確認方法
- Reports => ***_compile_netlist_resources.xml => I/O Register

The screenshot shows the 'Reports [active]' window with a tree view on the left and a 'Resource Usage' table on the right. The tree view shows the following structure:

- Project Summary
- Top reports
 - Components
 - Synthesize
 - synplify.log
 - Top.srr
 - run_options.txt
 - Top_dsp_rpt.txt
 - Top_ram_rpt.txt
 - Top_compile_netlist_resources.xml**
 - Top_compile_netlist_hier_resources.csv
 - Top_compile_netlist.log
 - Place and Route
 - Top_glb_net_report.xml
 - Top_layout_combinational_loops.xml
 - Top_place_and_route_constraint_coverag...
 - Top_pinrpt_name.rpt
 - Top_pinrpt_number.rpt
 - Top_pinrpt_boardlayout.xml
 - Top_bankrpt.rpt
 - Top_ioff.xml
 - Top_layout_log.log

The 'Resource Usage' table is as follows:

Type	Used	Total	Percentage
4LUT	0	108600	0.00
DFF	1	108600	0.00
I/O Register	2	732	0.27
User I/O	3	244	1.23
-- Single-ended I/O	3	244	1.23
-- Differential I/O Pairs	0	122	0.00
uSRAM	0	1008	0.00
LSRAM	0	352	0.00
Math	0	336	0.00
H-Chip Global	1	48	2.08
PLL	0	8	0.00
DLL	0	8	0.00
Transceiver Lanes	0	8	0.00
Transceiver PCIe	0	2	0.00

履歴

■ 改版

リビジョン	日付	概要
V1	2018年7月	新規作成
V1.1	2018年12月	デザイン変更
V2.0	2020年4月	Libero SoC V12.3 に対応

弊社より資料を入手されたお客様におかれましては、下記の使用上の注意を一読いただいた上でご使用ください。

1. 本資料は非売品です。許可なく転売することや無断複製することを禁じます。
2. 本資料は予告なく変更することがあります。
3. 本資料の作成には万全を期していますが、万一ご不明な点や誤り、記載漏れなどお気づきの点がありましたら、弊社までご一報いただければ幸いです。
4. 本資料で取り扱っている回路、技術、プログラムに関して運用した結果の影響については、責任を負いかねますのであらかじめご了承ください。
5. 本資料は製品を利用する際の補助的な資料です。製品をご使用になる場合は、英語版の資料もあわせてご利用ください。