



SignalTap II の結果波形を ModelSim の波形比較に使用 v13.0

2013年9月 Rev.1

▶ 波形比較の概要

- ◆ 波形比較の概要
- ◆ 波形比較のサポート・エディション

▶ 波形比較フロー

- ◆ 波形比較フロー
- ◆ SignalTap II におけるファイル変換
- ◆ ModelSim / Questa Sim における操作

▶ 参考情報

対象バージョン

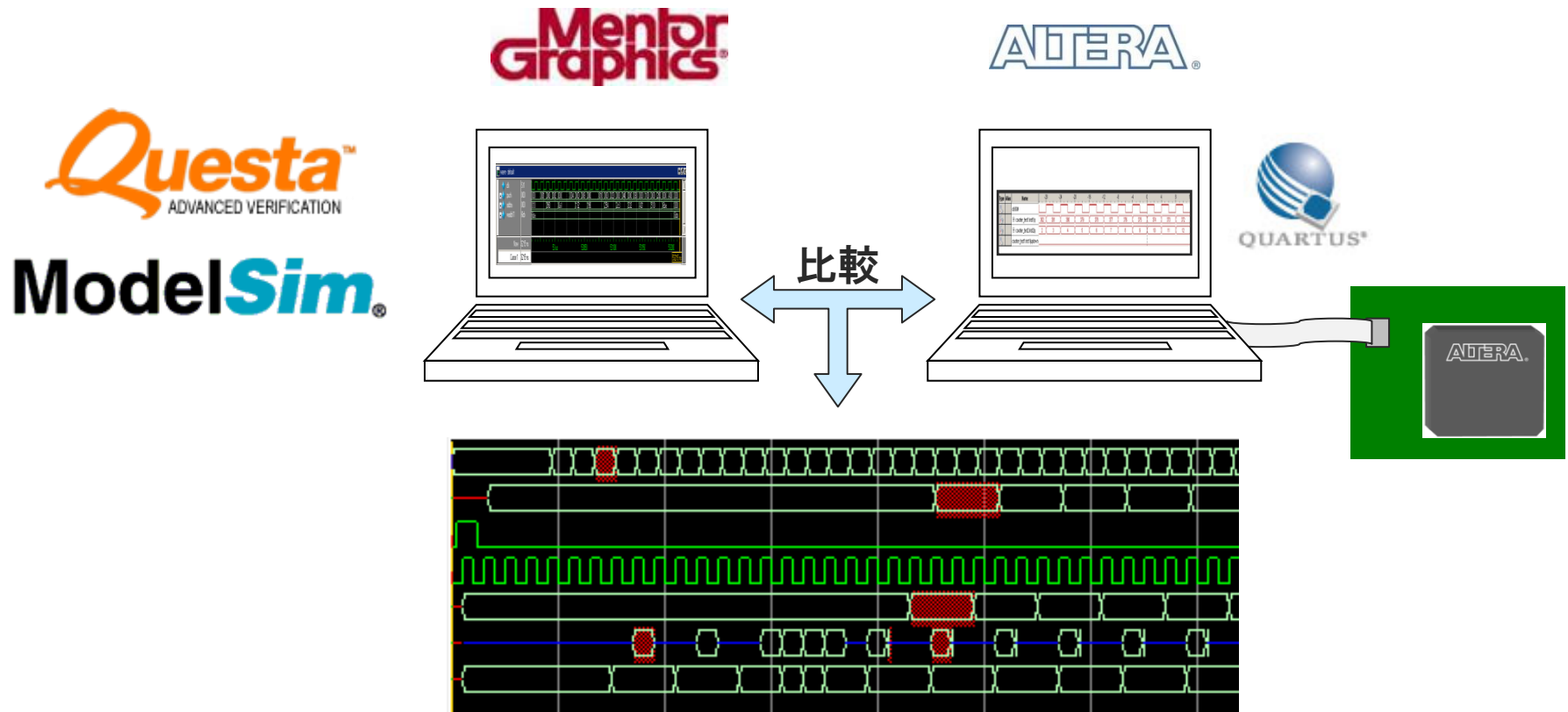
Quartus II:	v13.0 SP1
ModelSim:	v10.1d
Questa Sim:	v10.1d

ModelSim によるシミュレーション結果と
SignalTap II による実機検証結果

波形比較の概要

波形比較の概要

- ▶ シミュレーション波形結果と実機波形結果の比較
 - ◆ SignalTap® II により、動作時の FPGA 内部信号をキャプチャ
 - ◆ ModelSim® にてファンクション・シミュレーション



▶ 波形比較機能をサポートしているシミュレータ

◆ 標準サポート

- ModelSim PE (※v10.1b以降 標準サポート)
- ModelSim DE
- Questa® Sim (旧 ModelSim SE)



▶ SignalTap II をサポートしているエディション

◆ 標準サポート

- Quartus II Subscription Edition

◆ Talkback On によるサポート

- Quartus II Web Edition



ModelSim によるシミュレーション結果と
SignalTap II による実機検証結果

波形比較フロー

波形比較フロー

▶ Quartus II と ModelSim における操作フロー



SignalTap II
vcd ファイルへ Export

Modelsim / Questa Sim
vcd ファイルを wlf ファイルに変換

Modelsim / Questa Sim
波形ファイルを比較



SignalTap II におけるファイル変換



▶ VCD ファイルへ Export

- ◆ SignalTap II を実行
- ◆ 波形データを VCD へ Export

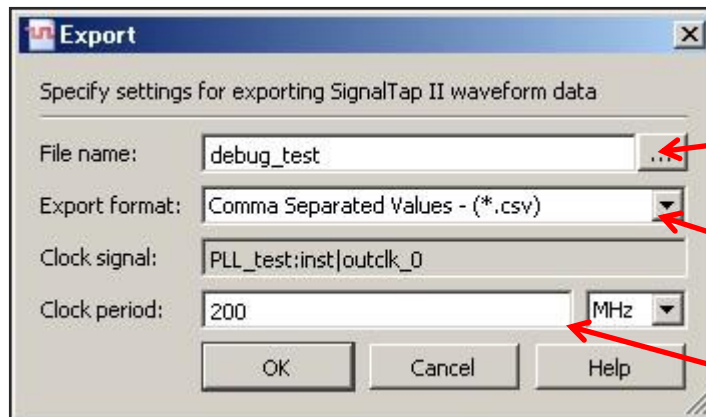
■ File > Export

■ 必要項目を設定

- ▶ File name: 出力ファイル名
- ▶ Export format: Value Change Dump (*.vcd)
- ▶ Clock period: サンプリング・クロック周期

参照

SignalTap II の操作方法については
『Quartus II SignalTap II クイック・ガイド』



出力ファイル名

出力ファイル・フォーマット
Comma Separated Values (*.csv)

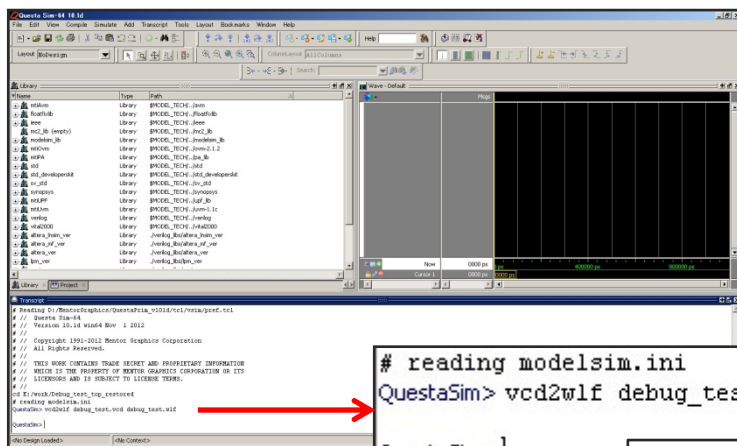
サンプリング・クロック周波数

▶ vcd ファイルを wlf ファイルへ変換

- ◆ ModelSim / Questa Sim を起動
- ◆ Change Directory にて vcd ファイルの保存場所へ移動
- ◆ 下記コマンドを実行

■ vcd2wlf ○○.vcd △△.wlf

- ▶ ○○.vcd: SignalTap II の波形結果を変換した VCD ファイル
- ▶ △△.wlf: vcd ファイルからの変換ファイル



実行例

vcd: debug_test.vcd
wlf: debug_test.wlf

▶ 信号の選択

◆ wlf ファイル内は論理のインスタンス単位

■ Wave に必要な信号を反映

- ▶ File > Open
- ▶ 変換した wlf ファイルを選択
- ▶ 各インスタンスを選択し、Wave へドラッグ & ドロップ



インスタンス名
もしくは
Objects 内の信号名

ドラッグ
&
ドロップ

SignalTap II の結果波形が
ModelSim / Questa Sim に表示

▶ 波形比較

◆ 下記コマンドを実行し波形比較

■ SignalTap II とテストベンチのポート名が異なるためコマンドで実行

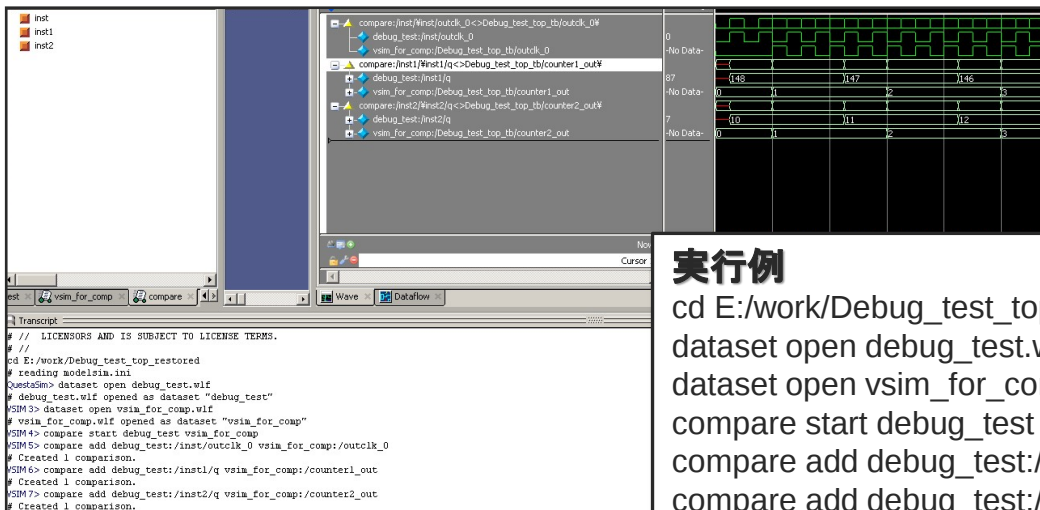
- ▶ dataset open ○○.wlf
- ▶ dataset open △△.wlf
- ▶ compare start ○○ △△
- ▶ compare add ○○:/top/aaa △△:/top/bbb
- ▶ compare run

対象 Log file

○○: debug_test.wlf
△△: vsim_for_comp.wlf

比較信号

debug_test:/inst/outclk_0 と vsim_for_comp:/outclk_0
debug_test:/inst1/q と vsim_for_comp:/counter1_out
debug_test:/inst2/q と vsim_for_comp:/counter2_out



実行例

```
cd E:/work/Debug_test_top_restored
dataset open debug_test.wlf
dataset open vsim_for_comp.wlf
compare start debug_test vsim_for_comp
compare add debug_test:/inst/outclk_0 vsim_for_comp:/outclk_0
compare add debug_test:/inst1/q vsim_for_comp:/counter1_out
compare add debug_test:/inst2/q vsim_for_comp:/counter2_out
```

▶ SignalTap II の操作方法

- ◆ Quartus II SignalTap II クイック・ガイド



- EDISON 内

- ▶ https://www.altima.jp/members/p1-literature/1-software/1-altera/1-q2/p111128_verify.cfm#SignalTap

▶ ModelSim / Questa Sim のシミュレーション

- ◆ ModelSim / Questa Sim のシミュレーション



- EDISON 内

- ▶ https://www.altima.jp/members/p1-literature/1-software/2-mentor/p1122_modelsim.cfm#modelsim_sim

▶ ModelSim / Questa Sim の波形比較

- ◆ 波形比較 ModelSim / Questa Sim



- EDISON 内

- ▶ https://www.altima.jp/members/p1-literature/1-software/2-mentor/p1122_modelsim.cfm#modelsim_sim

▶ 波形 (wlf/vcd/evcd) 関連の技術情報リンク集

- ◆ Mentor Graphics 社 SupportNet 内



SupportNet

- <http://supportnet.mentor.com/portal?do=reference.technote&id=MJ249786&lang=jp&prod=C109-S159-G153-P10467#MOKUJI>

リビジョン	日付	概要
1.0	2013年9月	新規作成

弊社より資料を入手されたお客様におかれましては、下記の使用上の注意を一読いただいた上でご使用ください。

1. 本資料は非売品です。許可なく転売することや無断複製することを禁じます。
2. 本資料は予告なく変更することがあります。
3. 本資料の作成には万全を期していますが、万一ご不明な点や誤り、記載漏れなどお気づきの点がございましたら、弊社までご一報いただければ幸いです。
4. 本資料で取り扱っている回路、技術、プログラムに関して運用した結果の影響については、責任を負いかねますのであらかじめご了承ください。
5. 本資料は製品を利用する際の補助的な資料です。製品をご使用になる場合は、英語版の資料もあわせてご利用ください。