



ALTERA SoC 向け HWLib 構成とサンプルコードについて

HWLib の構成 (API が用意される機能)



各構成要素の対応時期 (SoC EDS バージョン)

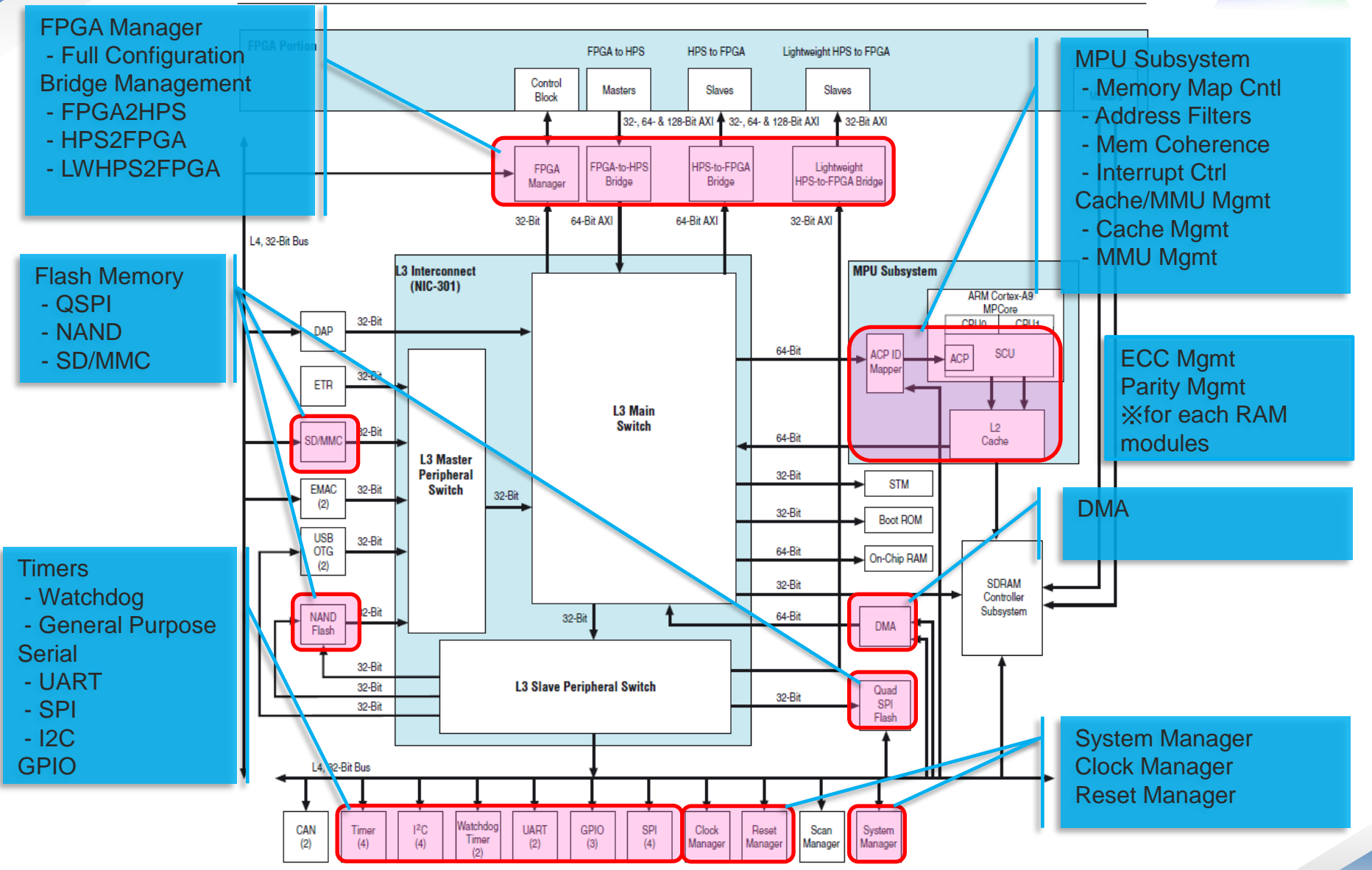
- ... ver14.0
- ... 将来のバージョンでサポート

詳細は、SoC EDS 付属のドキュメントを参照ください。

- HWMgr (HWLib API) : <SoC EDS installation directory>/ip/altera/hps/altera_hps/doc/hwmgr/html/index.html.
- SoCAL : <SoC EDS installation directory>/ip/altera/hps/altera_hps/doc/socal/html/index.html

HWLib API のカバー範囲

Figure 1-2. HPS Block Diagram



- ▶ Hello World のサンプル
 - ◆ Altera-SoCFPGA>HelloWorld>Baremetal>ARMCC.tar.gz
 - ◆ Altera-SoCFPGA>HelloWorld>Baremetal>GNU.tar.gz

- ▶ UART を初期化しターミナルとして動作させるサンプル
 - ◆ Altera-SoCFPGA>HardwareLib>16550>CV>ARMCC.tar.gz
 - ◆ Altera-SoCFPGA>HardwareLib>16550>CV>GNU.tar.gz
 - ◆ 関連 API :
 - UART / Interrupt / etc

- ▶ FPGA のコンフィギュレーション、HPS-FPGA 間のブリッジのマネジメント等を実行するサンプル
 - ◆ Altera-SoCFPGA>HardwareLib>FPGA>CV>ARMCC.tar.gz
 - ◆ Altera-SoCFPGA>HardwareLib>FPGA>CV>GNU.tar.gz
 - ◆ 関連 API :
 - DMA / AXI Bridge / etc

▶ L2 ECC のサンプル

- ◆ Altera-SoCFPGA-HardwareLib-ECCL2-CV-ARMCC.tar.gz
- ◆ Altera-SoCFPGA-HardwareLib-ECCL2-CV-GNU.tar.gz

▶ MPL のサンプル

- ◆ Altera-SoCFPGA-HardwareLib-MPL-CV-ARMCC.tar.gz

▶ SPI のサンプル

- ◆ Altera-SoCFPGA-HardwareLib-SPI-RW-CV-ARMCC.tar.gz
- ◆ Altera-SoCFPGA-HardwareLib-SPI-RW-CV-GNU.tar.gz

▶ Timer のサンプル

- ◆ Altera-SoCFPGA-HardwareLib-Timer-CV-ARMCC.tar.gz
- ◆ Altera-SoCFPGA-HardwareLib-Timer-CV-GNU.tar.gz

- ▶ SoC EDS 付属のサンプル以外に、アルテラサイト内の「SoC Design Examples」にも多数のサンプルが公開されています。 (Altera Home > Support > Design Examples > SoC)
 - ◆ <http://www.altera.com/support/examples/soc/soc.html>
 - ◆ 参考：2014年10月時点の公開サンプル
 - HPS DMA
 - Error correction code
 - GPIO
 - I2C
 - Quad SPI
 - SD/MMC
 - Timer
 - Quad SPI Porting
 - Unhosted
 - HPS Peripheral Mapping to FPGA

- ▶ ARM Development Studio™5 (DS-5™) 向けサンプル
 - ◆ Altera-SoCFPGA-Blinking-LED-Linux-GNU.tar.gz
 - ◆ Altera-SoCFPGA>HelloWorld-Linux-GNU.tar.gz
 - ◆ Altera-SoCFPGA-Push-Button-Linux-GNU.tar.gz
- ▶ その他、Linux 関連の情報は以下を参照
 - ◆ <http://www.rocketboards.org/>



RocketBoards.org

アルティマ/エルセナ が提供する HWLib サンプル集



- ▶ GPIO
- ▶ Global Timer
- ▶ Clock Manager
- ▶ FPGA Manager
- ▶ Watchdog Timer
- ▶ General Purpose Timer
- ▶ Cache Management
- ▶ Interrupt Controller[SGL]
- ▶ DMA Controller
- ▶ MMU
- ▶ Global Timer を使って時間計測
- ▶ ECC (On-Chip RAM)

サンプルの概要

Helio ボードの HPS 用 DIPSW、PUSHSW を入力信号として利用可能となるように GPIO のコンフィギュレーションを行い、各 SW の操作に連動する形で デバッガのコンソール上に GPIO 入力レジスタの値の変化を表示させます。

サンプルで確認する HWLib API カテゴリ

- The General Purpose Input/Output Manager API
 - General-Purpose IO Configuration Functions
 - General-Purpose IO Interrupt Functions
 - General-Purpose IO via Bit Index
 - General-Purpose IO Utility Functions

アーカイブ名

SoCFPGA-HWLib-Sample_GPIO.tar.gz

サンプルの概要

Global Timer を動作させ以下の機能の動作を確認します。

- Prescaler の設定に応じて Timer カウンタの周期が変わる事。
- Comparison モードが有効な場合に以下の機能が動作する事。
 - Auto Increment 機能（ Comparison 結果が一致する毎に自動加算される）
 - Global Timer からの割り込み発生（ Comparison 結果が一致する付近で発生）

サンプルで確認する HWLib API カテゴリ

- The Global Timer Manager API

アーカイブ名

SoCFPGA-HWLib-Sample_GlobalTimer.tar.gz

サンプルの概要

3種の PLL（ Main PLL, Peripheral PLL, SDRAM PLL ）のコンフィギュレーション情報を取得・表示します。また、Clock Manager から発生する割り込み（3種の PLL の Lock/Unlock ）の発生契機でコンソール表示を行うように対応しています。

他、HPS 用 DIPSW / PUSH SW 契機で、特定の API を試行できるよう実装しています。（ HPS の Main クロック周波数を変更する処理も確認できます。）

サンプルで確認する HWLib API カテゴリ

- The Clock Manager API
 - Clock Manager Status
 - Safe Mode Options
 - PLL Bypass Control
 - Clock Gating Control
 - Clock Source Selection
 - Clock Frequency Control
 - Clock Manager Interrupt Management
 - Clock Group Configuration

アーカイブ名

SoCFPGA-HWLib-Sample_ClockManager.tar.gz

サンプルの概要

Altera SoC EDS 付属のサンプル「Altera-SoCFPGA-HardwareLib-FPGA-CV-GNU.tar.gz」をベースに、付属サンプルでは使用していない HWLib API を追加実装した環境です。

サンプルを実行すると、各種 API が実行され結果が DS-5 のコンソールへ表示されます。また、FPGA コンフィギュレーション処理を含めて各処理に要した処理時間も表示します。

FPGA コンフィギュレーション処理での DMA 利用に応じて 2 通りのサンプルを用意。
(DMA を利用する(ByDMA)/しない(NoDMA))

サンプルで確認する HWLib API カテゴリ

- The FPGA Manager
 - FPGA Manager Status and Control
 - FPGA Configuration
 - FPGA Manager Interrupt Control
 - SoC to FPGA General Purpose I/O Signals

アーカイブ名

Altera-SoCFPGA-HardwareLib-FPGA-CV-GNU_ByDMA_TimeMeas+.tar.gz	
Altera-SoCFPGA-HardwareLib-FPGA-CV-GNU_NoDMA_TimeMeas+.tar.gz	

サンプルの概要

HWLib から参照できる Watchdog Timer 関連レジスタの初期値を全て表示した上で下記の3種類の Watchdog を全て起動します。

CPU Private Watchdog Timer (ALT_WDOG_CPU)

L4 Watchdog 0 (ALT_WDOG0)

L4 Watchdog 1 (ALT_WDOG1)

また、Watchdog タイムアウトを契機とする割り込み（3種類）を全て有効に設定し、発生契機でコンソール表示を行うように対応しています。

サンプルで確認する HWLib API カテゴリ

- The Watchdog Timer Manager API
 - Watchdog Timer Enable, Disable, Restart, Status
 - Watchdog Timer Counter Configuration
 - Watchdog Timer Interrupt Management
 - Watchdog Timer Miscellaneous Configuration
- The Reset Manager
 - Reset Status
 - Reset Control

アーカイブ名

SoCFPGA-HWLib-Sample_WatchDogTimer.tar.gz

サンプルの概要

HWLib から参照できる General Purpose Timer (以下、GPT) 関連レジスタの初期値を全て表示した上で、全ての GPT (下記の4個) を全て起動します。

- OSC1 timer 0 ... osc1_clk で動作する 32bit タイマ (動作クロック固定)
- OSC1 timer 1 ... osc1_clk で動作する 32bit タイマ (動作クロック固定)
- SP timer 0 l4_sp_clkで動作する 32bit タイマ
- SP timer 1 l4_sp_clkで動作する 32bit タイマ

また、各 GPT のタイムアウトを契機とする割り込み (4系統) を全て有効に設定し、発生契機でコンソール表示を行うように対応しています。

サンプルで確認する HWLib API カテゴリ

- The General Purpose Timer Manager API
 - Enable, Disable, and Status
 - Counters Interface
 - Interrupts
 - Mode Control

アーカイブ名

SoCFPGA-HWLib-Sample_GeneralPurposeTimer.tar.gz

サンプルの概要

当該カテゴリの全ての API を試行します。

また、Cache の効果を検証するために、要素数 $8194 \times N(1 \sim 8)$ の配列を引数として memset 関数および浮動小数点(float 型)同士の乗算処理の実行時間を計測・表示させます。

※注意：

本サンプルでは MMU を構成していない為、Cache 有効時の本来の性能は確認できておりません。（HWLib の API 呼び出し動作の確認用としてご利用下さい。）

サンプルで確認する HWLib API カテゴリ

- Cache Management API
 - System Level Cache Management API
 - L1 Cache Management API
 - L2 Cache Management API

アーカイブ名

SoCFPGA-HWLib-Sample_CacheManagement.tar.gz

サンプルの概要

本サンプルでは SGI (Software Generated Interrupt) を動かすための設定を行い、HPS 用 PUSHSW の操作を契機に SGI を発行します。

- PUSHSW1 .. SGI 発行元のコアへ割り込みを通知する。(Core#0宛)
→ Core#0 にてSGIのコールバックが動作。
- PUSHSW2 .. SGI 発行元のコアを除く全コアへ割り込みを通知する。(Core#1宛)
→ Core#1 を動かさないのので何も反応しない。
- PUSHSW3 .. SGI 発行元のコアを含む全コアへ割り込みを通知する。(Core#0,#1宛)
→ Core#0 のみコールバックが動作。Core#1 は無反応。

SGI のコールバック関数が動作すると、DS-5 のアプリケーション・コンソールにメッセージが表示されます。

サンプルで確認する HWLib API カテゴリ

- Interrupt Controller Low-Level API [Secure]
 - Interrupt Controller Global Interface [Secure]
 - Interrupt Controller Distributor Interface [Secure]
 - Software Generated Interrupts [Secure]
 - Interrupt Controller CPU Interface [Secure]
 - Interrupt Service Routine [Secure]
 - Interrupt Utility Functions [Secure]

アーカイブ名

SoCFPGA-HWLib-Sample_InterruptControllerSGI.tar.gz

サンプルの概要

HWLib で用意される下記の API を利用して DMA 転送を試すサンプルです。

- alt_dma_memory_to_memory()
- alt_dma_zero_to_memory()
- alt_dma_memory_to_register()
- alt_dma_register_to_memory()

転送結果の確認は、デバッガを F9 でブレークさせた上でメモリビュー上のデータを確認します。DMA 転送パラメータは、全 8CH 分をテーブルとして定義しているため、テーブル書き換える事でアドレス/サイズを変更してテストできます。

サンプルで確認する HWLib API カテゴリ

- DMA Controller API
 - DMA API for Configuration, Control, and Status
 - DMA API for Standard Operations
- DMA Controller Programming API
- The Address Space Manager
 - Address Space Mapping Control
 - L2 Cache Address Filter
 - ACP Memory Coherence and ID Mapping

アーカイブ名

SoCFPGA-HWLib-Sample_DMAController.tar.gz

サンプルの概要

下記のメモリ配置となるように MMU を構成するサンプルです。

- [0] SDRAM PA:0x00000000~0x003FFFFFF <--> VA:0x00000000~0x003FFFFFF (PA=VA)
- [1] SDRAM2 PA:0x00800000~0x00BFFFFFF <--> VA:0x00400000~0x007FFFFFF (PA≠VA)
- [2] SDRAM3 PA:0x02000000~0x03FFFFFF <--> VA:0x02000000~0x03FFFFFF (PA=VA)
- [3] HPS2FPGA PA:0xC0000000~0xFBFFFFFF <--> VA:0xC0000000~0xFBFFFFFF (PA=VA)
- [4] LW_HPS2FPGA . PA:0xFF200000~0xFF3FFFFFF <--> VA:0xFF200000~0xFF3FFFFFF (PA=VA)
- [5] PERIPHERALS PA:0xFF400000~0xFFEFFFFFF <--> VA:0xFF400000~0xFFEFFFFFF (PA=VA)
- [6] BOOTROM PA:0xFFFFD0000~0xFFFFDFFFF <--> VA:0xFFFFD0000~0xFFFFDFFFF (PA=VA)
- [7] MPUSCU PA:0xFFFFEC000~0xFFFFEDFFF <--> VA:0xFFFFEC000~0xFFFFEDFFF (PA=VA)
- [8] MPUL2 PA:0xFFFFEE000~0xFFFFEEFFF <--> VA:0xFFFFEE000~0xFFFFEEFFF (PA=VA)
- [9] ONCHIPRAM PA:0xFFFFF0000~0xFFFFFFF <--> VA:0xFFFFF0000~0xFFFFFFF (PA=VA)

Running (F8) した状態で、PUSHSW / DIPSW を操作して MMU の設定を変更。
 Break (F9) してメモリビューを参照することで MMU の動作を確認します。
 (PUSHSW1 を契機に、Translation Table を書き換えも試行できます。)

サンプルで確認する HWLib API カテゴリ

- MMU Management API
 - MMU Management
 - MMU Virtual Address Space Creation

アーカイブ名

SoCFPGA-HWLib-Sample_MMU.tar.gz

サンプルの概要

HWLib の The Global Timer Manager APIを用いて、処理時間計測の仕組みを実装したサンプルプログラム。

下記のソース/ヘッダファイルを別のプロジェクトに追加することで同様の仕組みで処理時間を計測することができます。

- util_time_measurement.c
- util_time_measurement.h

サンプルで確認する HWLib API カテゴリ

該当なし（Global Timer 他、各種 API は利用します）

アーカイブ名

SoCFPGA-HWLib-Sample_TimeMeasurement.tar.gz

ECC (On-Chip RAM)



サンプルの概要

On-Chip RAM の ECC 機能について、HWLib を利用して以下の動作を確認します。

- ECC エラーインジェクション
- ECC 割り込みの発生
- ECC エラー時の読み出しデータ (メモリチェック)
- Cache 有効/無効による ECC 動作の違い

サンプルで確認する HWLib API カテゴリ

- Error Correcting Code (ECC) Management

アーカイブ名

SoCFPGA-HWLib-Sample_ECC_onchipRAM.tar.gz



サンプルコード公開サイトのご紹介

アルティマ オリジナル FPGA / CPLD 情報サイト

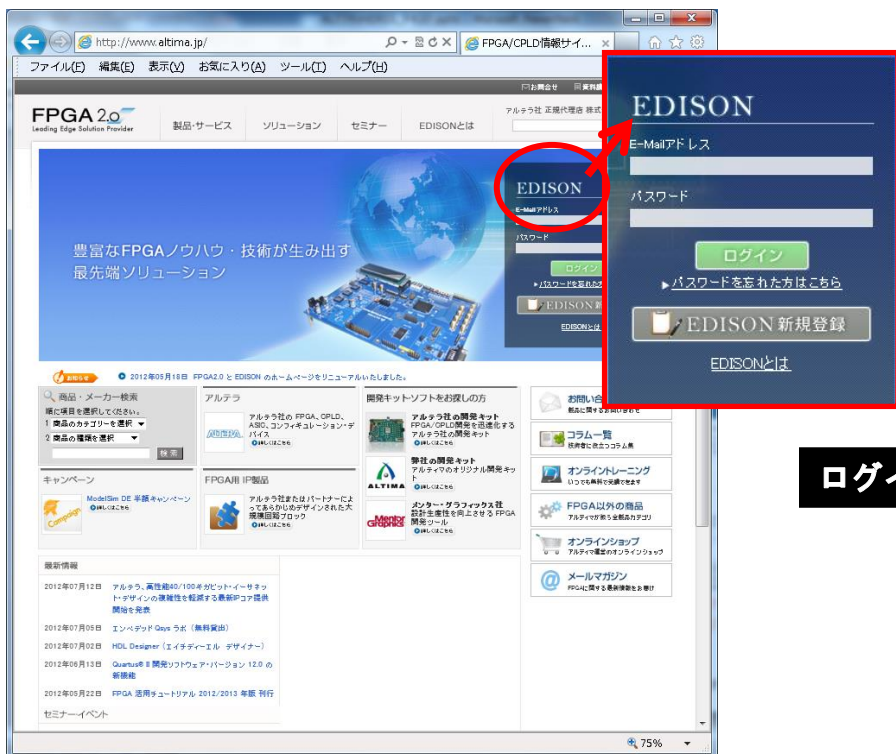


FPGA の新しい入口

製品情報サイト「FPGA2.0」

<http://www.altima.jp>

登録制技術情報サイト「EDISON」



アルテラ製品、パートナー製品選びに！

アルティマ オリジナル
日本語資料で分かり易く！

※ (株) エルセナからご購入のお客様は、エルセナのテクニカル・データベース [elspear](#) および [ETS](#) をご利用ください。

エルセナ オリジナル FPGA / CPLD 情報サイト



FPGA の新しい入口 <http://www.elsena.co.jp/elspear/index.html>

製品情報サイト「**elspear**」

登録制技術情報サイト「**ETS**」

The screenshot shows the 'elspear' website interface. At the top, there's a navigation bar with 'HOME', 'メニューから探す', 'カテゴリから探す', 'テクノロジーから探す', and 'アプリケーションから探す'. Below this is a main content area with a globe image and text: '価値ある情報と確かな技術でおお客様の成功をサポートします。 Value Creator, ELSENA'. There are several product category buttons: 'ALTERA', 'ANALOG DEVICES', 'オリジナル開発ボード', and '受託開発'. On the right side, there's a 'ETS ログイン' section with a lightbulb icon. It contains a form with 'E-Mailアドレス' and 'パスワード' fields, a 'ログイン' button, and a link for 'パスワードを忘れた方はこちら'. Below the form, there's a '新規登録はこちら' link. A blue box highlights the login form area, and a large black arrow points to the 'ログイン' button with the text 'ログイン'.

The screenshot shows the 'ETS' website interface. At the top, there's a navigation bar with 'ALTERA', 'ANALOG DEVICES', and 'OTHERS'. Below this is a main content area with a lightbulb icon and text: 'ALTERA技術サポート受付', 'セミナーワークショップ', and 'ETSについて/使い方'. There's a 'アクステップ TOP5' section with a list of technical resources. The list includes: '2010/05/07 エルセナ資料:総合目録 Ver.38', '2010/05/06 エルセナ資料:Quartus II はじめてのFPGA - シミュレーション方法 Ver.91', '2010/05/06 エルセナ資料:Quartus II クイックスタートガイド Ver.91', '2010/03/25 エルセナ資料: Assignment Editor の使い方 Ver.91', '2010/03/25 エルセナ資料: PCI Express Compiler ユーザガイド シミュレーション編'. There's also an 'ALTERA FAQ' section with a list of frequently asked questions. A sidebar on the right contains 'おすすめ 新着情報' with several links to technical articles and seminars.

アルテラ製品、パートナー製品選びに！

エルセナ オリジナル
日本語資料で分かり易く！

※ (株)アルティマからご購入のお客様は、アルティマのテクニカル・データベース **FPGA2.0** および **EDISON** をご利用ください。